

II. TEORI PENUNJANG

Pada bab II ini akan dibahas mengenai teori-teori yang mendukung perencanaan dan pembuatan alat bantu pendaftaran rencana studi, yaitu :

- Sistem kontrol 8031
- Memori
- Programmable Peripheral Interface 8255 (PPI)
- Telepon
- DTMF receiver MT8870C
- Sistem sampling suara

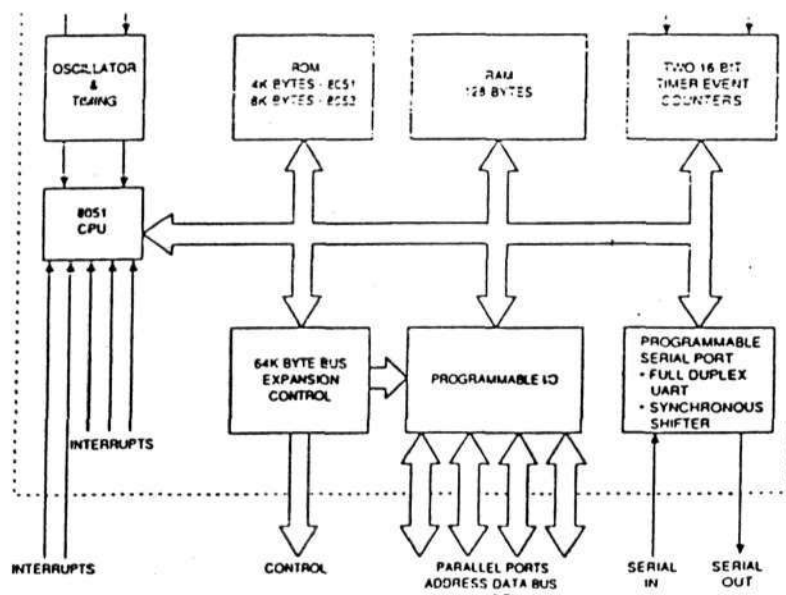
1. MIKROCONTROLLER 8031

Mikrokontroler 8031 ini termasuk dalam keluarga MCS-51. Mikrokontroler ini memberikan sifat-sifat yang sangat berdaya guna untuk tujuan penggunaan dalam komputasi, industri, komunikasi. Berikut ini adalah beberapa ciri-ciri yang dimiliki oleh mikrokontroler 8031 :

- 8 bit CPU untuk aplikasi kontrol

- 128 bytes data memory pada chip
- 2 buah timer/counter 16 bit
- Full duplex UART
- 5 sumber struktur interrupt dengan 2 tingkat prioritas
- Oscillator dalam chip
- Boolean processor
- Bit-addressable RAM
- 64 Kb program memory space
- 64 Kb data memory space

Lihat Diagram blok fungsional 8031 pada gambar 2-1



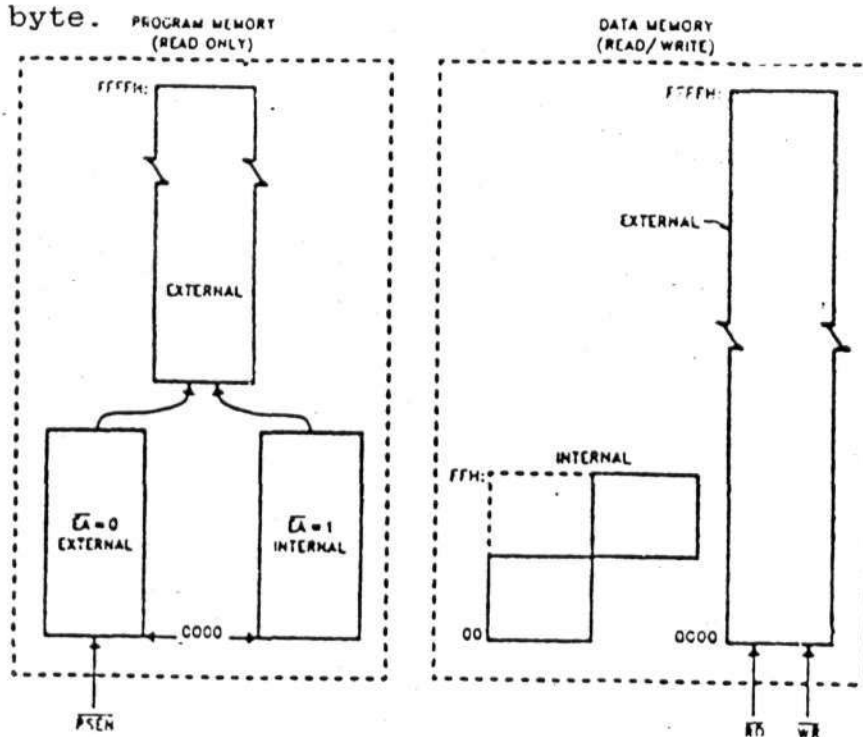
1
GAMBAR 2.1

BLOK DIAGRAM ARSITEKTUR 8031

1. Rigg, George. 1988. Microcontroller Handbook. (California : Advance Micro Device). Hal 1-1

1.1 Organisasi Memory

Mikrokontroler 8031 memiliki alamat yang terpisah untuk 'program memory' dan 'data memory'. Pemisahan program dan data memory secara logika mengijinkan 'data memory' diakses dengan alamat 8 bit, sehingga dapat lebih cepat dalam hal penyimpanan dan manipulasi data. Program memory hanya dapat dibaca, tidak dapat ditulis. Kapasitas total program memory dapat mencapai 64K byte.



GAMBAR 2.2

STRUKTUR MEMORY

Untuk tipe 8031 tidak memiliki internal Eprom, dimana semua 'program memory' sejumlah 64K byte diakses secara eksternal. Sinyal strobe yang digunakan dalam pembacaan 'program memory' adalah sinyal PSEN (Program Store Enable). 'Eksternal Data Memory' mempunyai kapasitas sampai 64K byte. Untuk mengakses 'Data Memory' CPU menghasilkan sinyal baca dan sinyal tulis yaitu RD dan WR.

1.2 Konfigurasi Port-port 8031

Konfigurasi dari port-port mikrokontroler 8031 diperlihatkan pada gambar 2.3. Fungsi dari tiap-tiap port adalah sebagai berikut:

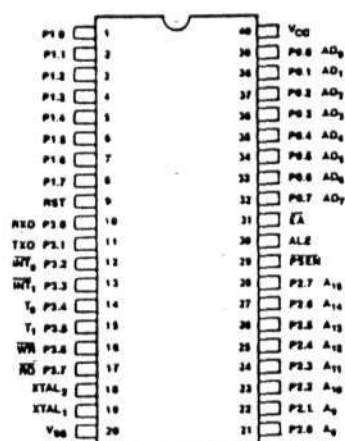
- Port 0

Port 0 merupakan port I/O 8 bit dua arah. Port ini digunakan sebagai multipleks bus alamat rendah dan bus data selama pengaksesan ke memory luar. Port 0 dapat mengendalikan secara langsung dua beban TTL.

- Port 1

Port I/O 8 bit dua arah yang dapat mengendalikan dua beban TTL secara langsung. Setiap pin dapat berfungsi sebagai input atau output dan

dapat bekerja baik untuk operasi byte maupun bit, tergantung dari pengaturan perangkat lunak.



3

GAMBAR 2.3

KONFIGURASI KAKI-KAKI MIKROKONTROLER 8031

- Port 2

Port I/O 8 bit dua arah yang dapat menarik dan mendorong dua beban TTL. Port 2 digunakan sebagai bus alamat tinggi.

- Port 3

Port I/O 8 bit 2 arah. Port 3 ini selain mempunyai fungsi sebagai I/O juga mempunyai fungsi khusus yang berhubungan dengan perencanaan ini adalah sebagai berikut :

* \overline{RD} (P3.7) : Strobe pembacaan Memory Data Luar

* $\overline{\text{WR}}$ (P3.6) : Strobe penulisan Memory Data Luar

- RST

Perubahan level tegangan dari rendah ke tinggi pada pin ini akan mereset 8031.

- ALE (Address Latch Enable)

ALE menghasilkan keluaran yang digunakan untuk menggerendel alamat rendah selama operasi yang normal.

- $\overline{\text{PSEN}}$ (Program Store Enable)

$\overline{\text{PSEN}}$ adalah sinyal kendali yang menghubungkan eksternal program memory dengan bus selama pengaksesan.

- EA

Untuk 8031 kaki EA ini harus dihubungkan dengan ground agar dapat menjalankan instruksi dari 8031

- XTAL 1

Masukan ke penguat osilator berpenguatan tinggi. Kaki ini dihubungkan dengan kristal atau sumber osilator dari luar.

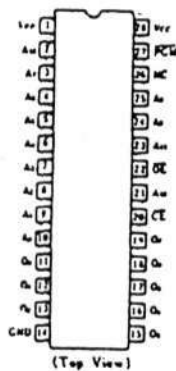
- XTAL 2

Keluaran dari penguat osilator. Kaki ini dihubungkan dengan kristal bila menggunakan sumber osilator dari dalam.

2. MEMORI

2.1 Eprom

Eraseable Programmable Read Only Memory adalah salah satu jenis non-volatile memori yang dalam pemakaiannya hanya dapat dibaca tetapi tidak dapat ditulis. Non-volatile memori merupakan memori yang dapat tetap menyimpan data walaupun power dimatikan.



4
GAMBAR 2.4
KONFIGURASI PIN EPROM 2764

Pengisian data dapat dilakukan berulang-ulang

4. 1988. Memory Databook,
(Santa Clara : National Semiconductor), Hal 1-30

dengan jalan menghapus data yang telah ada dengan bantuan sinar ultra-violet.

Piranti memori ini dispesifikasikan berdasarkan jumlah lokasi memori yang dimiliki dan jumlah bit data tiap lokasi memori. Spesifikasi pertama menyatakan kapasitas memori tersebut yang berkaitan dengan jumlah jalur alamat dari memori, sedang spesifikasi kedua bersesuaian dengan jumlah jalur data yang dimiliki. Memori dengan 13 jalur alamat dan 8 jalur data akan memiliki kapasitas penyimpanan data sebesar $2^{13} \times 8$ bit lokasi memori atau sebesar 8 Kbyte. Sedangkan untuk eprom dengan 15 jalur alamat dan 8 jalur data akan memiliki kapasitas data sebesar 32 Kbyte. Eprom dengan spesifikasi tersebut adalah eprom 2764 dengan konfigurasi pada gambar 2.4.

Eprom 2764 mempunyai 2 buah jalur kontrol yaitu : Chip Enable (CE) dan Output Enable (OE). Pada saat masukan CE tinggi, eprom bekerja pada mode standby, dan konsumsi daya berkurang dari 500 mW max menjadi 200 mW max. Masukkan CE hanya perlu didrive rendah untuk mengaktifkan eprom tersebut. Masukkan kontrol yang kedua adalah OE, kontrol ini digunakan untuk mengeluarkan data dari jalur data eprom.

2.2 Ram Statis

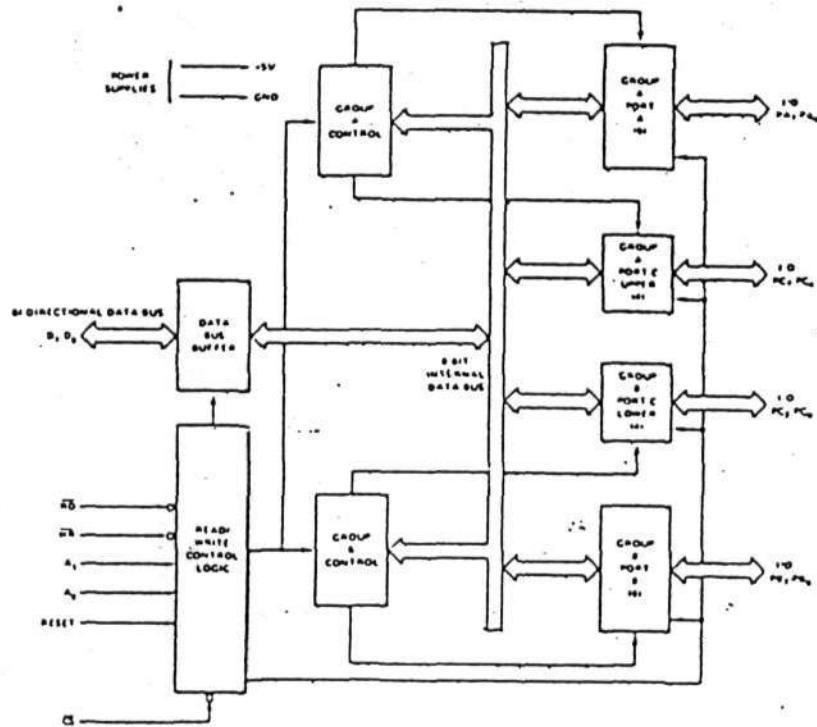
Jenis memori ini dapat dibaca, ditulisi, maupun dihapus. Data akan hilang apabila power tidak ada, tetapi tetap dipertahankan selama power ada. Kemudahan dalam proses baca tulis pada RAM digunakan untuk menyimpan data yang sifatnya sementara.

3. PROGRAMMABLE PERIPHERAL INTERFACE 8255

PPI 8255 merupakan sebuah chip I/O port yang memiliki 3 buah port yang masing-masing diberi nama port A, B dan C.

Didalam PPI 8255 sudah terdapat buffer tri-state untuk data yang dapat terhubung ke CPU. Untuk keluaran masing-masing port merupakan port yang memiliki buffer dan sifat latch sehingga data yang dikeluarkan ke port akan tetap keadaannya, selama tidak diubah atau chip direset.

Pada gambar 2.5 ini dapat dilihat bagaimana kedudukan masing-masing port, kontrol pengatur tiap-tiap group serta buffer untuk jalur data.



5

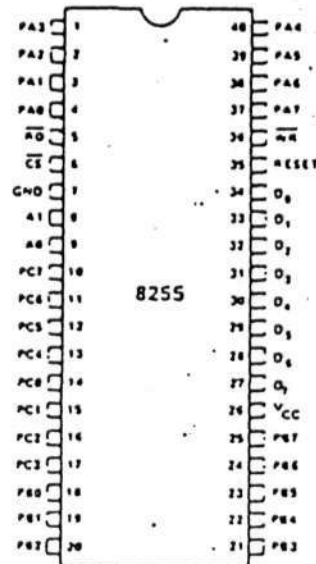
GAMBAR 2.5

BLOK DIAGRAM PPI 8255

Untuk mengetahui cara kerja PPI ini, maka perlu diketahui blok fungsional yang terdapat didalam chip serta pin-pin yang ada pada tiap blok fungsional tadi.

-
5. 1991. Peripheral Components,
(Santa Clara : Intel Corp), Hal 3-103

3.1 Fungsi masing-masing pin 8255



6

GAMBAR 2.6

KONFIGURASI PIN 8255

Untuk mengetahui fungsi masing-masing pin dari 8255, maka perlu mengetahui bentuk konfigurasi dari PPI 8255 tersebut.

- D0-D7 (Data bus)

Merupakan bus bidirectional. Komunikasi data antara CPU dengan PPI 8255 terjadi melalui 8 jalur data ini.

- $\overline{\text{CS}}$ (Chip select)

Input dari chip select aktif pada logika rendah, maka 8255 dapat berkomunikasi dengan CPU.

- $\overline{\text{RD}}$ (Read)

Input dari read aktif pada logika rendah, bila logik dari pin ini bersamaan dengan logika rendah dari pin CS maka memungkinkan 8255 untuk mengirim data ke CPU. Jadi CPU melakukan pembacaan data dari PPI 8255.

- $\overline{\text{WR}}$

Input dari write ini berlogika rendah, bila pin ini berlogika rendah dan pin CS terenable maka data pada bus dapat dituliskan pada internal register 8255

- A0-A1

Input dari pin ini berlogika tinggi. Ada empat buah kombinasi logik dari dua jalur A0 dan A1. A0 dan A1 ini menentukan pemilihan salah satu dari 3 port dan sebuah register control word. Kombinasi tersebut dapat dilihat pada tabel 2.2

- RESET

Logika tinggi pada masukan pin reset mengakibatkan isi register control word terhapus dan ketiga port diset sebagai mode input.

TABEL 2.1 OPERASI DASAR 8255

A1	A0	RD	WR	CS	Operasi Input
0	0	0	1	0	Port A -- Data Bus
0	0	0	1	0	Port B -- Data Bus
1	0	0	1	0	Port C -- Data Bus
					Operasi Output
0	0	1	0	0	Data Bus -- Port A
0	0	0	1	0	Data Bus -- Port B
1	0	0	1	0	Data Bus -- Port C
					Fungsi Disable
X	X	X	X	1	Data Bus -- 3 State
1	1	0	1	0	Kondisi Ilegal
X	X	1	1	0	Data Bus -- 3 State

3.2 Mode Pengoperasian 8255

Terdapat tiga macam mode kerja pada PPI 8255 yang dapat diprogram ke masing-masing port, yaitu :

Mode 0 : Basic Input Output

Mode 1 : Strobe Input Output

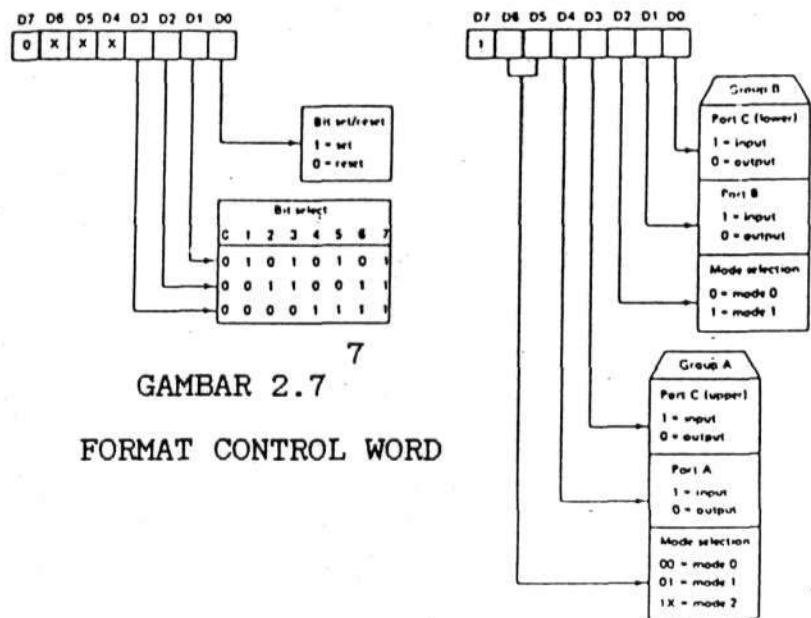
Mode 2 : Bidirectional Input/Output

Pemilihan mode tersebut dilakukan dengan cara mengisi suatu control word. Format control word dapat dilihat pada gambar 2.7.

Dalam control word tersebut berisi informasi tentang mode operasi yang diprogramkan untuk suatu

port. Dalam bab ini hanya akan dijelaskan pemrograman mode 0 yang digunakan dalam perencanaan. Dalam operasi mode 0, ketiga port 8255 berfungsi sebagai input atau output port, yang berarti data dapat diambil atau diletakkan dari atau ke port secara langsung dengan instruksi IN/OUT ke port 8255 tanpa ada sinyal lain yang mengatur proses pengambilan ini.

Semua port yang bekerja sebagai output port akan bersifat latch artinya data yang sudah diletakkan ke output port masih tetap ada (dipertahankan) selama tidak diubah oleh data lain yang ditulis ke port yang sama atau akibat adanya sinyal reset. Tetapi bila port bekerja sebagai input port maka data akan dipindahkan dari peralatan input ke port 8255 harus sudah tersedia saat dilakukan pembacaan.



GAMBAR 2.7
FORMAT CONTROL WORD

7. Ibid, Hal 3-104

4. TELEPON

4.1 Nada-nada dari sentral telepon

- Nada Pilih (Dial Tone)

Nada yang terdengar beberapa saat setelah handset diangkat. Nada pilih ini bertujuan untuk memberitahukan pemanggil bahwa pada saat itu diperbolehkan menekan atau memutar nomer telepon yang akan dihubungi. Nada tersebut berbunyi "tuuu uut" panjang tanpa terputus dengan frekwensi ± 425 Hz

- Nada sibuk (Busy Tone)

Nada yang terdengar terputus-putus dengan bunyi "tut,tut,tut,..." dengan frekwensi suara ± 425 Hz dan mempunyai perioda waktu $\frac{1}{2}$ detik on, $\frac{1}{2}$ detik off.

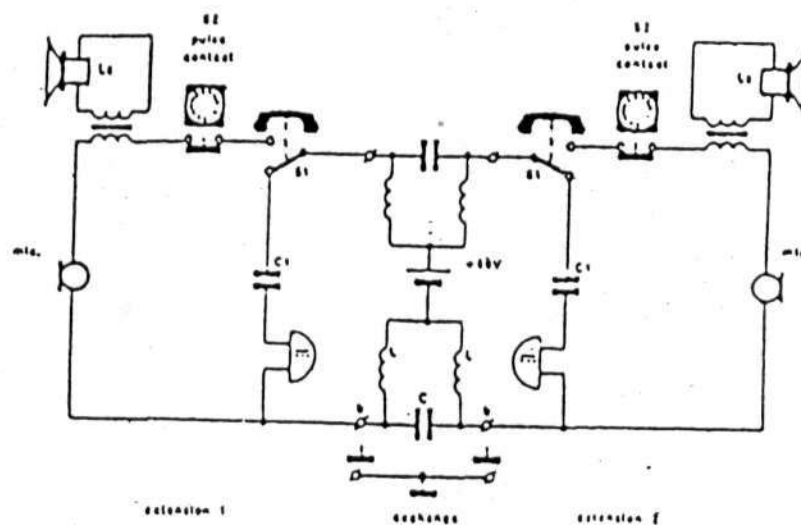
- Nada Panggil (Ringing Tone)

Nada yang terdengar beberapa saat setelah pemutaran nomor telepon selesai, dimana panggilan nomor telepon tersebut berhasil tersambung. Nada ini mempunyai perioda waktu 1 detik on dan 4 detik off yang mengeluarkan frekwensi suara ± 425 Hz.

4.2 Switch Hook

4.2.1 On-Hook.

Pada saat gagang telepon sedang "on-hook" semua komponen dari perangkat telepon kecuali rangkaian pendering diputuskan dari jalur telepon karena adanya kontak terbuka dari switch hook. Pada saat ini tegangan jalur + 50 VDC. Lihat gambar 2.8



GAMBAR 2.8

HUBUNGAN JALUR TELEPON

8. 1993. Telecom Design Solutions,
(Washington : Teltone Corp), Hal 8-3

4.2.2 Off-Hook.

Pada saat gagang telepon diangkat untuk melakukan sambungan telepon, maka switch hook akan tertutup sehingga akan ada arus mengalir pada pesawat telepon yang disebut sebagai arus loop. Pada keadaan ini pesawat telepon mempunyai impedansi sekitar 600 Ω AC dan antara 100 sampai 200 Ω DC. Tegangan off-hook pada jalur telepon adalah ± 7 VDC.

5. DTMF RECEIVER MT8870C

Komponen ini merupakan sebuah pengolah sinyal telepon / frekuensi dari telepon. Frekuensi dari tone telepon dirubah kebentuk biner yaitu dengan mengeluarkan sinyal output pada keempat pinnya sesuai dengan apa yang telah di masukan. IC ini cocok pada sinyal-sinyal DTMF yang digunakan pada pesawat telepon, sehingga nantinya akan sangat membantu dalam proses pemasukan data pada perencanaan alat ini.

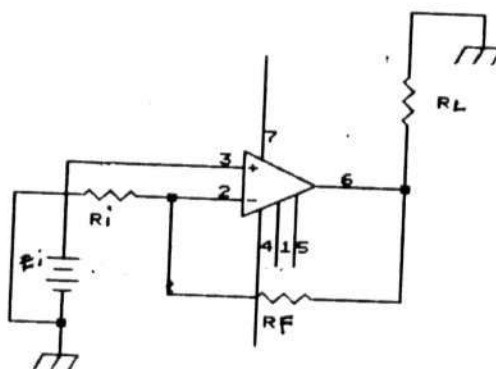
6. OPERATIONAL AMPLIFIER

Pada perencanaan ini akan digunakan Op-amp

sebagai amplifier maupun sebagai filter. Amplifier yang digunakan adalah non-inverting amplifier dan filter yang digunakan adalah low-pass filter. Berikut ini akan dibahas kedua konfigurasi tersebut.

6.1 Non-Inverting Amplifier

Gambar 2.9 menunjukkan konfigurasi dari non-inverting amplifier. Dimulai dari input (+) pada op-amp yaitu tegangan input (E_i), maka input (-) dari op-amp akan mempunyai tegangan yang sama besarnya dengan E_i . Hal itu disebabkan karena perbedaan antara input (+) dan input (-) adalah nol.



GAMBAR 2.9

NON-INVERTING AMPLIFIER

sehingga tidak ada arus yang masuk ke input (-). Tegangan yang terjadi pada R_1 adalah E_i ,

dimana arus mengalir seperti ditunjukkan arah panah pada gambar (dari polaritas positif ke negatif). Arus yang mengalir pada R_1 adalah I , sehingga pada R_f akan terjadi drop tegangan sebesar $I \times R_f$.

Maka tegangan pada R_L akan dapat dihitung dengan menambahkan drop tegangan pada R_1 dan drop tegangan pada R_f :

$$V_o = E_i + \frac{R_f}{R_1} E_i \text{ atau,}$$

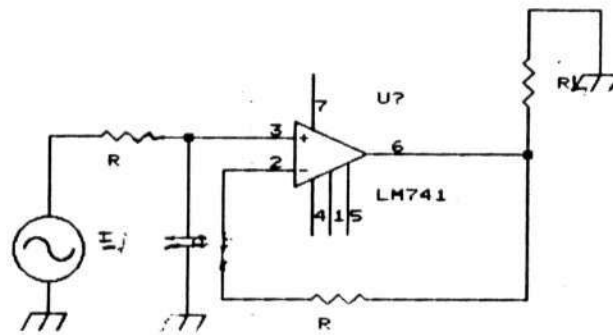
$$V_o = \left(1 + \frac{R_f}{R_1}\right) E_i$$



Tegangan output (V_o) mempunyai polaritas yang sama dengan tegangan input (E_i).

6.2 Low Pass Filter

Gambar 2.10 menunjukkan konfigurasi dari low-pass filter. Rangkaian RC disini berfungsi sebagai filter, dan op-amp digunakan sebagai unity-gain amplifier. Resistor R_f mempunyai nilai yang sama dengan R . Dengan menerapkan teori pembagi tegangan maka dapat dihitung tegangan pada input (+).



GAMBAR 2.10

KONFIGURASI LOW-PASS FILTER

$$V_C = \frac{1/j\omega C}{R + 1/j\omega C} \cdot V_i \quad \text{atau} \quad \frac{1}{1 + j\omega RC} \cdot V_i$$

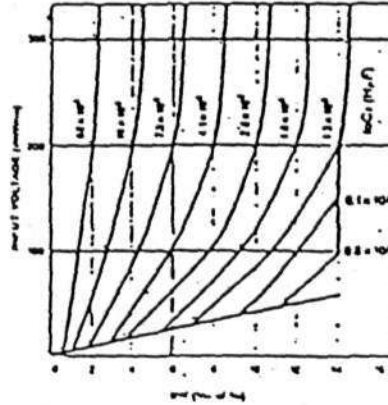
Perbedaan tegangan antara pin 2 dan 3 adalah 0 V (ideal), sehingga tegangan pada kapasitor (V_C) akan sama dengan tegangan output (V_O). Sehingga penguatan untuk close loop didapatkan :

$$A_{CL} = \frac{1}{1 + j\omega RC}, \quad \text{dimana } A_{CL} = \frac{V_O}{V_i}$$

Gambar 2.11 adalah grafik $|A_{CL}|$ terhadap ω dan f_c

menunjukkan apabila frekuensi melebihi frekuensi cut-off (ω_c) maka $|A_{CL}|$ akan turun dengan laju 20

db/decade. Dengan kata lain penguatan tegangan akan terbagi 10 kalau frekuensi naik dengan 10. Dari grafik terlihat bahwa frekuensi cutoff (f_c) terletak pada $0,707 A_{CL}$.



GAMBAR 2.11
GRAFIK TANGGAPAN FREKUENSI

Dengan melihat :

$$A_{CL} = \frac{1}{1 + j\omega RC}$$

$$\text{Untuk } \omega = \frac{1}{RC} \rightarrow A_{CL} = 0,707 \angle -45^\circ$$

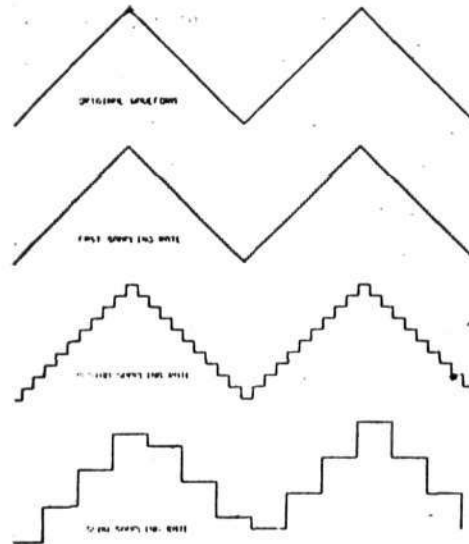
$$\text{Maka } \omega RC = 1 \rightarrow \omega = \frac{1}{RC}$$

$$\text{Sehingga didapatkan rumus } C = \frac{1}{\omega R}$$

7. SISTEM SAMPLING

Sebuah sinyal dikatakan disampling dengan men-

gambil amplitudo sinyal tersebut dengan perioda waktu yang tertentu. Hal ini dapat diperlihatkan pada gambar 2.12



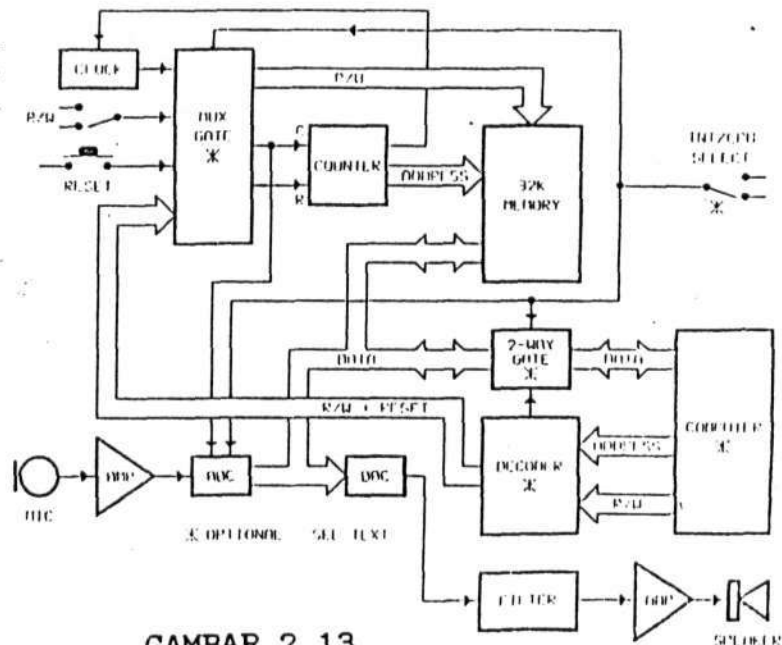
GAMBAR 2.12

PENSAMPLINGAN SUATU SINYAL

Dimana sinyal disampling dengan perioda T . Menurut C.E Shannon suatu sinyal yang hendak disampling, paling tidak harus disampling dengan frekuensi yang lebih besar dua kali dari komponen frekuensi tertinggi. Dengan demikian apabila ada sinyal dengan frekuensi tertinggi sebesar 2 KHz maka frekuensi samplingnya adalah harus lebih besar dari 4 KHz.

Untuk mengimpletasikan sistem sampling pada perangkat keras, maka harus diperhatikan blok diagram

dibawah ini :



GAMBAR 2.13

BLOK DIAGRAM SISTEM SAMPLING

Pada blok pertama adalah filter yang berfungsi untuk menyaring sinyal-sinyal yang melebihi frekuensi tertentu sehingga tidak terjadi fenomena "aliasing". Setelah itu sinyal akan diumpankan ke A/D converter untuk mendigitasi sinyal tersebut menjadi bit-bit yang selanjutnya dimasukkan ke memori untuk disimpan.

Apabila sinyal tersebut diperlukan lagi maka sinyal yang tadi dikeluarkan dan diinputkan pada D/A converter, dimana D/A converter ini mengubah deretan bit-bit digital menjadi sinyal analog.

Untuk lebih menghaluskan sinyal tersebut maka diumpankan lagi ke smoothing filter yang berfungsi

menghilangkan frekuensi-frekuensi tinggi. Smoothing filter ini tidak lain adalah sebuah low-pass filter.