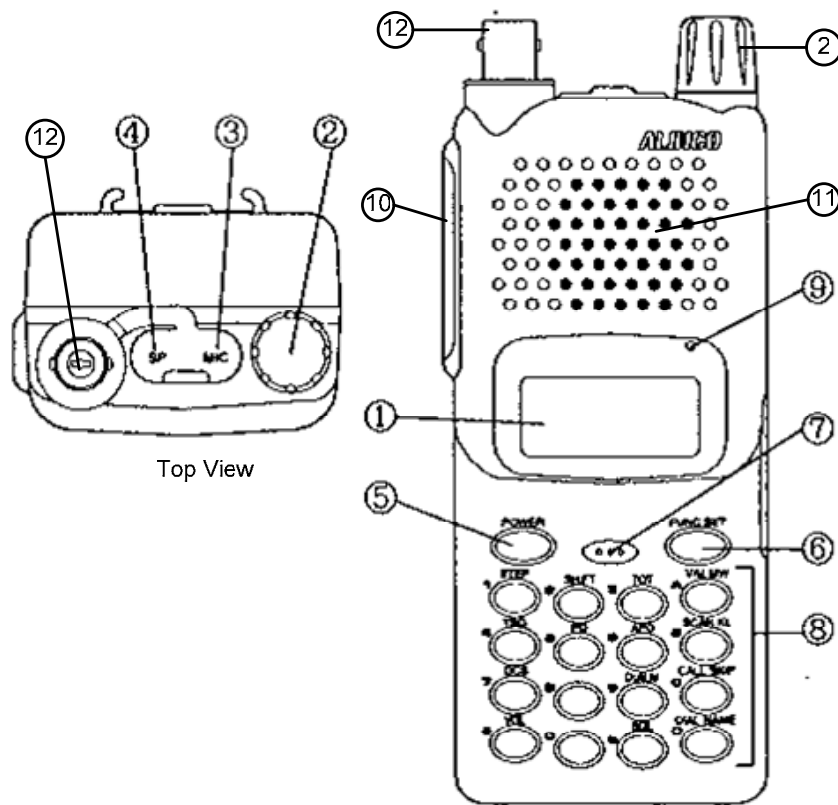


## 2. TEORI PENUNJANG

### 2.1. HT (Handy Talky)

Radio panggil atau yang lebih dikenal dengan HT (*Handy Talky*) merupakan sebuah alat komunikasi dua arah (*halfduplex*). Jadi, komunikasi dapat dilakukan dengan berbicara secara bergantian antara orang pertama dan kedua bahkan lebih pada satu jalur frekuensi dengan cara menekan tombol PTT (*Push to Talk*).



Gambar 2.1. Handy Talky

Sumber: ALINCO DJ-195 *Manual Book* page 10

Gambar 2.1. merupakan bentuk dari HT yang digunakan untuk tugas akhir ini. Agar dapat menggunakan HT tersebut dengan benar, maka ada baiknya

terlebih dahulu mengetahui fungsi dari bagian-bagian HT tersebut. Fungsi dari beberapa bagian itu adalah:

1. *Display LCD*

Untuk menampilkan frekuensi dan indikator lainnya pada saat digunakan.

2. *Dial*

Fungsi untuk menaikkan atau menurunkan frekuensi secara bertahap (manual) dan juga untuk mengatur *volume* suara serta fungsi-fungsi lainnya.

3. *Microphone Jack*

Digunakan untuk eksternal *microphone* (apabila *internal microphone* tidak digunakan).

4. *Speaker Jack*

Digunakan untuk eksternal *speaker* (apabila *internal speaker* tidak digunakan).

5. *Power Key*

Untuk menghidupkan atau mematikan HT.

6. *Func Key*

Digunakan untuk mengakses fungsi-fungsi yang ada pada HT.

7. *Microphone*

*Internal Microphone.*

8. *DTMF Keypad* dan tombol lainnya

Tombol 1-9 dapat menghasilkan nada DTMF (apabila ditekan), selain itu juga terdapat tombol untuk mengatur *volume*, *sql*, *dial name* dan lain sebagainya.

9. *Tx/Rx lamp*

Lampu akan menyala merah pada saat Tx (mengirim) dan hijau pada saat Rx (menerima).

10. *PTT (Push to Talk)*

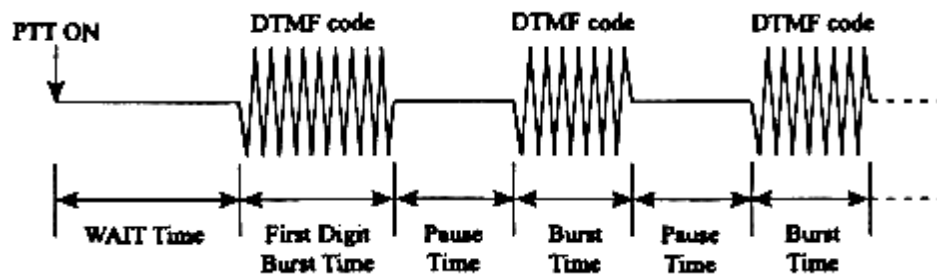
Tekan PTT pada saat Tx dan lepaskan pada saat Rx.

11. *Speaker*

*Internal Speaker.*

12. *Antenna Connector*

Dihubungkan dengan *antenna*.



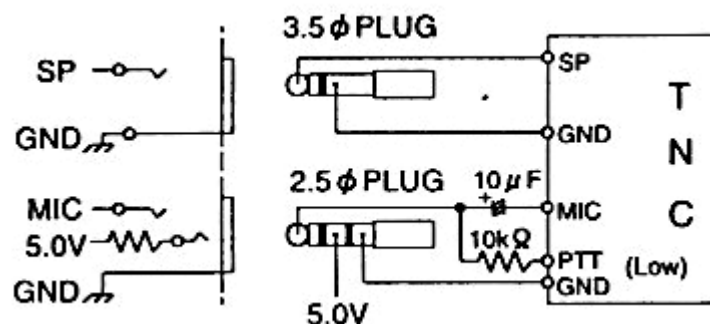
Gambar 2.2. Bentuk Sinyal DTMF yang Dikeluarkan HT

Sumber: ALINCO DJ-195 *Manual Book* page 33

Selain sebagai media pengantar suara untuk komunikasi, HT juga dapat menghasilkan sinyal DTMF. Sinyal DTMF pada HT ini sama dengan sinyal DTMF pada umumnya seperti halnya yang terdapat pada pesawat telepon. Gambar 2.2. menunjukkan bentuk dari sinyal DTMF yang dikeluarkan oleh HT. Berikut ini tabel frekuensi DTMF.

Tabel 2.1. Frekuensi DTMF

	1209Hz	1336Hz	1477Hz	1633Hz
697Hz	1	2	3	A
770Hz	4	5	6	B
852Hz	7	8	9	C
941Hz	*	0	#	D



Gambar 2.3. Konektor Mic dan Speaker Pada HT

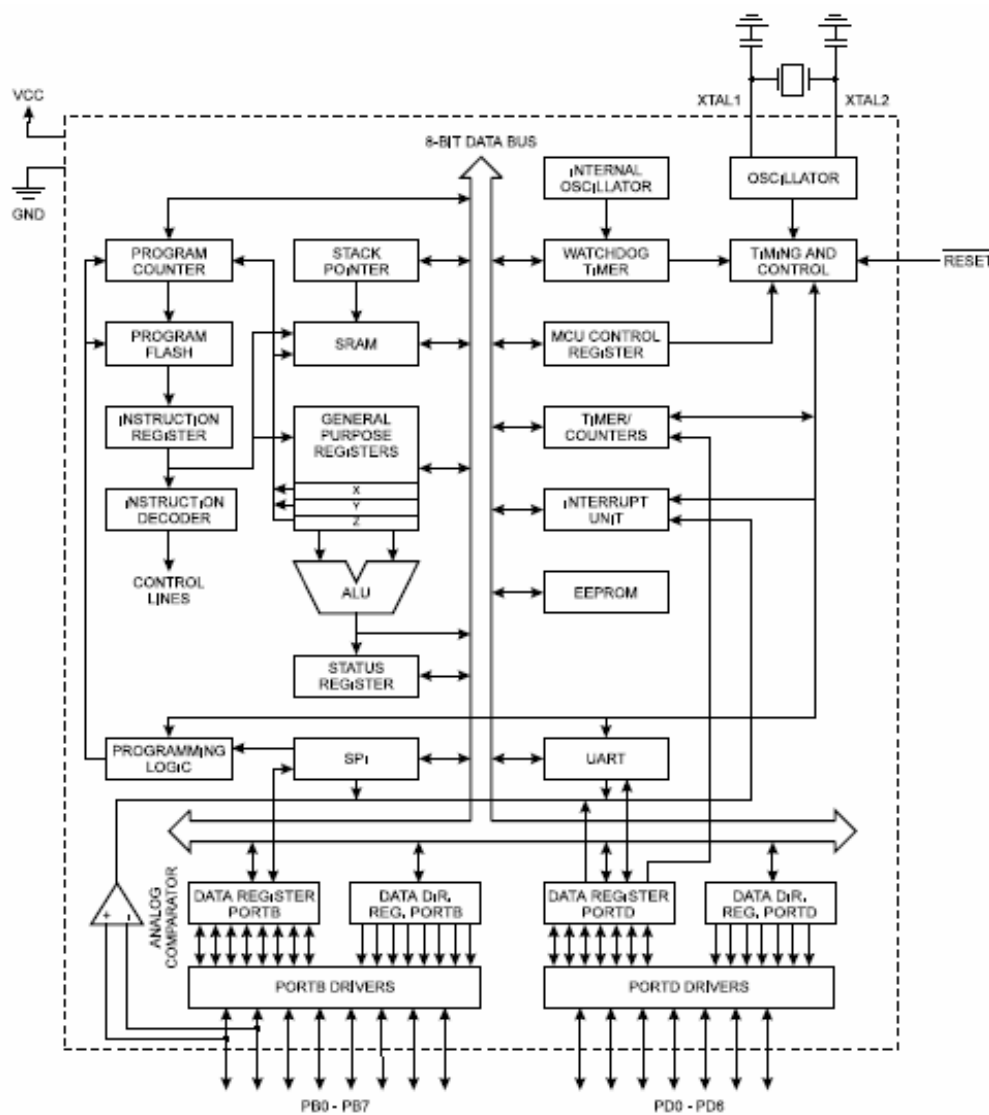
Sumber: ALINCO DJ-195 *Manual Book* page 35

Pada penulisan tugas akhir ini akan menggunakan HT sebagai media perantaranya. Data yang telah diubah oleh *modem* menjadi bentuk FSK (*Frequency Shift Keying*) akan di-input-kan melalui *mic input* yang ada pada HT.

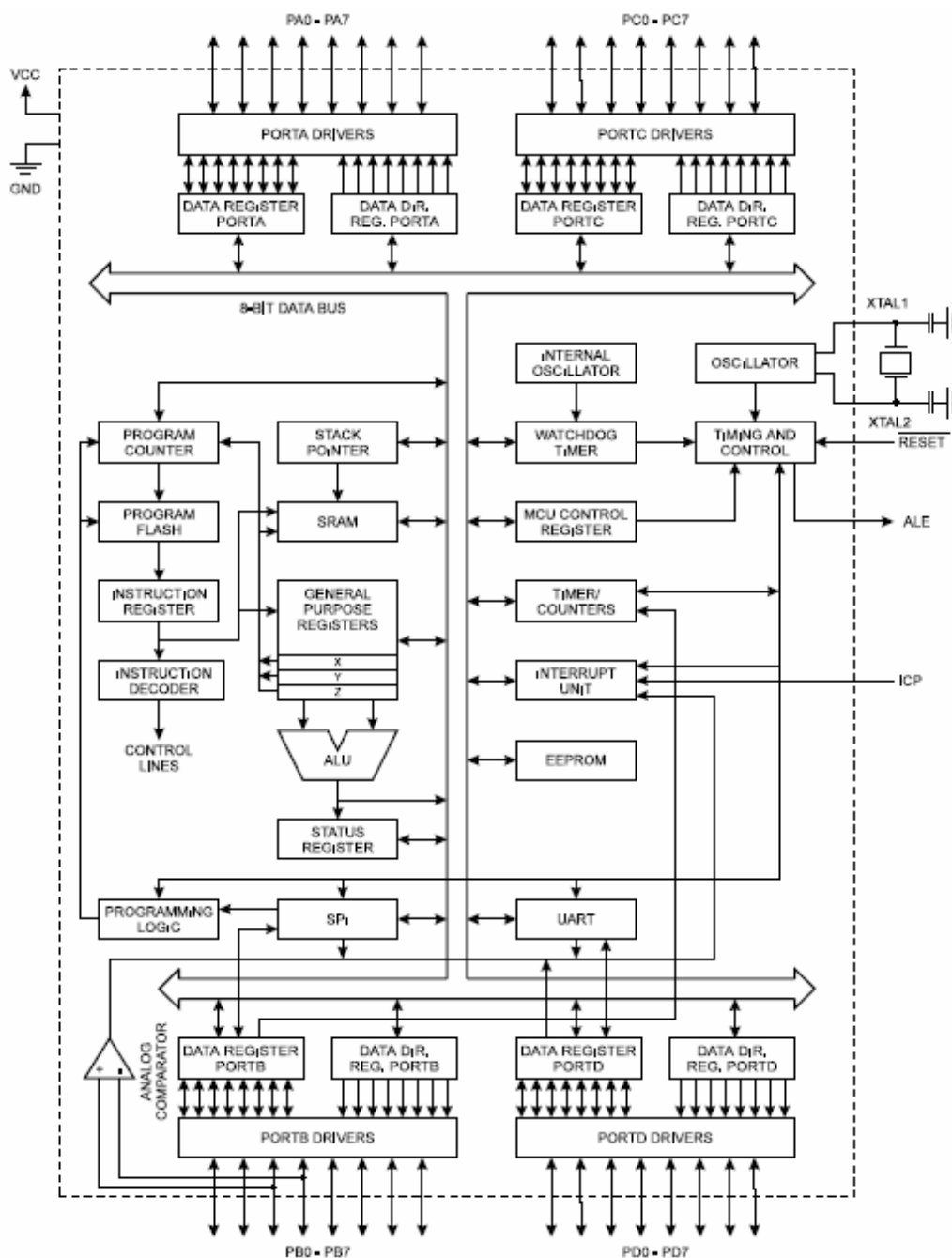
Sedangkan penerimaan data didapatkan dari *speaker output*. Gambar 2.3. merupakan gambar dari *mic* dan *speaker* eksternal pada HT yang akan dihubungkan dengan *modem*.

## 2.2. Mikrokontroler AT90S2313 dan AT90S8515

Struktur dasar AT90S2313 dan AT90S8515 digambarkan secara blok diagram seperti pada gambar 2.4 dan gambar 2.5.



Gambar 2.4. Blok Diagram AT90S2313  
Sumber: AT90S2313 Datasheet page 2



Gambar 2.5. Blok Diagram AT90S8515

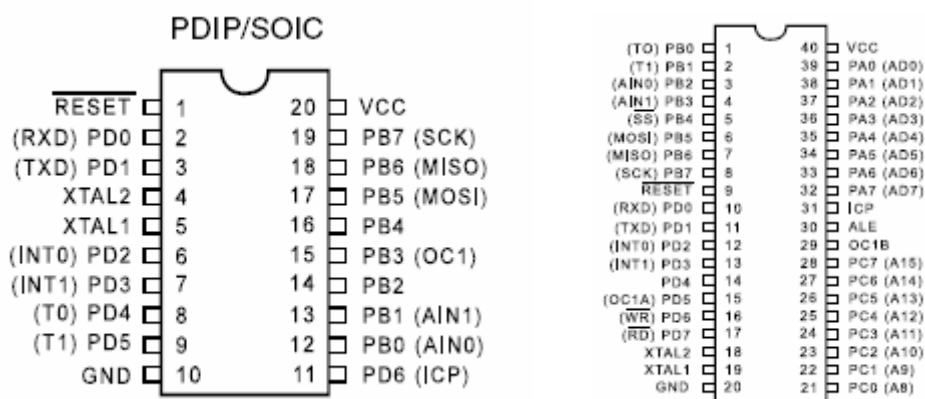
Sumber: AT90S8515 Datasheet page 3

AT90S2313 dan AT90S8515 memiliki keistimewaan sebagai berikut:

- 8 bit CMOS kontroler
- 2 Kbytes Flash Memory ( AT90S2313 )
- 8 Kbytes Flash Memory ( AT90S8515 )
- 128 bytes RAM ( AT90S2313 ) dan 512 bytes RAM ( AT90S8515 )

- 128 *bytes* EEPROM (AT90S2313) dan 512 *bytes* EEPROM (AT90S8515)
- 15 jalur *Input-Output* (AT90S2313) dan 32 jalur *Input-Output* (AT90S8515 )
- 8 *bit timer/counter*
- 16 *bit timer/counter*
- 8-, 9-, 10- *bit PWM*
- On-Chip Analog Comparator
- *Programmable Watchdog Timer with On-chip Oscillator*
- *Full duplex UART*
- *SPI Serial Interface for In-System Programming*

### 2.2.1. Penjelasan Fungsi *Pin* AT90S2313 dan AT90S8515



Gambar 2.6. Konfigurasi *Pin*

Sumber: AT90S2313 *Datasheet* page 1 dan AT90S8515 *Datasheet* page 2

AT90S2313 dan AT90S8515 memiliki konfigurasi *pin* seperti tampak pada gambar 2.5. dengan fungsi masing-masing *pin* adalah sebagai berikut:

- VCC
  - Tegangan Sumber
- GROUND
  - Ground

c. *Port A (PA0..PA7)*

- *Port A* hanya tersedia pada AT90S8515. *Port A* adalah 8-bit port I/O yang bersifat *bi-directional* dan setiap *pin* mengandung *internal pull-up resistor*. *Output buffer Port A* dapat mengalirkan arus sebesar 20 mA dan dapat menyalakan LED secara langsung. Ketika *Port A* digunakan sebagai *input* dan di *pull-down* secara *eksternal*, *Port A* akan mengalirkan arus jika *internal pull-up resistor* diaktifkan. Disamping itu *Port A* memiliki tiga alamat *memory I/O*, setiap alamat digunakan untuk *Data Register-PORT A* \$1B( \$3B), *Data Direction Register-DDRA* \$1A( \$3A) dan *Port A Input Pin*, \$19( \$39 ).

d. *Port B (PB7..PB0)*

- *Port B* adalah 8-bit port I/O yang bersifat *bi-directional* dan setiap *pin* mengandung *internal pull-up resistor*. *Output buffer Port B* dapat mengalirkan arus sebesar 20 mA dan dapat menyalakan LED secara langsung. Ketika *Port B* digunakan sebagai *input* dan di *pull-down* secara *eksternal*, *Port B* akan mengalirkan arus jika *internal pull-up resistor* diaktifkan. Disamping itu *Port B* memiliki tiga alamat *memory I/O*, setiap alamat digunakan untuk *Data Register-PORT B*, \$18 ( \$38 ), *Data Direction Register-DDRB* \$17 ( \$37 ) dan *Port B Input Pin*, \$16 ( \$36 ). *Pin-pin Port B* juga memiliki fungsi-fungsi khusus antara lain:

- SCK – *Port B*, bit 7  
*Input pin clock* untuk *up/downloading* memori.
- MISO – *Port B*, bit 6  
*Pin output* data untuk *uploading* memori.
- MOSI – *Port B*, bit 5  
*Pin input* data untuk *downloading* memori.
- OC1 – *Port B*, bit 3  
*Output compare match*. *Pin* ini dapat menjadi *eksternal output* untuk *timer 1 compare match*. *Pin* ini harus dikonfigurasi sebagai *output* (DDB3 pada kondisi *set* [1] ) agar dapat menjalankan fungsi ini.

- AIN1 – Port B, bit 1  
*Analog comparator negative input. Pin ini dapat menjadi negative input pada On-chip Analog Comparator ketika pin ini dikonfigurasi sebagai input (DDB1 pada kondisi clear [0] ) dan internal MOS pull-up resistor mati (PB1 pada kondisi clear [0] )*
- AIN0 – Port B, bit 0  
*Analog comparator positive input. Pin ini dapat menjadi positive input pada On-chip Analog Comparator ketika pin ini dikonfigurasi sebagai input (DDB0 pada kondisi clear [0] ) dan internal MOS pull-up resistor mati (PB0 pada kondisi clear [0] )*

Fungsi khusus *pin-pin Port B* dapat ditabelkan seperti yang tertera pada tabel 2.2. di bawah ini.

Tabel 2.2. Fungsi khusus *Port B*

Port Pin	Alternate Functions
PB0	T0 (Timer/Counter 0 External Counter Input)
PB1	T1 (Timer/Counter 1 External Counter Input)
PB2	AIN0 (Analog Comparator positive input)
PB3	AIN1 (Analog Comparator negative input)
PB4	$\overline{SS}$ (SPI Slave Select Input)
PB5	MOSI (SPI Bus Master Output/Slave Input)
PB6	MISO (SPI Bus Master Input/Slave Output)
PB7	SCK (SPI Bus Serial Clock)

Sumber: AT90S8515 *Datasheet page 65*

Fungsi *SPI Slave Select Input* hanya tersedia pada AT90S8515

e. *Port C (PC0..PC7)*

- *Port C* hanya tersedia pada AT90S8515. *Port C* adalah 8-bit *port I/O* yang bersifat *bi-directional* dan setiap *pin* mengandung *internal pull-up resistor*. *Output buffer Port C* dapat mengalirkan arus sebesar 20 mA dan dapat menyalakan LED secara langsung. Ketika *Port C* digunakan sebagai *input* dan di *pull-down* secara *eksternal*, *Port C* akan mengalirkan arus (jika *internal pull-up resistor* diaktifkan). Disamping itu *Port C* memiliki tiga

alamat *memory I/O*, setiap alamat digunakan untuk *Data Register-PORT C* \$15( \$35), *Data Direction Register-DDRC* \$14( \$34) dan *Port C Input Pin*, \$13( \$33 ).

f. *Port D* (PD6..PD0)

- *Port D* adalah 8-bit *port I/O* yang bersifat *bi-directional* dan setiap *pin* mengandung *internal pull-up resistor*. *Output buffer Port D* dapat mengalirkan arus sebesar 20 mA dan dapat menyalakan LED secara langsung. Ketika *Port D* digunakan sebagai *input* dan di *pull-down* secara *eksternal*, *Port D* akan mengalirkan arus jika *internal pull-up resistor* diaktifkan. Disamping itu *Port D* memiliki tiga alamat *memory I/O*, setiap alamat digunakan untuk *Data Register-PORT D*, \$12 ( \$32 ), *Data Direction Register-DDRD* \$11 ( \$31 ) dan *Port D Input Pin*, \$10 ( \$30 ). *Pin-pin Port D* juga memiliki fungsi-fungsi khusus antara lain:

- ICP – *Port D*, bit 6  
*Pin timer/counter capture.*
- T1 – *Port D*, bit 5  
*Timer 1 clock source.*
- T0 – *Port D*, bit 4  
*Timer 0 clock source.*
- INT1 – *Port D*, bit 3  
*Eksternal interrupt source 1. Pin ini dapat menjadi eksternal interrupt source untuk MCU.*
- INT0 – *Port D*, bit 2  
*Eksternal interrupt source 0. Pin ini dapat menjadi eksternal interrupt source untuk MCU*
- TXD – *Port D*, bit 1  
*Transmit data (pin data output untuk UART). Ketika Uart transmitter aktif pin ini dikonfigurasi sebagai output tanpa memperdulikan nilai dari DDRD1.*

- RXD – Port D, bit 0

*Receive data (pin data input untuk UART). Ketika Uart transmitter aktif pin ini dikonfigurasi sebagai input tanpa memperdulikan nilai dari DDRD0. Ketika UART memaksa pin ini sebagai input, logika “1” pada Port D akan menyalakan internal pull-up*

Fungsi khusus *pin-pin Port D* dapat ditabelkan seperti yang tertera pada tabel 2.3. di bawah ini.

Tabel 2.3. Fungsi khusus *Port D*

Port Pin	Alternate Function
PD0	RXD (Receive data input for the UART)
PD1	TXD (Transmit data output for the UART)
PD2	INT0 (External interrupt 0 input)
PD3	INT1 (External interrupt 1 input)
PD4	TO (Timer/Counter0 external input)
PD5	T1 (Timer/Counter1 external input)
PD6	ICP (Timer/Counter1 Input Capture pin)

Sumber: AT90S2313 *Datasheet page 55*

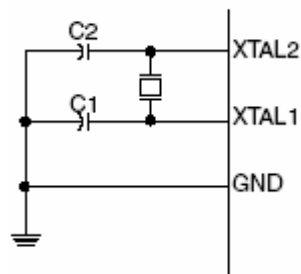
Port Pin	Alternate Function
PD0	RXD (UART Input Line)
PD1	TXD (UART Output Line)
PD2	INT0 (External interrupt 0 Input)
PD3	INT1 (External interrupt 1 Input)
PD5	OC1A (Timer/Counter1 Output CompareA Match Output)
PD6	$\overline{WR}$ (Write Strobe to External Memory)
PD7	$\overline{RD}$ (Read Strobe to External Memory)

Sumber: AT90S8515 *Datasheet page 72*

g. *Reset*

- *Input reset.* Jika *pin* ini mendapatkan logika “low” selama lebih dari 50 ns, akan menjalankan *reset* (meskipun *clock* tidak aktif). Pulsa yang pendek tidak dijamin dapat menjalankan *reset* ini.

- e. XTAL1  
- Merupakan *pin input* untuk *inverting oscillator amplifier* dan *input* dari rangkaian *internal clock*.
- f. XTAL2  
- Merupakan *output* dari *inverting oscillator amplifier*.

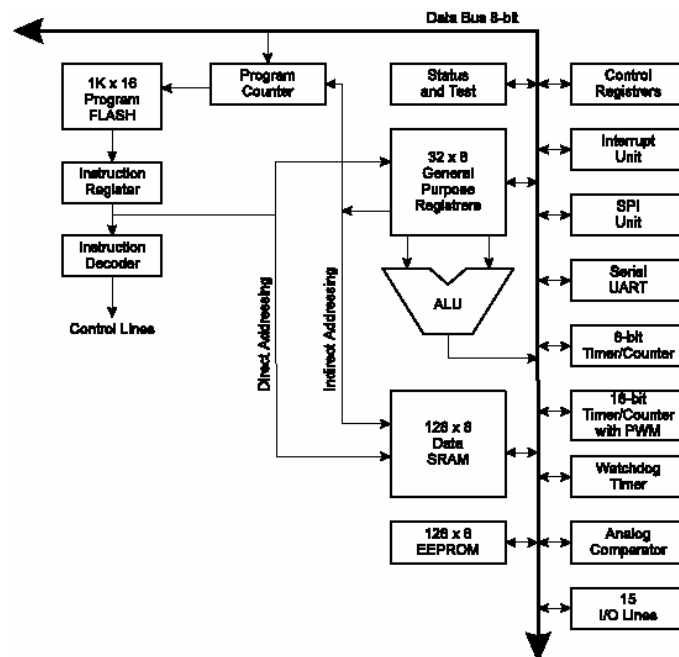


Gambar 2.7. Rangkaian Kristal.

Sumber: AT90S2313 Datasheet page 6

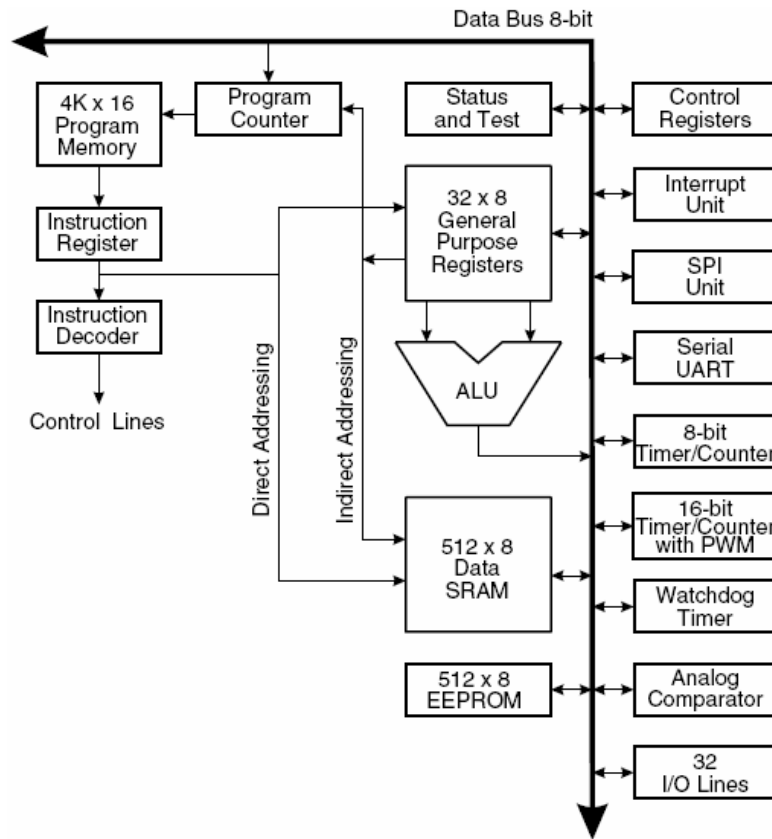
### 2.2.2. Arsitektur AT90S2313 dan AT90S8515

Struktur arsitektur dan peta *memory* AT90S2313 dan AT90S8515 dapat digambarkan secara blok diagram seperti pada gambar 2.8, gambar 2.9, gambar 2.10 dan gambar 2.11.



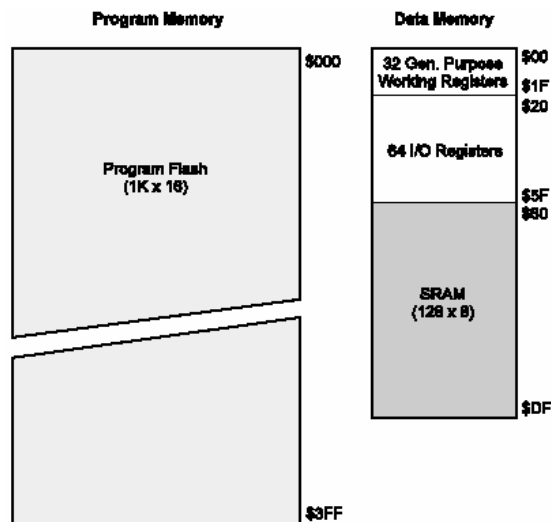
Gambar 2.8. Arsitektur AT90S2313 AVR RISC.

Sumber: AT90S2313 Datasheet page 5



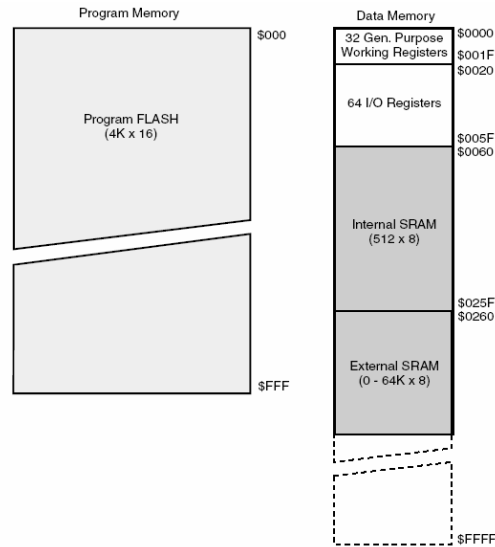
Gambar 2.9. Arsitektur AT90S8515 AVR RISC.

Sumber: AT90S8515 Datasheet page 8



Gambar 2.10. Peta Memory AT90S2313

Sumber: AT90S2313 Datasheet page 6

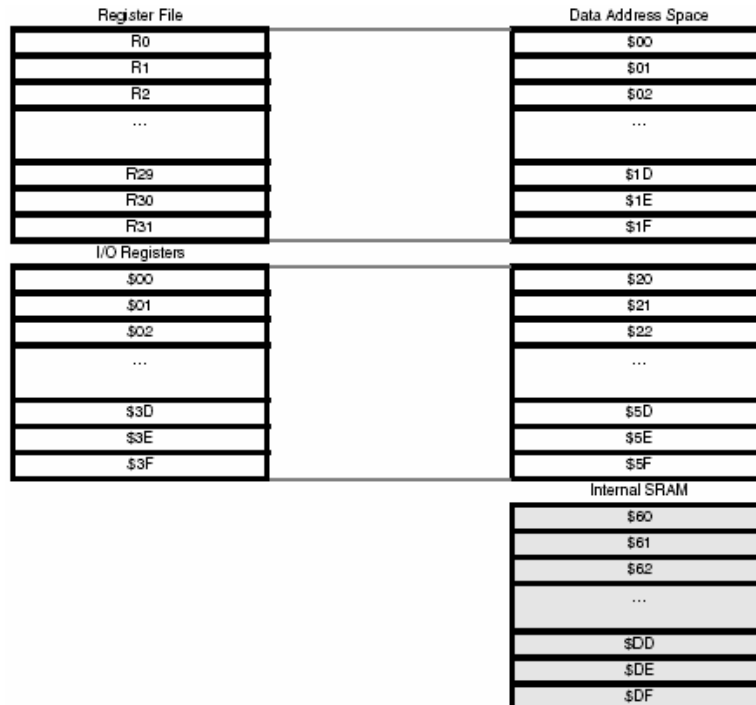


Gambar 2.11. Peta *Memory* AT90S8515

Sumber: AT90S8515 *Datasheet* page 9

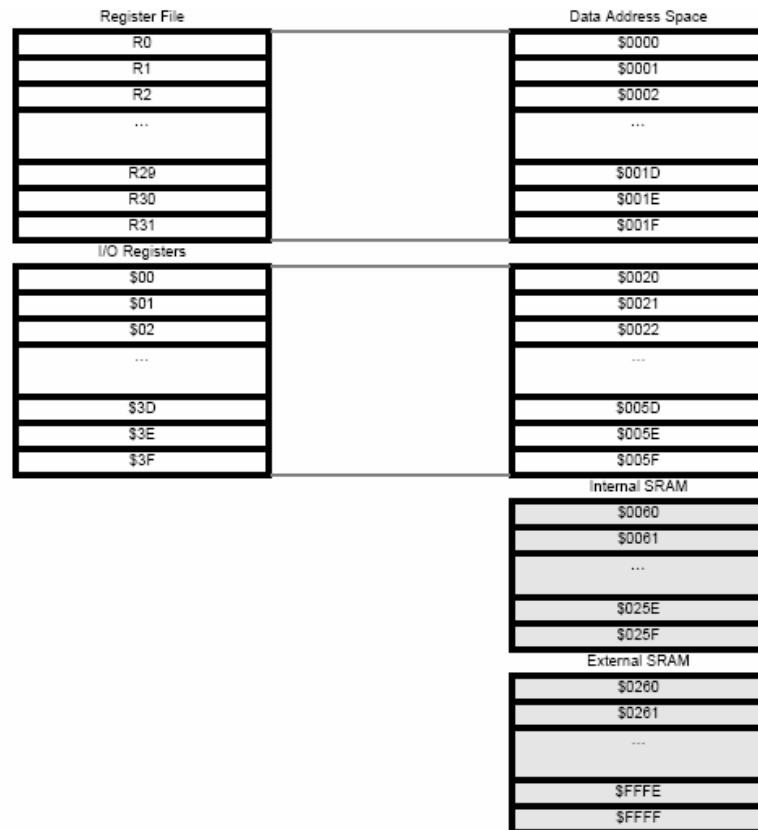
2.2.3. SRAM Data Memori

Gambar 2.12. dan gambar 2.13. menunjukkan bagaimana memori data AT90S2313 dan AT90S8515 diatur.



Gambar 2.12. Pengaturan SRAM AT90S2313

Sumber: AT90S2313 *Datasheet* page 9



Gambar 2.13. Pengaturan SRAM AT90S8515

Sumber: AT90S8515 *Datasheet page 12*

224 ( 608 untuk AT90S8515 ) lokasi data memori digunakan sebagai alamat *Register file*, I/O memori, dan data SRAM. 96 lokasi memori yang pertama digunakan untuk alamat *Register file* dan I/O memori, dan 128 ( 512 untuk AT90S8515 ) berikutnya meletakkan alamat data dari SRAM.

Ada lima cara pengalamatan yang berbeda yaitu: *Direct*, *Indirect with Displacement*, *Indirect*, *Indirect with Pre-decrement*, dan *Indirect with Post-increment*.

Pengalamatan *Direct* mencapai seluruh alamat data yang kosong. 32 *Register* yang bekerja, 64 *I/O register*, dan 128 ( 512 untuk AT90S8515 ) *bytes* data SRAM dalam AT90S2313 dan AT90S8515 semuanya dapat diakses melalui semua cara pengalamatan ini.

### 2.2.4. Memori I/O

Definisi alamat I/O AT90S2313 dan AT90S8515 dapat dilihat pada tabel 2.4 dan tabel 2.5.

Tabel 2.4. AT90S2313 Ruang I/O

Address Hex	Name	Function
\$3F (\$5F)	SREG	Status Register
\$3D (\$5D)	SPL	Stack Pointer Low
\$3B (\$5B)	GIMSK	General Interrupt MaSK Register
\$3A (\$5A)	GIFR	General Interrupt Flag Register
\$39 (\$59)	TIMSK	Timer/Counter Interrupt MaSK Register
\$38 (\$58)	TIFR	Timer/Counter Interrupt Flag Register
\$35 (\$55)	MCUCR	MCU general Control Register
\$33 (\$53)	TCCR0	Timer/Counter 0 Control Register
\$32 (\$52)	TCNT0	Timer/Counter 0 (8-bit)
\$2F (\$4F)	TCCR1A	Timer/Counter 1 Control Register A
\$2E (\$4E)	TCCR1B	Timer/Counter 1 Control Register B
\$2D (\$4D)	TCNT1H	Timer/Counter 1 High Byte
\$2C (\$4C)	TCNT1L	Timer/Counter 1 Low Byte
\$2B (\$4B)	OCR1AH	Output Compare Register 1 High Byte
\$2A (\$4A)	OCR1AL	Output Compare Register 1 Low Byte
\$25 (\$45)	ICR1H	T/C 1 Input Capture Register High Byte
\$24 (\$44)	ICR1L	T/C 1 Input Capture Register Low Byte
\$21 (\$41)	WDTCR	Watchdog Timer Control Register
\$1E (\$3E)	EEAR	EEPROM Address Register
\$1D (\$3D)	EEDR	EEPROM Data Register
\$1C (\$3C)	EECR	EEPROM Control Register
\$18 (\$38)	PORTB	Data Register, Port B
\$17 (\$37)	DDRB	Data Direction Register, Port B
\$16 (\$36)	PINB	Input Pins, Port B
\$12 (\$32)	PORTD	Data Register, Port D
\$11 (\$31)	DDRD	Data Direction Register, Port D
\$10 (\$30)	PIND	Input Pins, Port D
\$0C (\$2C)	UDR	UART I/O Data Register
\$0B (\$2B)	USR	UART Status Register
\$0A (\$2A)	UCR	UART Control Register
\$09 (\$29)	UBRR	UART Baud Rate Register
\$08 (\$28)	ACSR	Analog Comparator Control and Status Register

Sumber: AT90S2313 *Datasheet page 15*

Tabel 2.5. AT90S8515 Ruang I/O

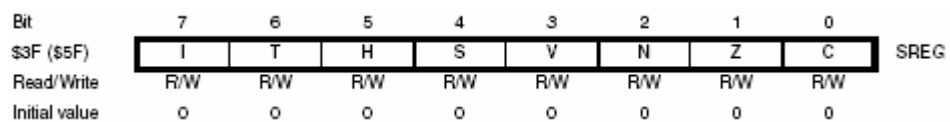
Address Hex	Name	Function
\$3F (\$5F)	SREG	Status Register
\$3E (\$5E)	SPH	Stack Pointer High
\$3D (\$5D)	SPL	Stack Pointer Low
\$3B (\$5B)	GIMSK	General Interrupt Mask register
\$3A (\$5A)	GIFR	General Interrupt Flag Register
\$39 (\$59)	TIMSK	Timer/Counter Interrupt Mask register
\$38 (\$58)	TIFR	Timer/Counter Interrupt Flag register
\$35 (\$55)	MCUCR	MCU general Control Register
\$33 (\$53)	TCCR0	Timer/Counter0 Control Register
\$32 (\$52)	TCNT0	Timer/Counter0 (8-bit)
\$2F (\$4F)	TCCR1A	Timer/Counter1 Control Register A
\$2E (\$4E)	TCCR1B	Timer/Counter1 Control Register B
\$2D (\$4D)	TCNT1H	Timer/Counter1 High Byte
\$2C (\$4C)	TCNT1L	Timer/Counter1 Low Byte
\$2B (\$4B)	OCR1AH	Timer/Counter1 Output Compare Register A High Byte
\$2A (\$4A)	OCR1AL	Timer/Counter1 Output Compare Register A Low Byte
\$29 (\$49)	OCR1BH	Timer/Counter1 Output Compare Register B High Byte
\$28 (\$48)	OCR1BL	Timer/Counter1 Output Compare Register B Low Byte
\$25 (\$45)	ICR1H	T/C 1 Input Capture Register High Byte
\$24 (\$44)	ICR1L	T/C 1 Input Capture Register Low Byte
\$21 (\$41)	WDTCR	Watchdog Timer Control Register
\$1F (\$3E)	EEARH	EEPROM Address Register High Byte (AT90S8515)
\$1E (\$3E)	EEARL	EEPROM Address Register Low Byte
\$1D (\$3D)	EEDR	EEPROM Data Register
\$1C (\$3C)	EECR	EEPROM Control Register
\$1B (\$3B)	PORTA	Data Register, Port A
\$1A (\$3A)	DDRA	Data Direction Register, Port A
\$19 (\$39)	PINA	Input Pins, Port A
\$18 (\$38)	PORTB	Data Register, Port B
\$17 (\$37)	DDRB	Data Direction Register, Port B
\$16 (\$36)	PINB	Input Pins, Port B
\$15 (\$35)	PORTC	Data Register, Port C
\$14 (\$34)	DDRC	Data Direction Register, Port C
\$13 (\$33)	PINC	Input Pins, Port C
\$12 (\$32)	PORTD	Data Register, Port D

Tabel 2.5. AT90S8515 Ruang I/O (lanjutan)

Address Hex	Name	Function
\$11 (\$31)	DDRD	Data Direction Register, Port D
\$10 (\$30)	PIND	Input Pins, Port D
\$0F (\$2F)	SPDR	SPI I/O Data Register
\$0E (\$2E)	SPSR	SPI Status Register
\$0D (\$2D)	SPCR	SPI Control Register
\$0C (\$2C)	UDR	UART I/O Data Register
\$0B (\$2B)	USR	UART Status Register
\$0A (\$2A)	UCR	UART Control Register
\$09 (\$29)	UBRR	UART Baud Rate Register
\$08 (\$28)	ACSR	Analog Comparator Control and Status Register

Sumber: AT90S8515 *Datasheet page 19*

#### 2.2.4.1. Status Register – SREG



Gambar 2.14. Register SREG

Sumber: AT90S8515 *Datasheet page 20*

- *Bit 7 – I : Global Interrupt Enable*

*Global Interrupt Enable* harus diset (1) untuk memungkinkan menjalankan *interrupt*. Kontrol *interrupt* individu dijalankan dalam *register* kontrol yang berbeda. Jika *Global Interrupt Enable* bernilai kosong (0), tidak ada *interrupt* yang dijalankan. *I-bit* akan di-nol-kan oleh perangkat keras setelah *interrupt* dilaksanakan, dan di-*set* oleh instruksi RETI untuk menjalankan *interrupt* yang berikutnya.

- *Bit 6 – T : Bit Copy Storage*

Instruksi *Bit Copy* BLD (*Bit Load*) dan BST (*Bit Store*) menggunakan *T-bit* sebagai sumber dan tujuan untuk *bit* yang dioperasikan. Sebuah *bit* dalam *register* dalam *register file* dapat disalin ke T oleh instruksi BST, dan *bit* di T dapat disalin ke *register* di dalam *register file* oleh instruksi BLD.

- *Bit 5 – H : Half Carry Flag*  
*Half Carry Flag H*, menindikasikan sebuah *half-carry* dalam beberapa operasi aritmatika.
- *Bit 4 – S : Sign Bit, S = N + V*  
*S-bit* selalu terpisah atau di antara *Negative Flag N* dan *Two's Complement Overflow Flag V*.
- *Bit 3 – V : Two's Complement Overflow Flag*  
*Two's Complement Overflow Flag V* mendukung dua komplement aritmatika.
- *Bit 2 – N : Negative Flag*  
*Negative Flag N* mengindikasikan hasil negatif *setelah* operasi aritmatika dan logika dijalankan.
- *Bit 1 – Z : Zero Flag*  
*Zero Flag Z* mengindikasikan hasil kosong (0) *setelah* operasi aritmatika dan logika dijalankan.
- *Bit 0 – C : Carry Flag*  
*Carry Flag C* mengindikasikan sebuah *Carry* dalam operasi Aritmatika atau logika.

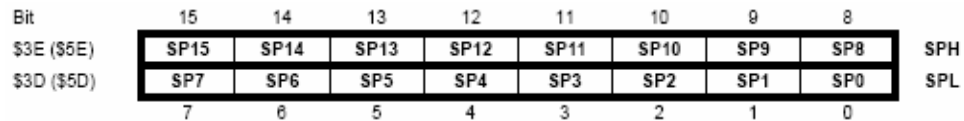
#### 2.2.4.2. Stack Pointer – SP

Pada AT90S8515 terdapat 16-bit *stack pointer* yang terdiri dari dua 8-bit *register* dialamat I/O \$3E (\$5E) dan \$3D (\$5D) dan mendukung 64Kb *eksternal* SRAM. Pada AT90S2313 *Stack Pointer* terbentuk dari 8-bit *register* di alamat I/O \$3D (\$5D) . 8 bit digunakan untuk alamat dari 128 bytes SRAM dalam lokasi \$60 - \$DF.

Bit	7	6	5	4	3	2	1	0	
\$3D (\$5D)	SP7	SP6	SP5	SP4	SP3	SP2	SP1	SP0	SPL
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial value	0	0	0	0	0	0	0	0	

Gambar 2.15. Register Stack Pointer AT90S2313

Sumber: AT90S2313 Datasheet page 17



Gambar 2.16. Register Stack Pointer AT90S8515

Sumber: AT90S8515 Datasheet page 21

*Stack Pointer* menunjuk ke *stack* dari SRAM dimana *Subroutine* dan *Interrupt* diletakkan. Ruang *Stack* dalam data SRAM ini harus didefinisikan oleh program sebelum *subroutine* dipanggil atau *interrupt* dijalankan. *Stack Pointer* harus diset untuk menunjuk di atas \$60. *Stack Pointer* akan berkurang satu ketika data dimasukkan ke dalam *stack* dengan menggunakan instruksi PUSH dan akan berkurang dua jika alamat dimasukkan ke dalam *stack* dengan pemanggilan *subroutine* atau *interrupt*. *Stack Pointer* akan bertambah satu jika data dikeluarkan dari *stack* dengan menggunakan instruksi POP, dan akan bertambah dua ketika alamat dikeluarkan dari *stack* dengan kembalinya dari *subroutine* RET atau dari *interrupt* RETI.

### 2.2.5. Interrupt

AT90S2313 memiliki 10 sumber *interrupt*: dua *interrupt eksternal*, empat *interrupt timer*, tiga *interrupt serial*, dan *interrupt analog comparator*. Sedangkan pada AT90S8515 memiliki 12 sumber *interrupt*: dua *interrupt eksternal*, lima *interrupt timer*, tiga *interrupt serial*, *serial transfer complete* dan *interrupt analog comparator*. Setiap *interrupt* dan *reset vector* memiliki sebuah *vector program* pada program *memory*. Semua *interrupt* diberikan *individual bit enable* yang harus pada kondisi *set* (1) bersama dengan *I-bit* pada status *register* untuk mengaktifkan *interrupt*. Tiap sumber *interrupt* memiliki tingkat prioritas yang berbeda-beda. *Interrupt* yang memiliki prioritas yang lebih rendah tidak dapat meng-*interrupt interrupt* yang memiliki prioritas yang lebih tinggi, tetapi *interrupt* dengan prioritas yang lebih tinggi dapat meng-*interrupt interrupt* lain yang lebih rendah prioritasnya. Jika ada dua buah sumber *interrupt* dengan prioritas yang sama diterima secara bersamaan, maka aksi *interrupt polling* akan menentukan *interrupt* mana yang akan dilaksanakan. Prioritas *interrupt* AT90S2313 dan AT90S8515 dapat dilihat pada tabel 2.6 dan tabel 2.7.

Tabel 2.6. *Reset dan interrupt vector AT90S2313*

Vector No.	Program Address	Source	Interrupt Definition
1	\$000	RESET	Hardware Pin, Power-on Reset and Watchdog Reset
2	\$001	INT0	External Interrupt Request 0
3	\$002	INT1	External Interrupt Request 1
4	\$003	TIMER1 CAPT1	Timer/Counter1 Capture Event
5	\$004	TIMER1 COMP1	Timer/Counter1 Compare Match
6	\$005	TIMER1 OVF1	Timer/Counter1 Overflow
7	\$006	TIMER0 OVF0	Timer/Counter0 Overflow
8	\$007	UART, RX	UART, RX Complete
9	\$008	UART, UDRE	UART Data Register Empty
10	\$009	UART, TX	UART, TX Complete
11	\$00A	ANA_COMP	Analog Comparator

Sumber: AT90S2313 *Datasheet page 18*

Tabel 2.7. *Reset dan interrupt vector AT90S8515*

Vector No.	Program Address	Source	Interrupt Definition
1	\$000	RESET	External Reset, Power-on Reset and Watchdog Reset
2	\$001	INT0	External Interrupt Request 0
3	\$002	INT1	External Interrupt Request 1
4	\$003	TIMER1 CAPT	Timer/Counter1 Capture Event
5	\$004	TIMER1 COMPA	Timer/Counter1 Compare Match A
6	\$005	TIMER1 COMPB	Timer/Counter1 Compare Match B
7	\$006	TIMER1 OVF	Timer/Counter1 Overflow
8	\$007	TIMER0, OVF	Timer/Counter0 Overflow
9	\$008	SPI, STC	Serial Transfer Complete
10	\$009	UART, RX	UART, Rx Complete
11	\$00A	UART, UDRE	UART Data Register Empty
12	\$00B	UART, TX	UART, Tx Complete
13	\$00C	ANA_COMP	Analog Comparator

Sumber: AT90S8515 *Datasheet page 22*

### 2.2.5.1. Interrupt handling

AT90S2313 dan AT90S8515 memiliki dua buah 8-bit *interrupt mask registers* antara lain: GIMSK (*General Interrupt Mask Register*) dan TIMSK (*Timer/Counter Interrupt Mask Register*). Ketika sebuah *interrupt* terjadi, *global interrupt enable* (I-bit) akan *clear* dan semua *interrupt* tidak aktif. Tetapi kita dapat mengaktifkan *interrupt* dengan cara menge-*set* I-bit pada *status register*. I-bit akan kembali bernilai satu ketika perintah *return from interrupt instruction* (RETI) dijalankan. Jika *interrupt* terjadi ketika *interrupt enable bit clear* (nol), *interrupt flag* akan di-*set* dan akan disimpan sampai *interrupt enable* atau *flag* tersebut di-*clear*. Jika satu atau lebih *interrupt* terjadi ketika *global interrupt enable* tidak aktif, *interrupt flag* akan di-*set* dan disimpan sampai *global interrupt enable* aktif, dan akan dilaksanakan sesuai dengan prioritas *interrupt*.

Bit	7	6	5	4	3	2	1	0	
\$3B (\$5B)	INT1	INT0	-	-	-	-	-	-	GIMSK
Read/Write	R/W	R/W	R	R	R	R	R	R	
Initial value	0	0	0	0	0	0	0	0	

Gambar 2.17. Register GIMSK

Sumber: AT90S8515 Datasheet page 26

- *Bit 7 - INT1: eksternal interrupt request 1 enable*  
Ketika *bit* INT1 dan *bit* I dalam status *register* aktif maka *pin* eksternal *interrupt* aktif.. Apapun aktifitas yang terjadi pada *pin* ini akan menghasilkan *interrupt* meskipun jika *pin* INT1 dikonfigurasi sebagai *output*.
- *Bit 6 – INT0: eksternal interrupt request 0 enable*  
Ketika *bit* INT0 dan *bit* I dalam status *register* aktif maka *pin* eksternal *interrupt* aktif.. Apapun aktifitas yang terjadi pada *pin* ini akan menghasilkan *interrupt* meskipun jika *pin* INT0 dikonfigurasi sebagai *output*.

Bit	7	6	5	4	3	2	1	0	
\$39 (\$59)	TOIE1	OCIE1A	OCIE1B	-	TICIE1	-	TOIE0	-	TIMSK
Read/Write	R/W	R/W	R/W	R	R/W	R	R/W	R	
Initial Value	0	0	0	0	0	0	0	0	

Gambar 2.18. Register TIMSK

Sumber: AT90S8515 Datasheet page 27

- *Bit 7 – TOIE1: timer/counter1 overflow interrupt enable*  
Ketika *bit* TOIE1 dan *bit* I dalam status *register* aktif maka *timer/counter1 overflow interrupt* aktif. *Interrupt* ini akan dijalankan ketika *overflow* pada *timer/counter1* terjadi.
- *Bit 6 – OCIE1A: timer/counter1 compareA match interrupt enable*  
Ketika *bit* OCIE1A dan *bit* I dalam status *register* aktif maka *timer/counter1 compareA match interrupt* aktif. *Interrupt* ini akan dijalankan ketika *compareA match* pada *timer/counter1* terjadi.
- *Bit 5 – OCIE1B: timer/counter1 compareB match interrupt enable*  
Ketika *bit* OCIE1B dan *bit* I dalam status *register* aktif maka *timer/counter1 compareB match interrupt* aktif. *Interrupt* ini akan dijalankan ketika *compareB match* pada *timer/counter1* terjadi. (OCIE1B ini hanya terdapat pada AT90S8515 )
- *Bit 3 – TICIE1: timer/counter1 input capture interrupt enable*  
Ketika *bit* TICIE1 dan *bit* I dalam status *register* aktif maka *timer/counter1 input capture interrupt* aktif. *Interrupt* ini akan dijalankan ketika *capture-triggering* terjadi pada PD6 (ICP).
- *Bit 7 – TOIE0: timer/counter0 overflow interrupt enable*  
Ketika *bit* TOIE1 dan *bit* I dalam status *register* aktif maka *timer/counter1 overflow interrupt* aktif. *Interrupt* ini akan dijalankan ketika *overflow* pada *timer/counter0* terjadi.

#### 2.2.5.2. Eksternal interrupt

Eksternal *interrupt* dihasilkan oleh *pin* INT0 dan INT1. Berdasarkan hal itu, ketika eksternal *interrupt* aktif, *interrupt* tetap akan terjadi meskipun *pin* INT0/INT1 dikonfigurasi sebagai *output*. Eksternal *interrupt* dapat dihasilkan dengan memberikan *input* transisi turun atau transisi naik atau logika low (nol). Untuk pengaturan *interrupt* eksternal dilakukan pada MCU *control register*.

Bit	7	6	5	4	3	2	1	0	
\$35 (\$55)	SRE	SRW	SE	SM	ISC11	ISC10	ISC01	ISC00	MCUCR
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Gambar 2.19. MCU control register

Sumber: AT90S8515 Datasheet page 29

Tabel 2.8. *Interrupt 1 Sense Control*

ISC11	ISC10	Description
0	0	The low level of INT1 generates an interrupt request.
0	1	Reserved
1	0	The falling edge of INT1 generates an interrupt request.
1	1	The rising edge of INT1 generates an interrupt request.

Sumber: AT90S8515 *Datasheet page 30*

Tabel 2.9. *Interrupt 0 Sense Control*

ISC01	ISC00	Description
0	0	The low level of INT0 generates an interrupt request.
0	1	Reserved
1	0	The falling edge of INT0 generates an interrupt request.
1	1	The rising edge of INT0 generates an interrupt request.

Sumber: AT90S8515 *Datasheet page 30*

- *Bit 7 – SRE: Eksternal SRAM Enable*  
Ketika *bit* ini dalam keadaan *set* (1), eksternal data SRAM *enable* dan *pin* AD0–7 (*Port A*), A8-15 (*Port C*),  $\overline{WR}$  dan  $\overline{RD}$  (*Port D*) aktif sebagai fungsi alternative *pin*. (SRE ini hanya terdapat pada AT90S8515 )
- *Bit 6 – SRW: Eksternal SRAM Wait State*  
Ketika *bit* ini dalam keadaan *set* (1), sebuah *one-cycle wait state* dimasukkan kedalam *eksternal data SRAM access cycle*. Ketika *bit* SRW dalam keadaan *clear* (0), *eksternal data SRAM access* dilakukan dengan *normal three-cycle scheme*. (SRW ini hanya terdapat pada AT90S8515 )
- *Bit 5 – SE: sleep enable*  
*Bit* ini harus dalam keadaan *set* (1) untuk membuat MCU kedalam mode *Sleep*, ketika perintah *sleep* dijalankan.
- *Bit 4 – SM: Sleep Mode*  
*Bit* ini digunakan untuk memilih dua kemungkinan mode *sleep*. Mode *idle* akan dijalankan ketika SM bernilai nol, sedangkan mode *power-down* terjadi ketika SM bernilai satu.

- *Bit 3, 2 – ISC11, ISC10: Interrupt Sense Control 1 bit 1 dan bit 0.*  
Eksternal *interrupt1* diaktifkan oleh eksternal *pin* INT1 jika I-bit pada SREG dan *interrupt* mask yang yang berhubungan dengan *interrupt* eksternal pada *register* GIMSK pada kondisi *set*. Kondisi yang dapat menghasilkan *interrupt* eksternal pada *pin* INT1 dapat dilihat pada tabel 2.8.
- *Bit 1, 0 – ISC01, ISC00: Interrupt Sense Control 0 bit 1 dan bit 0.*  
Eksternal *interrupt1* diaktifkan oleh eksternal *pin* INT0 jika I-bit pada SREG dan *interrupt* mask yang yang berhubungan dengan *interrupt* eksternal pada *register* GIMSK pada kondisi *set*. Kondisi yang dapat menghasilkan *interrupt* eksternal pada *pin* INT0 dapat dilihat pada tabel 2.9.

### 2.2.5.3. Interrupt Timer

Ada lima jenis *interrupt timer* yaitu: *timer/counter1 overflow*, *timer/counter0 overflow*, *timer/counter1 compareA match*, *timer/counter1 compareB match*, *timer/counter1 input capture*. Pada *interrupt timer/counter overflow* nilai TOV0/TOV1 akan di-*set* apabila terjadi *overflow* pada *timer/counter*. Pada mode *pwm*, *bit* pada TOV1 akan di-*set* apabila *timer/counter1* mengubah arah penghitungan pada \$0000. Pada *interrupt timer/counter compare match* bit OCF1A di-*set* ketika *compare match* terjadi antara *timer/counter1* dengan data didalam OCR1A. Pada *interrupt input capture* ICF1 akan di-*set* terjadi *input capture*, hal ini mengindikasikan bahwa nilai *timer/counter1* telah dipindah ke *input capture register* (ICR).

Bit	7	6	5	4	3	2	1	0	
\$38 (\$58)	TOV1	OCF1A	OCIFB	-	ICF1	-	TOV0	-	TIFR
Read/Write	R/W	R/W	R/W	R	R/W	R	R/W	R	
Initial Value	0	0	0	0	0	0	0	0	

Gambar 2.20. *Timer/Counter Interrupt Flag Register*

Sumber: AT90S8515 *Datasheet* page 28

#### 2.2.5.4. *Interupt* Serial

Ada tiga jenis *interupt* serial, antara lain: UART receive *complete*, UART transmit *complete*, UART data *register empty*. Ketiga pilihan *interupt* itu dapat dipilih melalui *UART Control Register*.

Bit	7	6	5	4	3	2	1	0	UCR
\$0A (\$2A)	RXCIE	TXCIE	UDRIE	RXEN	TXEN	CHR9	RXB8	TXB8	
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R	W	
Initial Value	0	0	0	0	0	0	1	0	

Gambar 2.21. *UART Control Register*

Sumber: AT90S8515 *Datasheet* page 56

- *Bit 7 – RXCIE: RX Complete Interupt Enable*  
Ketika *bit* ini dalam keadaan *set* (1), sebuah *setting* pada *bit* RXC pada USR akan menyebabkan *receive complete interupt routine* akan dijalankan.
- *Bit 6 –TRXCIE: TX Complete Interupt Enable*  
Ketika *bit* ini dalam keadaan *set* (1), sebuah *setting* pada *bit* TXC pada USR akan menyebabkan *transmit complete interupt routine* akan dijalankan.
- *Bit 5 – UDRIE: UART Data Register Empty interupt Enable*  
Ketika *bit* ini dalam keadaan *set* (1), sebuah *setting* pada *bit* UDRE pada USR akan menyebabkan *UART Data Register Empty interupt routine* akan dijalankan.
- *Bit 4 – RXEN: Receive Enable*  
Ketika *bit* ini dalam keadaan *set* (1), *UART receiver* akan aktif. Ketika *receiver* tidak aktif status *flag* dari RXC, OR, FE tidak dapat di-*set*.
- *Bit 3 – TXEN: Transmit Enable*  
Ketika *bit* ini dalam keadaan *set* (1), *UART transmitter* akan aktif.
- *Bit 2 – CHR9: 9-bit character*  
Ketika *bit* ini dalam keadaan *set*, maka karakter yang dikirim dan yang diterima sepanjang *9-bit*. *Bit* kesembilan dapat ditulis dan dibaca dengan menggunakan *bit* RXB8 dan TXB8 pada UCR. Data kesembilan ini dapat digunakan untuk sebuah *stop bit ekstra* atau sebuah *parity*

- *Bit 1 – RXB8: Receive Data Bit 8*  
Ketika CHR9 dalam keadaan *set*, RXB8 adalah *bit* kesembilan dari data yang diterima.
- *Bit 0 – TXB8: Transmit Data Bit 8*  
Ketika CHR9 dalam keadaan *set*, TXB8 adalah *bit* kesembilan dari data yang dikirim.

UART receive *complete interrupt* terjadi ketika data yang diterima dipindahkan dari *receiver shift register* ke UART data *register* (UDR). UART *transmit complete interrupt* terjadi ketika seluruh karakter (termasuk *stop bit*) pada *shift register* telah dipindahkan semua dan tidak ada lagi data yang ada pada UDR. UART data *register empty interrupt* terjadi ketika sebuah karakter dimasukkan kedalam UDR dan dipindahkan kedalam *transmit shift register*.

Bit	7	6	5	4	3	2	1	0	
\$0B (\$2B)	RXC	TXC	UDRE	FE	OR	-	-	-	USR
Read/Write	R	R/W	R	R	R	R	R	R	
Initial value	0	0	1	0	0	0	0	0	

Gambar 2.22. UART Status Register

Sumber: AT90S8515 Datasheet page 55

### 2.2.6. Timer/Counter

AT90S2313 dan AT90S8515 memiliki dua buah *timer/counter*. Satu 8-bit *timer/counter* dan satu 16-bit *timer/counter*. *Timer/counter* ini dapat digunakan sebagai *timer* dengan *internal clock* atau digunakan sebagai *counter* dengan sebuah koneksi eksternal yang menghasilkan *counting*. Kecepatan *counter* pada *timer counter* ini bermacam-macam dan dapat dilihat pada tabel 2.10 dibawah ini.

Tabel 2.10. *Clock Prescale Select*

CS12	CS11	CS10	Description
0	0	0	Stop, the Timer/Counter1 is stopped.
0	0	1	CK
0	1	0	CK/8
0	1	1	CK/64
1	0	0	CK/256
1	0	1	CK/1024
1	1	0	External Pin T1, falling edge
1	1	1	External Pin T1, rising edge

Sumber: AT90S8515 *Datasheet page 33*

*Timer/counter1* mendukung fungsi dua *output compare* menggunakan *output compare register1A* dan B (OCR1A dan OCR1B) sebagai sumber data pembandingan.



Gambar 2.23. *Timer/Counter1 output compare register*

Sumber: AT90S8515 *Datasheet page 38*

*Timer/counter1* dapat digunakan sebagai 8-, 9-, 10-bit *pulse width modulator* (PWM). Pada mode ini *counter* dan OCR1 berfungsi *free-running*, *glitch-free* dan *phase-correct* PWM dengan *output* pada pin PB3 (OC1).

Tabel 2.11. *Timer Top Values and PWM Frequency*

PWM Resolution	Timer TOP Value	Frequency
8-bit	\$00FF (255)	$f_{TC1}/510$
9-bit	\$01FF (511)	$f_{TC1}/1022$
10-bit	\$03FF(1023)	$f_{TC1}/2046$

Sumber: AT90S2313 *Datasheet page 35*

Bit	7	6	5	4	3	2	1	0	
\$2F (\$4F)	COM1A1	COM1A0	-	-	-	-	PWM11	PWM10	TCCR1A
Read/Write	R/W	R/W	R	R	R	R	R/W	R/W	
Initial value	0	0	0	0	0	0	0	0	

Gambar 2.24. *Timer/Counter1 Control Register A*

Sumber: AT90S2313 *Datasheet page 31*

- *Bit 7, 6 – COM1A1, COM1A0: compare output mode1, bits 1 dan 0.*  
*Bit control COM1A1, COM1A0 menentukan aksi yang terjadi pada pin output compare match pada timer/counter1. Konfigurasi control dapat dilihat pada tabel 2.12.*

Tabel 2.12. *Compare Mode Select in PWM Mode*

COM1A1	COM1A0	Effect on OC1
0	0	Not connected
0	1	Not connected
1	0	Cleared on compare match, upcounting. Set on compare match, down-counting (non-inverted PWM).
1	1	Cleared on compare match, downcounting. Set on compare match, up-counting (inverted PWM).

Sumber: AT90S2313 *Datasheet page 31*

- *Bit 1, 0 – PWM11, PWM10: pulse width modulator select bit*  
*Bit ini digunakan untuk memilih operasi PWM pada timer/counter1. pilihan mode ini dapat dilihat pada tabel 2.13.*

Tabel 2.13. PWM Mode Select

PWM11	PWM10	Description
0	0	PWM operation of Timer/Counter1 is disabled
0	1	Timer/Counter1 is an 8-bit PWM
1	0	Timer/Counter1 is a 9-bit PWM
1	1	Timer/Counter1 is a 10-bit PWM

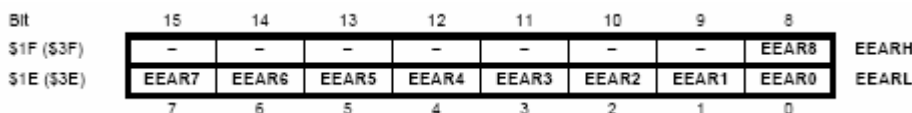
Sumber: AT90S2313 Datasheet page 32

2.2.7. Internal EEPROM

AT90S8515 memiliki *internal* EEPROM sebesar 512 Kbytes. Untuk mengisi *internal* EEPROM ada beberapa prosedur yang harus dilakukan.

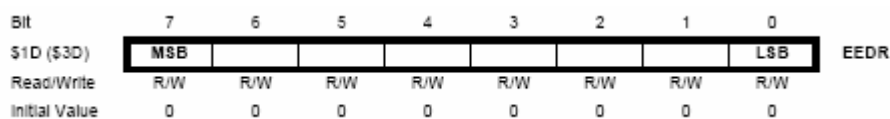
1. Tunggu *bit* EEWB menjadi nol.
2. Masukkan alamat EEPROM pada EEARL dan EEARH
3. Masukkan data EEPROM pada EEDR
4. *Set bit* EEMWE pada EECR
5. Tunggu selama empat kali *clock* setelah menge-*set* EEMWE, *set* EEWB

Pada langkah 4 dan 5 tidak boleh terjadi *interrupt*.



Gambar 2.25. EEPROM Address register

Sumber: AT90S8515 Datasheet page 44



Gambar 2.26. EEPROM Data register

Sumber: AT90S8515 Datasheet page 44

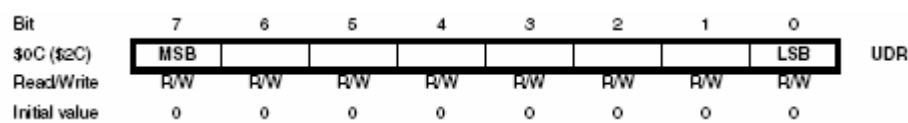


Gambar 2.27. EEPROM Control register

Sumber: AT90S8515 Datasheet page 44

### 2.2.8. Interface Serial

AT90S2313 dan AT90S8515 memiliki sebuah *universal asynchronous receiver and transmitter* (UART) yang bersifat full duplex sehingga *port* serial ini dapat mengirim dan menerima data secara bersamaan. Untuk mengirimkan data secara serial kita harus memasukkan data pada UART I/O data *register* (UDR). Data akan dikirimkan ke *shift register* ketika karakter baru dimasukkan ke UDR setelah *stop bit* dari karakter sebelumnya selesai dikirimkan. Untuk menerima data secara *serial* kita harus mengambil data pada UART I/O data *register* (UDR).



Gambar 2.28. UART I/O Data Register

Sumber: AT90S8515 Datasheet page 55

Kecepatan baud rate dapat dihitung dengan rumus:

$$BAUD = \frac{f_{ck}}{16(UBRR + 1)} \quad (2.1)$$

Dimana:

Baud: *baud rate*

F<sub>ck</sub>: frekuensi kristal

UBRR: UART *baud rate register* (0-255)

### 2.3. Modem

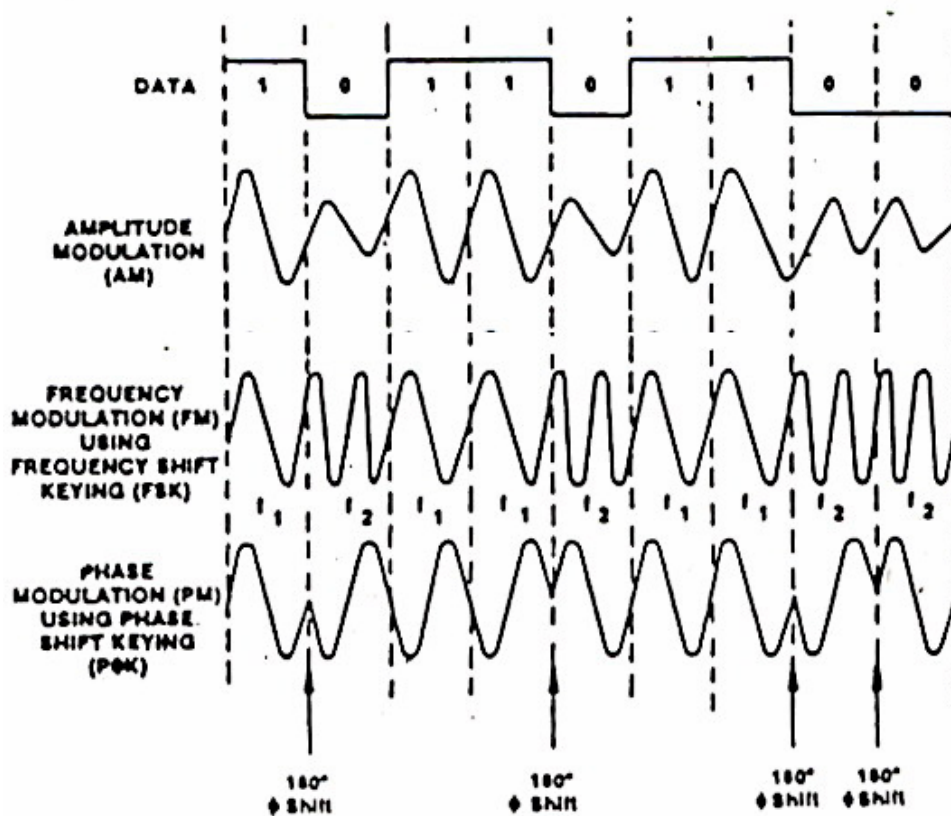
Kata *modem* adalah kependekan dan kata *Modulator* dan *Demodulator*. *Modem* adalah sebuah alat yang merubah data yang akan di transmisikan agar sesuai dengan media transmisi. Setelah pengiriman data, data yang diterima sebuah *modem* akan dikembalikan kebentuk data digital semula. Jadi dengan kata lain *modulator* adalah pengkonversi sinyal digital dan komputer menjadi sinyal analog yang dapat ditransmisikan oleh media transmisi dan *demodulator* adalah pengkonversi sinyal analog yang datang dari media transmisi kebentuk data aslinya.

Ada bermacam-macam *modem*, salah satunya adalah yang sering dipakai orang yaitu *modem* yang terhubung ke *line* telepon dengan komputer. Disini jelas

bahwa *line* telepon digunakan sebagai media untuk pengiriman data digital yang di-modulasi oleh *modem* menjadi sinyal data analog dan kemudian di-demodulasi menjadi data digital kembali. Namun ada juga *modem* yang media transmisinya tidak menggunakan kabel, yaitu dengan menggunakan gelombang radio. Jenis *modem* ini biasa disebut sebagai *Radio Modem*.

Proses modulasi dan demodulasi pada *Radio Modem* hampir sama dengan *modem* pada umumnya, hanya saja data digital yang ada akan diubah menjadi sinyal data yang dapat ditransmisikan melalui gelombang radio. Sinyal modulasi yang dapat ditransmisikan melalui gelombang radio antara lain:

1. Modulasi Amplitudo (AM).
2. Modulasi Frekuensi (FM).
3. Modulasi Fasa (PM).



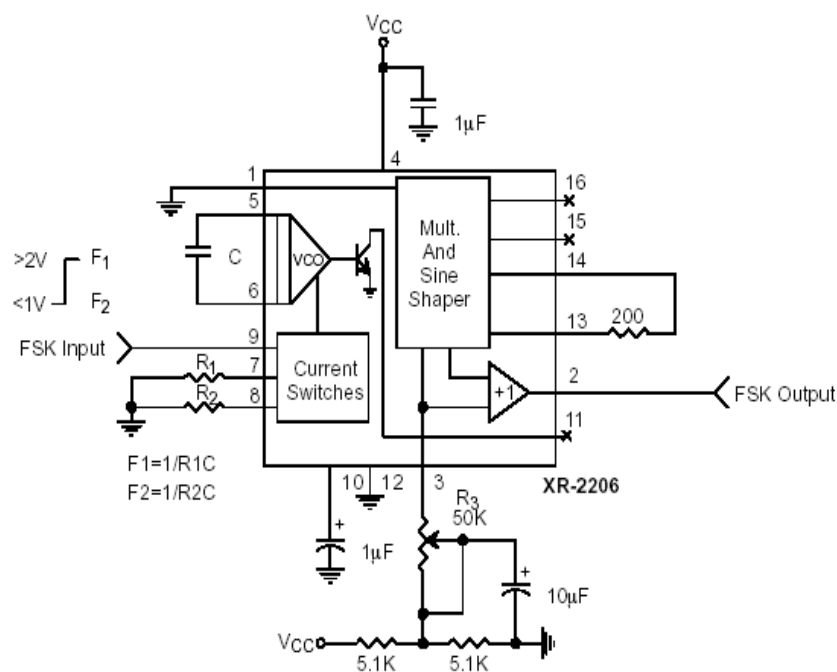
Gambar 2.29. Beberapa Jenis Gelombang Radio

Sumber: Ie Kiat, Lie. *Perencanaan dan Pembuatan Radio Modem pada Jaringan Komunikasi Data Paket untuk Pengumpulan Data Tersebar*. Tugas Akhir. Surabaya: Universitas Kristen Petra, 1995. Page 48

### 2.3.1. Modulator

*Modulator* merupakan suatu alat untuk memodulasikan sinyal informasi dengan media transmisinya. Dalam hal ini sinyal informasi yang dimodulasi yaitu data digital menjadi sinyal FSK (*Frequency Shift Keying*).

Agar hasil modulasi yang dihasilkan berupa FSK, maka digunakan IC tipe XR2206 yang merupakan IC *function generator* yang mampu menghasilkan sinyal dari 0.01HZ sampai 100hz dan mampu menghasilkan modulasi sinus, kotak, segitiga, *ramp*, dan bentuk gelombang *pulse* dengan stabil dan akurat. Bentuk gelombang *output*-nya dapat berupa modulasi amplitudo dan frekuensi dengan *external voltage*. Keunggulan dari XR2206 ini antara lain konsumsi dayanya yang *relative* kecil, kompatibel terhadap TTL, jangkah tegangan *supply*-nya 10 Volt hingga 26 Volt dan beberapa keunggulan lainnya. XR2206 terbagi menjadi beberapa bagian, antara lain: *multiplier* dan *sine shaper* yang berfungsi untuk membentuk gelombang dan mengatur bentuk yang simetris dari gelombang, VCO dan *current switch* yang berfungsi untuk menghasilkan frekuensi yang diinginkan dengan kombinasi nilai dari kapasitor *timing* (kaki 5 dan 6) dan resistor *timing* (kaki 7 dan 8).



Gambar 2.30. FSK Generator Dengan XR2206

Sumber: XR2206 *Datasheet* page 9

Besarnya frekuensi FSK yang dihasilkan dapat diperoleh dengan menentukan harga  $C$ ,  $R_1$  dan  $R_2$ . Frekuensi yang dihasilkan sebenarnya merupakan bentuk perubahan dari *logic high* dan *low* pada sinyal digital menjadi *mark* (yang mempunyai frekuensi 1200 Hz) dan *space* (yang mempunyai frekuensi 2200 Hz), sehingga bentuk sinyal sinusnya merupakan bentuk dari FSK. Untuk menentukan nilai dari  $C$ ,  $R_1$  dan  $R_2$  dapat menggunakan rumus sebagai berikut:<sup>(1)</sup>

$$F_m = \frac{1}{C.R_1} \quad (2.2)$$

$$F_s = \frac{1}{C.R_2} \quad (2.3)$$

Dimana:

$F_m$  : Frekuensi *Mark*.

$F_s$  : Frekuensi *Space*.

$C$  : *Timing Capacitor*.

$R_1$  : *Timing Mark Resistor*.

$R_2$  : *Timing Space Resistor*.

### 2.3.2. Demodulator

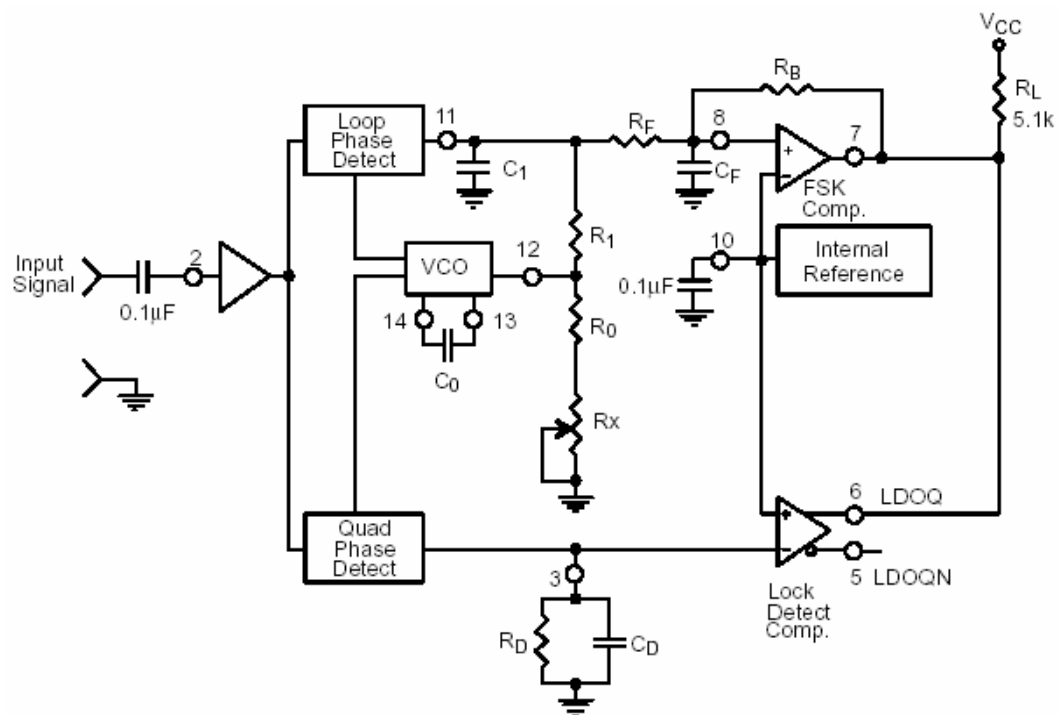
*Demodulator* adalah suatu alat untuk mendapatkan sinyal data dari sinyal data yang telah dimodulasi sebelumnya. Rangkaian demodulayor salah satunya menggunakan prinsip *phase locked loop* (PLL), yang dipergunakan untuk mengunci sinyal frekuensi yan diperlukan. Karena modulasi yang dihasilkan sebelumnya berupa FSK, maka untuk *demodulatornya* digunakan XR2211 yang berfungsi sebagai *phase looked loop* yang didesain khusus untuk aplikasi-aplikasi komunikasi. Sehingga XR2211 ini sangat cocok digunakan pada FSK *modem*.

Kelebihan-kelebihan yang dimiliki oleh XR2211 ini antara lain: jangkah frekuensi yang lebar dari 0,01 Hz sampai 300 KHz, tegangan *supply* antara 4.5 Volt sampai 20 Volt, kompatibel dengan TTL maupun CMOS, FSK *demodulator*, *adjustable tracking range*, kemampuan sinkronisasi data, *tone decoding* dan *FM detection*.

---

<sup>(1)</sup> XR2206 *Datasheet*

Beberapa bagian dari XR2211 ini antara lain : *signal pre-amp*, VCO, Quad  $\emptyset$ -det, *loop  $\emptyset$ -det*, *internal reference* , *lock detector comparator* dan *FSK comparator*. Cara kerja dari XR2211 ini adalah jika ada *input* sinyal dari kaki no.2, maka sinyal ini akan diumpangkan ke Quad  $\emptyset$ -det dan *loop  $\emptyset$ -det*, namun sebelumnya sinyal *input* tersebut dikuatkan terlebih dahulu oleh sebuah penguat yang ada didalamnya yaitu *signal pre-amp*. Sinyal yang diumpangkan ini akan dicampur dengan sinyal dari *output* VCO, dimana VCO ini dikendalikan oleh harga dari kapasitor *timing* (kaki 13 dan 14) dan resistor *timing* (kaki 12). Kaki no.3 digunakan sebagai *lock detector filter* yang berfungsi untuk mengunci keluaran dari kaki no.5 dan 6. *Internal reference* digunakan sebagai tegangan referensi dari tegangan *comparator lock detect* dan *comparator FSK*.



Gambar 2.31. Demodulator Menggunakan XR2211

Sumber: XR2211 Datasheet page 14

Komponen pada XR2211 yang diperlukan untuk di-*setting* adalah  $R_0$ ,  $R_1$ ,  $C_0$  dan  $C_1$ . Perhitungan yang dilakukan disesuaikan dengan frekuensi yang digunakan oleh *modulator* untuk frekuensi FSK-nya. Rumus yang digunakan antara lain:

- Menghitung *center frequency* ( $f_o$ ) dari PLL. <sup>(2)</sup>

$$f_o = \sqrt{f_1 \cdot f_2} \quad (2.4)$$

dimana:

$f_o$  : Frekuensi tengah (*center frequency*).

$f_1$  : Frekuensi *space*.

$f_2$  : Frekuensi *mark*.

- Pemilihan nilai untuk  $R_0$  adalah antara 10 K $\Omega$  sampai 100 K $\Omega$ , namun nilai yang direkomendasikan adalah 20 K $\Omega$ . Nilai dari  $R_0$  pada akhirnya akan ditentukan secara tepat dengan pemasangan sebuah VR (*Variable Resistor-Rx*) secara seri dengan  $R_0$ . <sup>(2)</sup>

$$R_t = R_o + \frac{R_x}{2} \quad (2.5)$$

- Menghitung nilai  $C_0$ . <sup>(2)</sup>

$$C_0 = \frac{1}{R_0 \times f_o} \quad (2.6)$$

- Menghitung nilai  $R_1$ . <sup>(2)</sup>

$$R_1 = \frac{R_0 \times f_o}{(F_1 - F_2)} \times 2 \quad (2.7)$$

- Menghitung  $C_1$  sebagai loop dumping. <sup>(2)</sup>

$$C_1 = \frac{1250 \times C_0}{R_1 \times \zeta^2} \quad (2.8)$$

dimana:

$$\zeta \text{ (Faktor Loop Dumping)} = 0.5$$

- Menghitung  $R_F$ . <sup>(2)</sup>

Untuk mendapatkan nilai dari  $R_F$  ini besarnya minimal lima kali lebih besar dari  $R_1$ .

- Menghitung  $R_B$ . <sup>(2)</sup>

Untuk mendapatkan nilai  $R_B$  ini besarnya minimal lima kali lebih besar dari kali  $R_F$ .

---

<sup>(2)</sup> XR2211 Datasheet

- Menghitung  $R_{SUM}$ .<sup>(2)</sup>

$$R_{SUM} = \frac{(R_F + R_1)R_B}{(R_F + R_1 + R_B)} \quad (2.9)$$

- Menghitung  $C_F$ .<sup>(2)</sup>

$$C_F = \frac{0,25}{(R_{SUM} \times BaudRate)} \quad (2.10)$$

- Menghitung  $R_D$  dan  $C_D$ .

Nilai dari  $R_D$  dimisalkan sebesar  $470K\Omega$ , maka nilai dari  $C_D$  adalah:<sup>(2)</sup>

$$\Delta Fc = \Delta F \times Cf \quad (2.11)$$

$$\pm \Delta Fc = 2 \times \Delta Fc \quad (2.12)$$

$$C_D \geq \frac{16}{\pm \Delta Fc} \quad (2.13)$$

dimana:

$\Delta Fc$  : Frekuensi *capture range*.

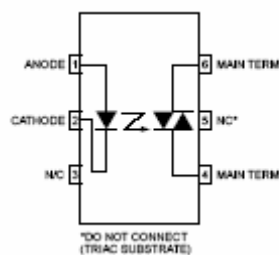
$\Delta F$  : Selisih frekuensi *mark* dan *space*.

$Cf$  : Frekuensi *capture*.

$\pm \Delta Fc$  : Total frekuensi *capture range*.

$C_D$  : Nilai minimum dari  $C_D$ .

#### 2.4. Optoisolator dan Driver Triac

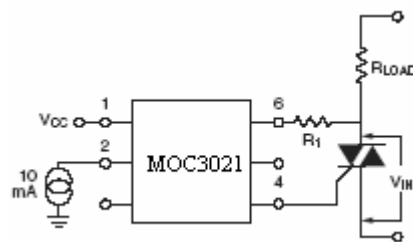


Gambar 2.32. Schematic MOC3021

Sumber: MOC3021 *Datasheet page 1*

*Optoisolator* ( tipe MOC3021 ) merupakan *driver triac* secara optic. Alat ini terdiri dari sebuah *infrared GaAs emitting diode*. Alat ini dibuat sebagai pemisah antara kontrol elektronik dengan *triac* untuk mengontrol beban induktif dan beban resistif. *Optoisolator* merupakan alat yang berfungsi seperti saklar yang

diatur oleh *infrared* yang ada didalamnya. Prinsip kerja *optoisolator* adalah apabila diac yang ada didalamnya aktif maka diac akan mengalirkan arus listrik. *Optoisolator* ini aktif apabila *infrared* memberikan *input* pada diac. *Infrared* akan aktif apabila *infrared* mendapatkan tegangan dan arus sebesar tegangan dan arus minimum yang dibutuhkan untuk menyalakan *infrared*. *Optoisolator* ini dibuat kompatibel dengan mikrokontroler karena arus yang dibutuhkan untuk mengaktifkan *infrared* dapat dipenuhi oleh mikrokontroler sehingga tidak memerlukan *driver* tambahan. Untuk men-*drive* beban resistif dapat digunakan rangkaian berikut



Gambar 2.33. Rangkaian *driver triac* untuk beban *resistif*

Untuk menghitung nilai dari komponen yang digunakan dapat digunakan rumus:

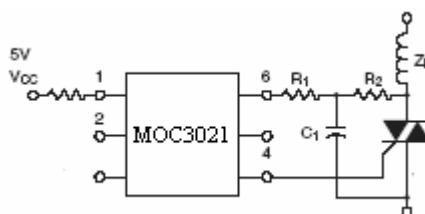
- Menghitung  $R_1$

$$R_1(\min) = V_{in}(pk) / I_{mak} \quad (2.14)$$

- Menghitung  $V_{in}$

$$V_{in} = R_1 \cdot I_{GT} + V_{GT} + V_{m} \quad (2.15)$$

Untuk men-*drive* beban induktif akan menimbulkan masalah pada *triac* dan *optoisolator* karena phase tegangan dan arusnya tidak sama, sehingga untuk mengatasi masalah ini kita menggunakan rangkaian *snubber*.



Gambar 2.34. Rangkaian *Driver Triac* untuk Beban Induktif



Gambar 2.35 memperlihatkan rangkaian pengaturan daya dengan teknik *Phase Control*. Rangkaian ini terdiri dari 3 bagian, bagian pertama bagian mikrokontroler, kedua adalah bagian saklar pengatur daya, ketiga merupakan rangkaian pemantau titik nol tegangan jala-jala listrik.

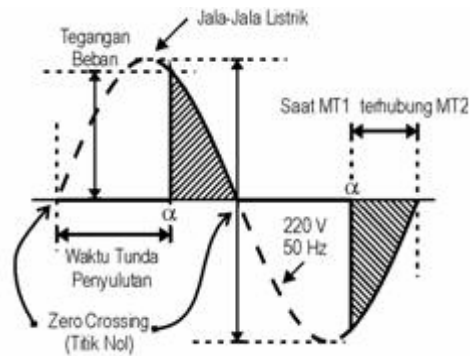
Bagian pertama meliputi IC AT90S8515 berikut dengan rangkaian pelengkapannya, yakni rangkaian osilator kristal yang dibentuk dari  $C_1, C_2$  dan  $Y_1$  serta rangkaian *reset*.

Bagian saklar pengatur daya dibentuk dengan  $R_1$ , ISO1 MOC3021,  $R_2$ , *triac*  $Q_1$  dan Lampu sebagai beban. Bagian ini langsung berhubungan dengan sumber tegangan jala-jala listrik 220 Volt, agar tegangan jala-jala terpisah dari bagian lainnya, dipakai *Optoisolator* MOC3021 untuk menghubungkan AT90S8515 dengan *triac*.

Bagian *input* dari MOC3021 merupakan LED yang dinyala-padamkan oleh AT90S8515 lewat resistor  $R_1$ , instruksi CBI *pinb,0* akan mengakibatkan *portb 0* menyalurkan arus dari Vcc lewat LED dan  $R_1$  ke ground sehingga LED menyala. Cahaya LED mengakibatkan *diac* di bagian *output* MOC3021 menjadi 'on' dan mengalirlah arus gate *triac*  $Q_1$  lewat resistor  $R_2$ , selanjutnya *triac* akan 'on' dan lampu akan menyala.

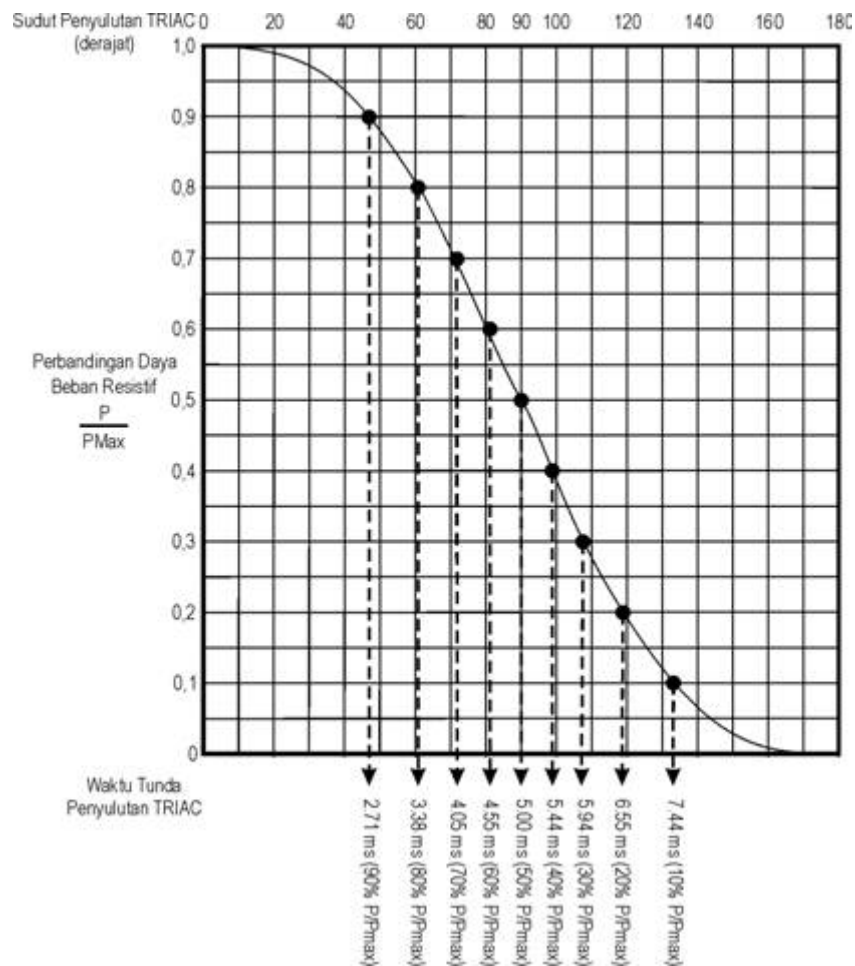
Agar bisa menentukan waktu tunda dengan tepat untuk mendapatkan hasil pengaturan daya yang akurat, mikrokontroler harus mengetahui saat titik nol (zero crossing) dari tegangan jala-jala listrik. Bagian ketiga merupakan rangkaian pemantau titik nol tegangan jala-jala listrik yang dibentuk dengan transistor NPN  $Q_2$ , resistor  $R_3, R_4$  dan diode  $D_2$ .

Rangkaian ini di-'tempel'-kan pada rangkaian catu daya dengan cara menempelkannya pada jembatan diode  $D_1$ , maksudnya agar tegangan pada ujung kanan resistor  $R_3$  masih berupa tegangan searah yang belum diratakan. Tegangan ini setelah lewat transistor NPN  $Q_2$  berubah bentuk menjadi gelombang kotak yang diumpankan ke kaki PD2(INT0) AT90S8515. Setiap kali tegangan jala-jala listrik mulai meninggalkan titik nol, gelombang kotak akan berubah dari '1' menjadi '0' yang merupakan sinyal permintaan interupsi bagi AT90S8515



Gambar 2.36. Dasar Pengaturan Daya dengan *Triac*

Sumber: <http://alds.stts.edu/digital/powercontrol.htm>



Gambar 2.37. Grafik Waktu Tunda vs  $P/P_{max}$

Sumber: <http://alds.stts.edu/digital/powercontrol.htm>

Grafik pada Gambar 2.37 menggambarkan hubungan antara waktu tunda penyulutan dengan daya yang disalurkan ( $P$ ) dibagi dengan daya maksimum ( $P_{max}$ ). Dengan waktu tunda 0 mili-detik,  $P/P_{max}$  mencapai 1.0 artinya semua daya disalurkan ke beban. Untuk frekuensi jala-jala listrik 50 Hz, waktu tunda maksimum adalah 10 mili-detik, saat itu  $P/P_{max}$  bernilai 0 artinya tidak ada daya yang disalurkan.

Hubungan waktu tunda dengan nilai  $P/P_{max}$  tidak linear, skala bagian bawah dari grafik Gambar 2.37 memperlihatkan nilai waktu tunda untuk memperoleh berbagai nilai  $P/P_{max}$