

II. TEORI PENUNJANG

1. SISTEM TELEPON

1.1. Pendahuluan

Untuk dapat merencanakan suatu alat yang berhubungan dengan sistem telepon, akan terlebih dahulu diuraikan tentang sistem telepon, terutama yang ada hubungannya dengan sinyal-sinyal yang akan diambil / diperlukan oleh alat yang akan dibuat.

Ketika pertama kali jaringan telepon digunakan, sambungan antara pemakai pada pusat-pusat sakelar penghubung dilakukan secara manual oleh operator-operator telepon. Dengan adanya kemajuan teknologi segera disadari bahwa banyak keuntungan yang dapat diperoleh jika digunakan suatu peralatan otomatis yang biasa disebut dengan sentral telepon otomatis yang dapat diatur dari jauh oleh pelanggan-pelanggan telepon yang memerlukan hubungan dengan mempergunakan "dial tone" atau "touch tone" dari telepon yang bersangkutan .

Pada sistem telepon nasional ataupun internasional telah ditetapkan bahwa frekuensi pembicaraan manusia

dalam sistem telepon adalah antara 300 - 3400 Hz. Karena itu jelaslah bahwa peralatan-peralatan telepon dan penghantar-penghantar yang menghubungkannya harus sanggup melayani arus bolak-balik dalam daerah frekuensi-frekuensi ini.

1.2. Pembagian Pesawat Telepon

Pesawat telepon diklasifikasikan dengan banyak cara. Ada yang disebut telepon otomatis, telepon bateray sentral (common battery) dan telepon magneto menurut mekanismenya, telepon meja dan telepon dinding menurut sistem perlengkapannya, telepon langganan, telepon dinas kapal dan telepon umum menurut pemakaiannya.

Dalam semua hal unsur-unsur pokoknya terdiri atas sistem bicara dan sistem pengebelan.

a. Sistem bicara

Sebuah pesawat telepon yang ditempatkan pada ujung dari saluran langganan, merubah suara orang menjadi arus listrik atau arus bicara yang dipindahkan ke telepon pada ujung lainnya dari saluran melalui itu dan papan sambung kantor (sentral). Telepon menerima arus bicara itu dan memproduksi suara aslinya. Dengan demikian kita dapat saling berhubungan dari suatu tempat ke tempat yang lain melalui telepon.

b. Sistem pengebelan

Kita dapat mengirim atau menerima sebuah signal

panggilan dengan sistem pengebelan.

1.3. Nada-Nada dari Sentral Telepon

Ada beberapa hal yang harus diketahui oleh pelanggan sebelum melakukan hubungan lewat telepon. Sentral telepon mengirimkan tanda-tanda khusus yang harus dimengerti oleh pelanggan. Bila tanda-tanda ini diabaikan pemanggil akan mengakibatkan tidak terjadi hubungan sesuai dengan yang diharapkan, walaupun nomor yang diputar telah benar.

Tanda-tanda yang dikirimkan oleh sentral telepon ini berupa nada dengan frekuensi 425 Hz. Nada ini berfungsi:

- memberitahu pelanggan tentang keadaan dari saluran telepon pada saat itu apakah ada saluran yang tidak terpakai (bebas) atau semua saluran telah terpakai.
- memberitahu keadaan saluran yang dipanggil apakah terpakai atau tidak.

Macam-macam nada yang perlu diketahui :

a. Nada pilih (Dial Tone)

Nada pilih (Dial Tone) adalah suatu nada yang terdengar beberapa saat setelah gagang telepon diangkat. Nada pilih ini bertujuan untuk memberitahukan pemanggil bahwa pada saat itu diperbolehkan menekan atau memutar tombol nomor telepon yang akan dihubungi. Nada pilih tersebut berbunyi "tuuuuuuuuuuuuuuuuuut" panjang tanpa terputus ("tuuuuuuu...uu") dengan frekuensi suara \pm 425 Hz. Apabila terlalu lama menunggu sebelum pemanggil

memutar atau menekan tombol nomor yang dihubungi, maka nada pilih tersebut akan putus. Bila pada saat setelah gagang telepon diangkat tidak terdengar nada ini, tetapi tetap dilakukan pemutaran/penekanan nomor yang akan dihubungi akan mengakibatkan tidak akan terjadi hubungan sesuai yang diharapkan.

b. Nada Sibuk (Busy Tone)

Nada sibuk (Busy Tone) adalah suatu nada yang berupa nada putus-putus berbunyi (tut, tut, tut, tut dst) yang disebabkan antara lain oleh :

- Pesawat pelanggan yang dituju sedang dipakai atau rusak.
- Lalu lintas pembicaraan terlalu padat.

c. Nada Panggil (Ringing Tone)

Nada panggil (Ringing Tone) adalah suatu nada yang terdengar beberapa saat setelah pemutaran nomor telepon selesai seluruhnya, yang dalam hal panggilan tersebut berhasil tersambung. Nada panggil tersebut berupa nada terputus-putus dengan perioda waktu ± 5 detik yang seirama dengan dering bel pada pesawat telepon yang dipanggil (berupa bunyi tuuuuut,...,tuuuuut,...tuuuuut), dan akan berhenti setelah gagang telepon yang dipanggil diangkat atau setelah waktu tertentu tidak diangkat. Pada beberapa sentral telepon nada panggil akan berbunyi turalit,...,turalit,...,turalit,... apabila nomor yang dipanggil sedang terisolir atau nomor kosong.

d. Nada NU (Number Unobtainable)

Nada NU (Number Unobtainable) berupa nada berbunyi tuuuuut, tuuuuut, tuuuuut, dengan frekuensi ± 425 Hz dengan irama 2 detik berbunyi dan 0.5 detik mati.

1.4. Pesawat Telepon dengan Tombol Tekan

Didalam sistem-sistem SxS (step by step) atau XB (Crossbar), sinyal dari pelanggan adalah sinyal arus rata yang terputus-putus sesuai dengan jumlah putaran dari pemutar untuk mengoperasikan papan sambung. Bersamaan dengan perkembangan papan sambung elektronik, ditemukan sistem pensinyalan frekuensi ganda.

Sistem ini mempunyai sifat-sifat :

- Waktu putar banyak berkurang
- Operasi putar disederhanakan
- Dengan menambah tombol-tombol lain selain tombol-tombol angka, sinyal pelayanan dengan mudah dapat dikirimkan.
- Sinyal frekuensi suara dipakai, dengan demikian dapat dikirim dari kantor ke kantor dan untuk banyak jenis pemakaian dapat dipergunakan.

Dalam sistem ini sinyal tersusun atas sebuah kombinasi dari dua frekuensi yaitu frekuensi rendah dan frekuensi tinggi. Gambar 2.1 di bawah ini menunjukkan alokasi dan hubungan tombol angka yang mewakili tiap kombinasi dari dua frekuensi.

Bila pada saat setelah gagang telepon diangkat, kemudian kita tekan salah satu tombol maka akan terdengar suara yang diperoleh dari kombinasi dua frekuensi. Sebagai contoh apabila tombol digit "9" (baris 3 dan kolom tiga) ditekan maka akan dihasilkan dua frekuensi secara bersamaan pada saluran telepon.

		High Group			
		Column 0 1209 Hz	Column 1 1336 Hz	Column 2 1477 Hz	Column 3 1633 Hz
Low Group	Row 0, 697 Hz	1	2	3	4
	Row 1, 770 Hz	4	5	6	7
	Row 2, 852 Hz	7	8	9	0
	Row 3, 941 Hz	0	1	2	3

GAMBAR 2-1.1)

PENGATURAN TOMBOL DAN SISTEM PENSINYALAN

Sistem ini biasanya disebut juga sebagai sistem 4 X 4 , tetapi pada pesawat telepon standard hanya digunakan 4 X 3. Kebanyakan untuk tombol pada kolom 4 serta tombol "*" dan tombol "#" dapat digunakan sebagai kode-kode lain daripada angka dan digunakan untuk berbagai tujuan.

Kedelapan frekuensi tersebut yang dikombinasikan menjadi baris dan kolom dipisahkan menjadi dua kelompok yang terdiri dari kelompok frekuensi rendah yaitu antara 697 Hz - 941 Hz dan kelompok frekuensi tinggi yaitu antara 1209 Hz - 1633 Hz, seperti yang terlihat pada gambar 2.1.

¹⁾Subana, Ir. Shigeki Shoji, *BUKU PRAGANGAN TEKNIK TELEKOMUNIKASI, EDISI IV*, 1984. Hal. 33.

2. MIKROKOMPUTER 8748

2.1. Pendahuluan

Pemakaian mikroprocessor telah berkembang pesat dalam berbagai bidang , terutama dalam bidang industri. Suatu mikroprocessor akan berfungsi secara optimal bila didukung oleh IC-IC pendukungnya seperti RAM, ROM, Input, Output dan lain-lain. Dalam dunia industri mikroprocessor banyak digunakan sebagai pengendali berbagai peralatan, sehingga banyaknya jumlah I/O lebih penting daripada jumlah memori yang besar. Untuk menghindari kerumitan hardware yang harus dibuat, diinginkan suatu mikroprocessor yang telah dilengkapi dengan I/O yang dapat diperluas, memori secukupnya dan dalam satu kemasan tunggal. Untuk memenuhi kebutuhan tersebut, maka lahirlah IC mikrokomputer yang memiliki fasilitas RAM, ROM, I/O, Timer / Counter dan dikemas dalam satu kemasan tunggal.

Dalam hal ini INTEL telah memproduksi IC-IC mikrokomputer yang dikelompokkan dalam keluarga MCS-48. Dari tabel 3.1 dapat dilihat beberapa IC mikrokomputer yang termasuk dalam keluarga MCS-48, beserta informasi tentang kapasitas dan jenis memori serta fasilitas I/O yang disediakan.

TABEL 2-1.2)

SPESIFIKASI KELUARGA MCS-48

Versi ROM/EPROM			Kapasitas		Input/Output	
EPROM	Tanpa	ROM	ROM	RAM	Paralel	Timer/Counter
8748	8035	8048	1 Kb	64 B	27 line	1 x 8 bit
8749	8039	8049	2 Kb	128 B	27 line	1 x 8 bit
-	8040	8050	4 Kb	256 B	27 line	1 x 8 bit

Mikrokomputer 8748 yang merupakan salah satu bagian dari keluarga MCS-48 memiliki fasilitas sebagai berikut:

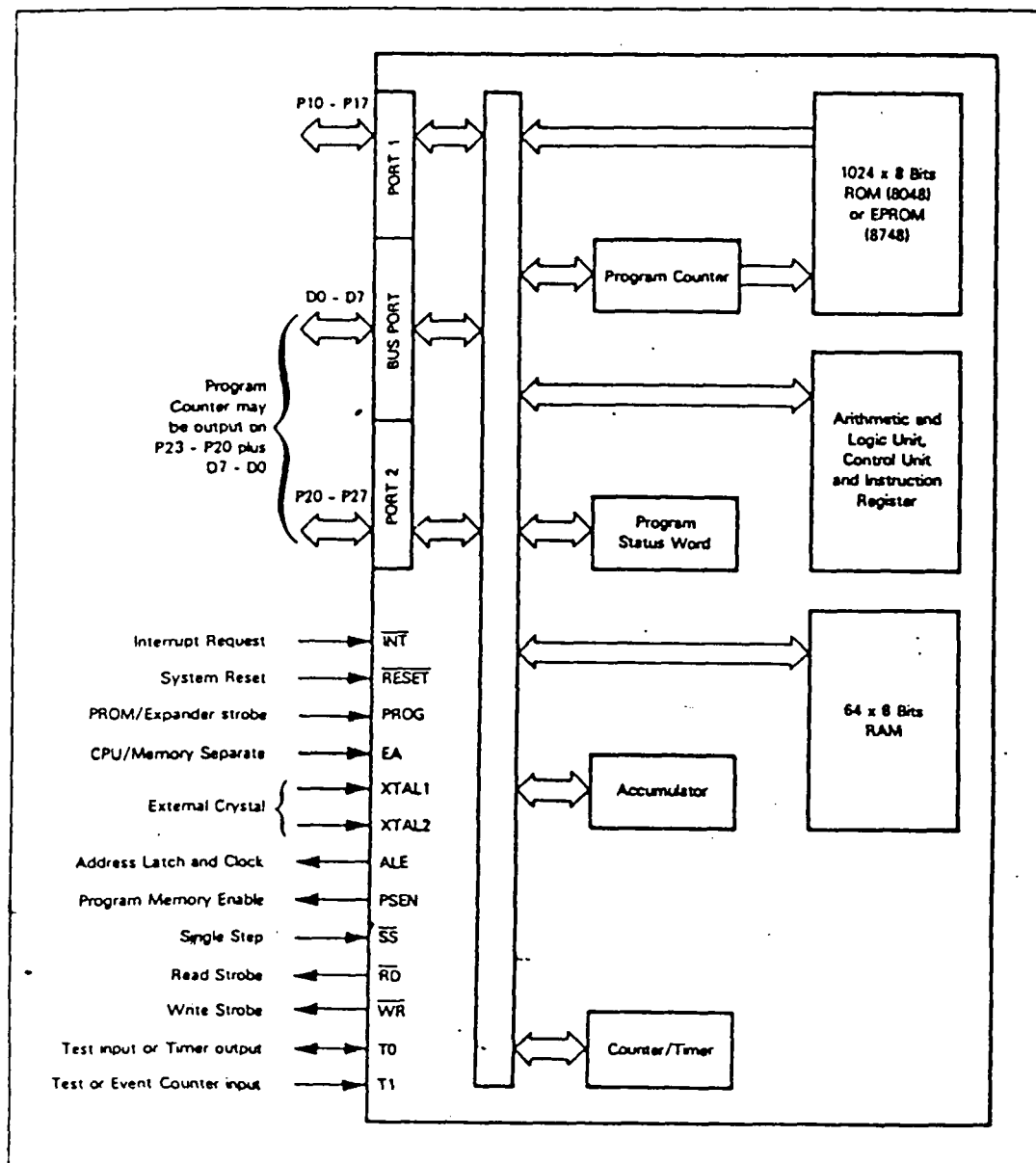
- EPROM internal 1 Kbyte dan masih dapat ditambahkan lagi sebesar 3 Kbyte program memori diluar chip.
- RAM internal 64 byte dan masih dapat ditambahkan lagi sebesar 256 byte data memori diluar chip.
- Mempunyai 3 I/O port dan dapat diperluas dengan I/O expander 8243 sebesar 4 I/O port diluar chip.
- Mempunyai Timer / Counter internal 8 bit.
- Frekwensi clock pengoperasian 3,6 Mhz.
- Memiliki 2 pin yang dapat di test dengan software.
- Tegangan supply tunggal sebesar +5 volt.

Mikrokomputer 8748 mempunyai kompabilitas dengan komponen peripheral yang dikeluarkan oleh INTEL atau dengan komponen TTL (Transistor Transistor Logik).

²⁾Adam Osborne, *AN INTRODUCTION TO MICROCOMPUTER VOLUME 2 SOME REAL MICROPROCESSORS*, Osborne & ASSOCIATE Inc. Berkeley, California, 1978, Hal. 6-2.

2.2. Arsitektur Mikrokomputer 8748

Mikrokomputer 8748 dibuat oleh Intel dengan menerapkan teknologi N-Channel Silicon Gate MOS (Metal Oxide Silikon) dalam bentuk Integrated Circuit (IC) yang dikemas 40 pin DIP (Dual Inline Package).



GAMBAR 2-2. ³⁾

BLOK LOGIK FUNGSIONAL DARI MIKROKOMPUTER 8748

³⁾Ibid, Hal 6-4.

Gambar 2.2 memperlihatkan blok logik fungsional dari mikrokomputer 8748.

Konfigurasi pin-pin mikrokomputer 8748 dapat dikelompokkan menjadi bus port, I/O port, pin kontrol, pin interupsi, pin Xtal dan pin power supply.

Fungsi setiap pin dapat dijelaskan sebagai berikut :

- Vss merupakan pin ground.
- Vdd dihubungkan ke supply tegangan +5 Volt untuk mempertahankan isi data dari memori internal dan untuk supply tegangan + 25 Volt pada saat pengisian EPROM internal.
- Vcc merupakan supply tegangan utama dari 8748 baik pada saat operasi maupun pada saat pengisian EPROM sebesar 5 Volt.
- PROG digunakan untuk menginjeksikan energi yang diperlukan guna pengisian data ke EPROM. Energi ini berupa pulsa tegangan +25 Volt selama 50 milisecond. Disamping itu pin ini juga digunakan sebagai sinyal penyerempak perpindahan data antara 8748 dan 8243 I/O Expander.
- P10 - P17 dan P20 - P27 merupakan 8 bit quasibi-directional yang berfungsi sebagai I/O port 1 dan 2. P20 - P23 bisa digunakan pula sebagai saluran address A8 - A11 pada saat 8748 bekerja dengan program memori external dan sebagai saluran data antara 8748 dengan 8243 I/O Expander.
- DB0 - DB7 merupakan 8 bit bidirectional port. Pada saat 8748 tidak bekerja dengan program memori / data memori

external, DBO - DB7 bertindak sebagai I/O port atau Latch bidirectional sederhana. Sedangkan pada saat bekerja dengan program memori / data memori external, DBO - DB7 bertindak sebagai saluran address dan data secara bergantian.

- T0 merupakan pin input yang dapat digunakan untuk mengendalikan jalannya program lewat instruksi JTO atau JTNO. Pin ini juga digunakan pada saat pemilihan external program mode dan verify mode. Juga dapat berfungsi sebagai output clock dengan menggunakan instruksi ENT0 CLK.
- T1 merupakan pin input yang dapat digunakan untuk mengendalikan jalannya program 8748 dengan instruksi JTI atau JTN1. Pin ini juga dapat digunakan sebagai input Timer / Counter dengan instruksi STRT CNT.
- $\overline{\text{INT}}$ adalah input untuk permintaan pelayanan interrupt yang aktif pada logik '0'. Pada saat pin ini berlogik '0', maka program counter akan menunjukkan lokasi 3 pada memori program.
- $\overline{\text{RD}}$ merupakan sinyal penyerempak perpindahan data dari data memori external ke 8748. Pin kontrol ini akan berlogika '0' apabila CPU mengeksekusi instruksi baca pada bus.
- $\overline{\text{WR}}$ merupakan sinyal penyerempak perpindahan data dari 8748 ke memori external. Pin kontrol ini akan berlogika '0' apabila CPU mengeksekusi instruksi tulis pada bus.

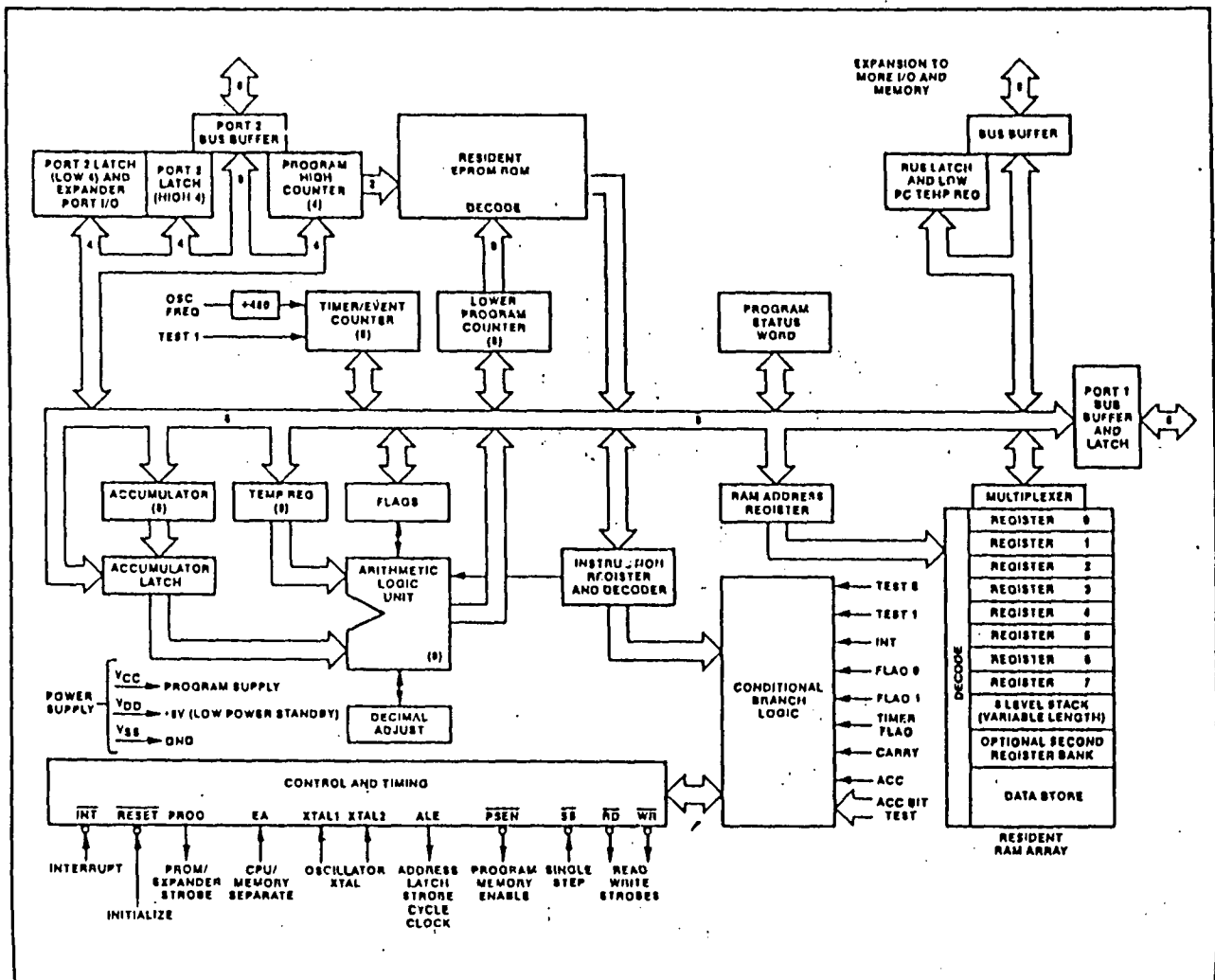
- ALE (Address Latch Enable) adalah sinyal yang digunakan untuk membedakan bus DBO - DB7 sebagai bus data atau sebagai bus alamat. Apabila ALE berlogika '1' berarti DBO - DB7 berfungsi sebagai bus alamat, sedangkan bila berlogika '0' berarti DBO - DB7 berfungsi sebagai bus data.
- $\overline{\text{RESET}}$ berfungsi untuk menginisialisasi sistem dan aktif pada logika '0'.
- PSEN (Program Strobe Enable) merupakan sinyal penye-rempak perpindahan data dari 8748 ke data memori external dan aktif pada logika '0'.
- $\overline{\text{SS}}$ (Single Step) digunakan bersama-sama ALE untuk mendebug program selangkah demi selangkah. Pin ini aktif pada logika '0'.
- EA (External Access) berfungsi sebagai pembeda dalam mengaktifkan memori program internal atau memori program eksternal. Bila pin ini berlogika '0' maka CPU akan mengakses memori program internal, sebaliknya bila berlogika '1', maka CPU akan mengakses memori program eksternal.
- XTAL1 dan XTAL2 merupakan pin input kristal untuk osilator internal.

Arsitektur dari mikrokomputer 8748 yang merupakan hubungan kerja dari subsistem -subsistem diperlihatkan pada gambar 2.3. Subsistem-subsistem dari mikrokomputer 8748 terdiri dari :

- ALU (Arithmetic and Logic Unit), Control Unit dan

Instruction Register.

- Accumulator.
- Timer / Counter.
- Program Counter.
- Program status word.



GAMBAR 2-3.4)

ARSIKTEKTUR DARI MIKROKOMPUTER 8748

- Bagian Input / Output port.
- Resident ROM (ROM internal).

4) Intel. FAMILY OF SINGLE CHIP MICROCOMPUTER USER'S MANUAL, Santa Clara, 1981, Hal. 2-2.

- Bagian oscilator.
- Bagian power supply.

Semua subsistem-subsistem dari 8748 ini terangkai menjadi satu unit sistem mikrokomputer yang dihubungkan melalui 8 bit bus internal.

2.2.1. Central Processing Unit

Central Processing Unit merupakan pusat pengolah dan pengontrol semua kegiatan yang dilakukan oleh mikroprocessor. CPU sebagai pemroses dan pengolah data dapat dikelompokkan menjadi 6 bagian fungsional antara lain :

- ALU.
- Accumulator.
- Register.
- Register instruksi dan decoder.
- Program status word.
- Program counter dan stack.

2.2.1.1. Arithmetic and Logic Unit (ALU)

ALU merupakan bagian dari CPU yang bertugas untuk mengeksekusi semua instruksi yang berkaitan dengan operasi aritmatik dan operasi logika. ALU akan aktif apabila CPU mengeksekusi instruksi-instruksi sebagai berikut

- Penambahan dengan carry atau tanpa carry.
- Operasi logika AND, OR, XOR terhadap data pada accumulator.
- Menaikkan atau menurunkan data.
- Komplemen bit.
- Memutar data ke kiri atau ke kanan.
- Menukar nibble / swap nibble accumulator.
- BCD decimal adjust.

Yang merupakan sumber data untuk proses di ALU adalah register dan accumulator atau data yang berasal dari bagian input / output. Apabila pada saat melakukan proses di ALU terjadi overflow maka ALU akan mengaktifkan flag.

2.2.1.2. Accumulator

Accumulator merupakan register 8 bit berkecepatan tinggi yang berfungsi sebagai tempat penyimpanan sementara data yang sedang diproses. Accumulator adalah tempat mengadakan proses-proses aritmatik maupun proses logika bersama-sama ALU. Dan hasil proses yang dilakukan disimpan kembali ke dalam accumulator.

Apabila dalam proses tersebut terjadi overflow, maka carry flag akan diset sama dengan '1'. Pada proses input-output data dari dan ke port, accumulator berfungsi sebagai terminal yang menerima data input dari port dan menyiapkan data untuk dikeluarkan ke port.

Dengan menggunakan software tiap-tiap bit pada accumulator dapat di test untuk percabangan berkondisi

dengan instruksi JBb, dimana b adalah bit 0 sampai bit 7 dari accumulator.

2.2.1.3. Register

CPU dari mikrokomputer 8748 menyediakan fasilitas 16 buah register yang dapat digunakan secara umum (general purpose register). Berbeda dengan accumulator, register hanya sebagai penyimpan data sementara dan tidak dapat melakukan operasi logika. Semua register ini termasuk dalam pemetaan memori data (RAM) yang dibagi menjadi 2 bank register (bank 0 dan bank 1). Dimana register bank 0 menempati lokasi memori 00 - 07 dan register bank 1 menempati lokasi memori 24 - 31.

Meskipun register termasuk dalam pemetaan memori data tapi register dapat dioperasikan dengan pengalamatan langsung (Direct Addressing). Untuk mengaktifkan salah satu bank register maka digunakan instruksi SEL RBO atau SEL RB1, apabila tidak dipilih maka CPU menggunakan register bank 0.

Register-register dari mikrokomputer 8748 selain berfungsi sebagai penyimpan sementara, juga sebagai register pointer lokasi data memori (RAM address pointer).

2.2.1.4. Register Instruksi dan Dekoder

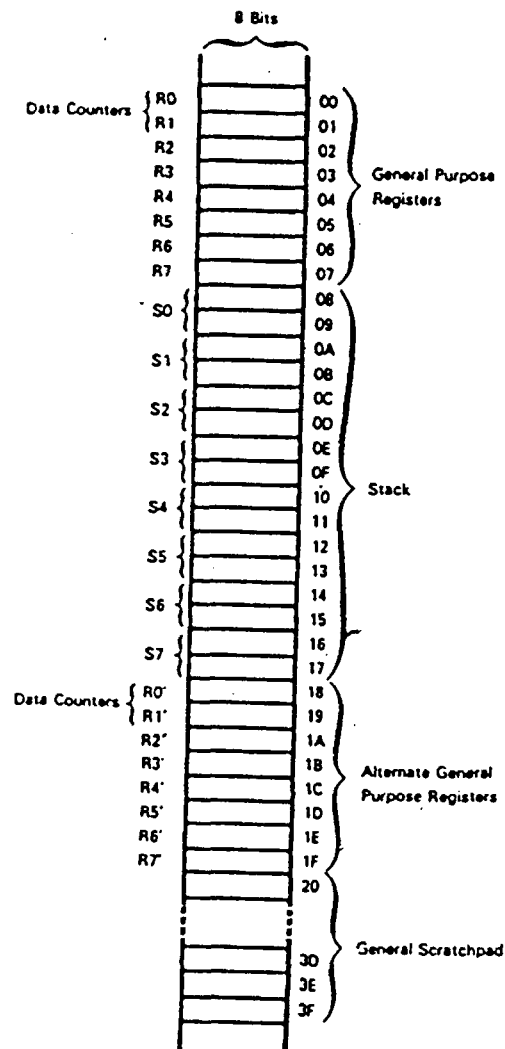
Bagian fungsional register dan decoder berfungsi untuk menterjemahkan instruksi. Setiap pengambilan instruksi dari program memori, kode mesin instruksi diterjemahkan untuk mengetahui proses yang akan dilaksanakan CPU. Register instruksi dan decoder erat hubungannya dengan bagian logika percabangan berkondisi dan bagian memori.

Mikrokomputer 8748 mempunyai sebuah accumulator 8 bit dan program counter 12 bit yang memungkinkan 8748 dapat menjangkau 4096 byte program memori serta 64 byte memori dasar (Scratchpad Memori). Didalam 8748 sendiri sudah terdapat 1024 byte ROM sebagai program memori, dengan demikian diluar IC tersebut bisa ditambah 3072 byte ROM sebagai tambahan program memori.

Data memori internal dari 8748 merupakan RAM yang dapat dipakai untuk menyimpan data, meskipun demikian tidak seluruhnya dapat dipakai mengingat 32 byte yang pertama pada data memori internal tersebut sudah dipakai untuk 2 set general purpose register dan 8 buah stack memori. Dua set general purpose register yang pertama R0 dan R1 digunakan sebagai data counter untuk address memori dasar dan data memori eksternal.

Dengan mengaddress memori dasar melalui general purpose register R0 dan R1, maka kita dapat mengaddress sembarang alamat dari memori dasar 64 byte termasuk

general purpose register atau bahkan register data counter sendiri. Diantara 2 set dari 8 buah general purpose register ada 16 byte stack pointer yang disimpan pada program status word. Gambar 2.4 memperlihatkan memori map dari internal memori.



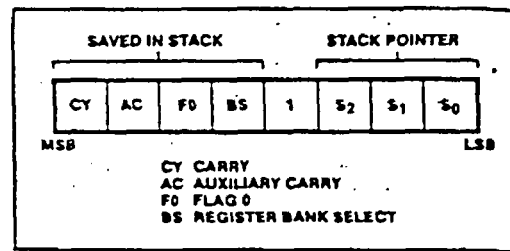
GAMBAR 2-4.5)P

MEMORI MAP DARI INTERNAL MEMORI

2.2.1.5 Program Status Word

Program Status Word (PSW) merupakan register yang digunakan untuk menyimpan status dari program yang sedang dieksekusi. PSW terdiri dari 8 bit yang dapat dibaca dan ditulis melalui accumulator. Delapan bit PSW ini didefinisikan sebagai berikut :

- Bit 0 - 2 sebagai stack pointer, tiga bit ini didefinisikan menjadi 8 lokasi stack yaitu 000, 001, 010, 011, 100, 101, 110, 111.
 - Bit 3 tidak digunakan (logika '1' bila membaca).
 - Bit 4 sebagai petunjuk register bank yang diaktifkan logika '0' bila bank 0 dan logika '1' bila bank 1.
 - Bit 5 sebagai flag bit ini dapat digunakan untuk percabangan berkondisi dengan menggunakan instruksi JF0 atau JF1.
 - Bit 6 sebagai auxiliary Carry (AC) akan berlogika '1' apabila bit 0 - 3 accumulator lebih besar 15H atau apabila pada eksekusi decimal adjust (DA) nibble rendah dari accumulator lebih besar bilangan sembilan.
- bit 4 - 7 sebagai BS, FO, AC, dan CY yang disimpan pada register stack. Bit-bit dari PSW ini dapat diubah dengan membaca isi PSW ke accumulator kemudian menuliskan kembali ke PSW (alokasi PSW dapat dilihat pada gambar 2.5).

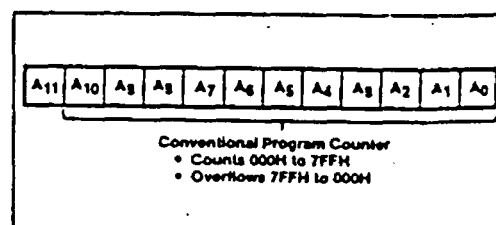


GAMBAR 2-5.6)

PROGRAM STATUS WORD (PSW)

2.2.1.6. Program Counter dan Stack

Program counter berfungsi untuk menunjukkan lokasi memori yang akan dieksekusi selanjutnya. Setiap kali selesai pengambilan instruksi program counter dinaikkan satu. Mikrokomputer 8748 mempunyai 12 bit program counter yang terdiri dari 8 bit lower program counter dan 4 bit upper program counter. Untuk mengakses memori program eksternal 8 bit lower program counter ditempatkan pada bus alamat dan 4 bit upper program counter pada bit 0 - 3 port P2. Untuk mengakses 1 Kbyte memori program internal digunakan 10 bit program counter. Gambar 2.6 memperlihatkan program counter 8748.



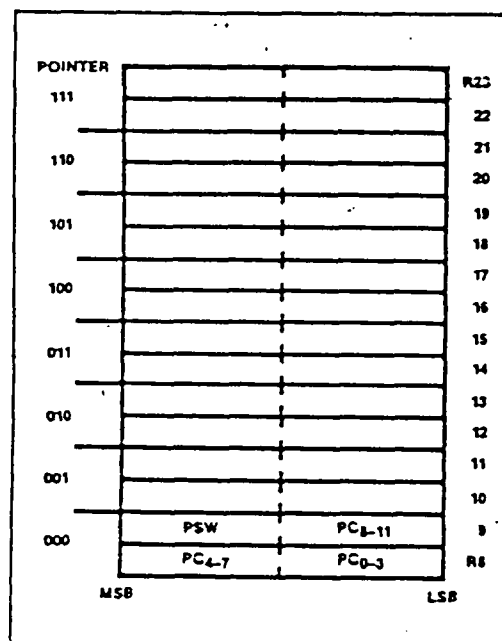
GAMBAR 2-6.7)

PROGRAM COUNTER

⁶⁾Intel MCS-48, Op Cit., Hal 2-6.

⁷⁾Intel MCS-48, Loc Cit.

Sedangkan stack berupa beberapa register atau lokasi memori yang digunakan sementara yang mempunyai cara kerja LIFO (Last In First Out). Stack pada 8748 menggunakan lokasi memori RAM dari lokasi 08 sampai 23. Stack merupakan register pair, berarti dua register / lokasi memori digabungkan jadi satu alamat, sedangkan alamat dari stack (stack pointer) tertinggi yang telah diisi didefinisikan pada bit 0 - 2 program status word. Register pair stack 16 bit terdiri dari 12 bit untuk program counter dan 4 bit untuk menyimpan status CY, AC, FO, BS. Alokasi dari stack ditunjukkan pada gambar 2.7.



GAMBAR 2-7.8)

PROGRAM COUNTER DAN STACK

⁸⁾ Intel MCS-48, Loc Cit.

2.2.2. Memori

Mikrokomputer 8748 menyediakan fasilitas RAM internal sebesar 64 byte dan dapat diperluas diluar chip sampai 320 byte, sedangkan ROM internal sebesar 1 Kbyte dan dapat diperluas sampai 4 Kbyte. Ekspansi memori dapat dilakukan dengan menambah komponen ROM / RAM dan komponen latch untuk pengalamatan.

2.2.2.1. Read Only Memory (ROM)

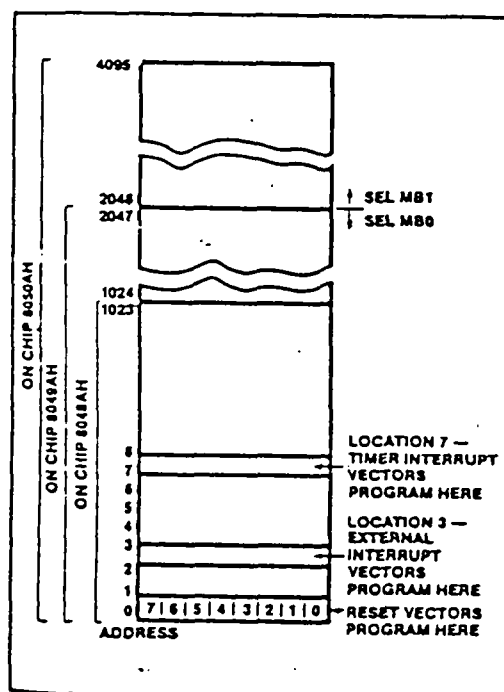
ROM merupakan memori yang hanya dapat dibaca saja. Informasi yang dapat di baca dari ROM dapat berupa instruksi atau data. Pada keluarga MCS-48 untuk tipe 8048 ROM yang digunakan adalah PROM, sedangkan untuk tipe 8748 ROM yang digunakan adalah UVEPROM (Ultra Violet Erasable Programmable ROM).

ROM internal sebesar 1 Kbyte dari 8748 dialokasikan menjadi 4 Page yaitu page 0 - page 3, masing-masing page terdiri dari 256 byte. Pada page 0 terdapat 3 lokasi memori program yang dipergunakan khusus yaitu lokasi 0, lokasi 3 dan lokasi 7. Program counter akan menunjukkan lokasi memori tersebut sebagai respon dari RESET, INT, dan Interupsi Timer / Counter.

Pada saat RESET 8748 berlogika '0' dan program counter meloncat ke lokasi memori 0. Apabila pin INT berlogika '0', maka program counter menunjukkan lokasi memori 3, Sedangkan apabila timer atau counter overflow

maka program counter akan menunjukkan lokasi memori 7. Sinyal-sinyal tersebut kecuali RESET dapat diaktifkan atau dinonaktifkan dengan menggunakan instruksi EN I (Enable Interrupt), EN TCNTI (Enable Timer / Counter Interrupt) atau DIS I (Disable Interrupt), DIS TCNTI (Disable Timer / Counter Interrupt).

Memori program page 3 biasanya sebagai tempat tabel dan untuk memindahkan tabel dari page 3 ke accumulator digunakan instruksi MOV khusus page 3 yaitu MOVP3. Alokasi ROM internal diperlihatkan pada gambar 2.8.



GAMBAR 2-8. 9)

ALOKASI ROM INTERNAL

Memori program internal 8748 dapat diisi dengan

9) Intel MCS-48, Op Cit., Hal 2-3.

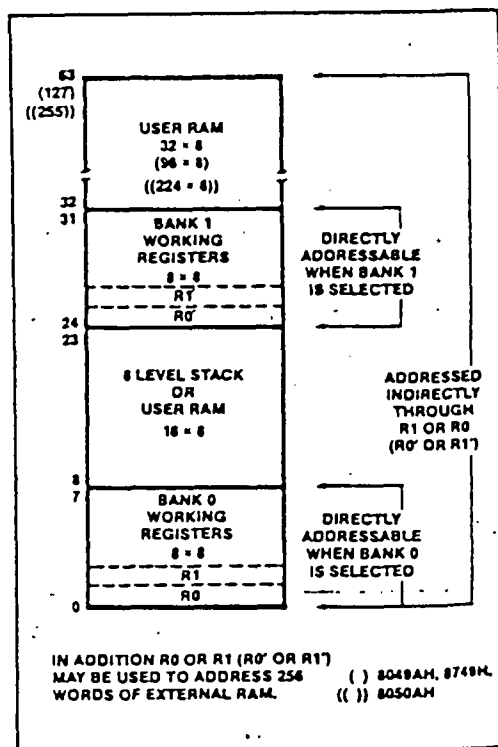
mengaktifkan pin-pin yang berhubungan dengan pemrograman EPROM pin-pin yang aktif adalah :

- XTAL : Pin ini berfungsi sebagai clock output, frekuensi kristal yang digunakan 1 - 3 MHz.
- RESET : Pin RESET digunakan untuk inisialisasi dan latch alamat.
- TO : Untuk menentukan mode program atau verify.
- EA : Sebagai pin untuk mengaktifkan proses pemrograman EPROM.
- BUS : 8 bit bus sebagai bus data dan bus alamat.
- P2 : Port 2 bit 0 - 3 digunakan sebagai program counter (penunjuk alamat memori program).
- Vdd : Sebagai pin supply tegangan pemrograman
- PROG : Sebagai pulsa input program.

2.2.2.2. Random Access Memory (RAM)

RAM merupakan memori yang dapat dibaca dan ditulis. Mikrokomputer 8748 mempunyai RAM sebesar 64 byte yang diakses secara tidak langsung (indirect addressing) dengan menggunakan RAM pointer register yaitu R0 dan R1 bank 0 atau R0 dan R1 bank 1. Gambar 2.9 memperlihatkan alokasi memori data internal.

Lokasi memori RAM 00 - 07 digunakan sebagai register bank 0, lokasi memori 08 - 23 digunakan sebagai stack, lokasi memori 24 - 25 digunakan sebagai register bank 1 dan lokasi 32 - 63 sebanyak 32 byte untuk penggunaan umum.



GAMBAR 2-9.10)

ALOKASI RAM INTERNAL

2.2.3. INPUT / OUTPUT PORT

Mikrokomputer 8748 mempunyai 27 pin input / output port yang bidirectional dan dikelompokkan menjadi 3 group masing-masing 8 bit, yaitu bus port0, port1, dan port2 serta 3 pin test input yaitu T0, T1 dan INT.

2.2.3.1. Bus Port

Port input / output bus berfungsi sebagai bus data dan bus alamat. Untuk membedakan bus port tersebut

¹⁰⁾Intel MCS-48, Loc Cit.

digunakan sinyal ALE (Address Latch Enable), Bila ALE berlogika '0' berarti bus port berisikan data bus sedangkan apabila ALE berlogika '1' maka bus port berisikan address bus.

Input-ouput data melalui bus dapat dilakukan bidirectional (dua arah), apabila sebagai port output maka bus akan menahan (latch) data ouput sampai masuk data baru pada penyangga (buffer) bus tersebut. Sedangkan bus sebagai port input data harus segera dibaca dan dipindahkan ke accumulator karena pada proses pemasukan data penyangga tidak menyangga data (non latch).

Instruksi untuk memasukkan data digunakan INS dan untuk mengeluarkan data digunakan instruksi OUTL atau menggunakan instruksi MOVX. Pada saat eksekusi instruksi input-ouput tersebut maka pin kontrol RD dan WR diaktifkan (berlogika '0').

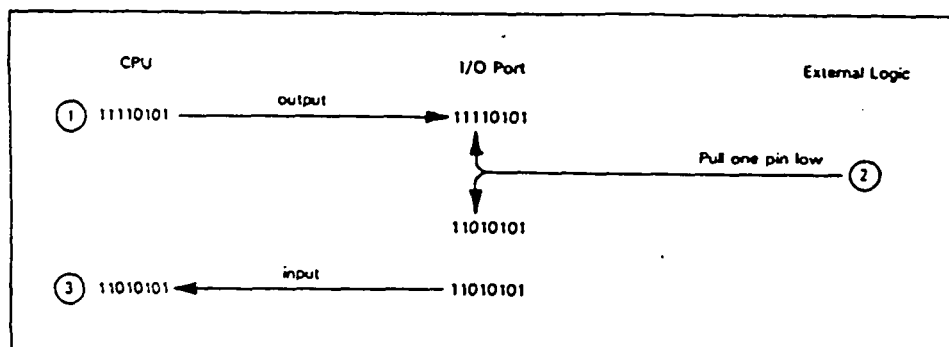
Pada bus operasi logika dapat langsung dilaksanakan dengan menggunakan instruksi ANL atau ORL untuk meng-AND-kan data atau meng-OR-kan data pada buffer bus.

2.2.3.2. Port 1 dan Port 2

Port 1 dan port 2 dapat berfungsi sebagai input dan output data. Port 1 dan port 2 bila bekerja sebagai port output bersifat menahan data (latch) sedangkan bila sebagai port input tidak menahan data (non latch).

Port 1 dan port 2 adalah I/O port sekunder dengan

karakteristik yang berbeda dari bus port, karena bila dioutputkan data parallel ke port 1 dan port 2 maka data tersebut dilatch dan disimpan pada I/O port sampai kita menulis data berikutnya. Cara dari logik eksternal untuk menginputkan data ke I/O port 1 dan port 2 adalah dengan menarik pin dari level tinggi ke level rendah, demikian juga bila suatu level tinggi yang sedang dioutputkan pada sembarang pin dari I/O port 1 dan port 2 logik eksternal dapat menarik level rendah ini dan sesudah itu jika CPU membaca kembali data dari I/O port maka akan terbaca suatu harga bit nol, hal ini seperti ditunjukkan pada gambar 2.10. Logik eksternal ini tidak dapat membuat level tinggi pada sebarang pin dari I/O port 1 dan port 2 yang sedang mengoutputkan suatu level rendah.



GAMBAR 2-10.11)

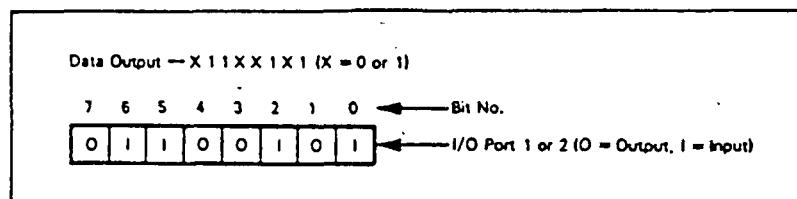
PEMBACAAN PORT DARI 8748

Fungsi daripada I/O port 1 dan port 2 dapat kita gambarkan sebagai berikut :

- Kita setiap waktu dapat mengoutputkan paralel data ke I/O port 1 dan port 2, dimana data itu akan dilatch

¹¹⁾Adan Osborne, Op Cit., Hal 6-5

- dan disimpan sampai output yang berikutnya.
- Pin dari I/O port 1 dan port 2 dapat melayani sebagai pin input dan output ketika kita mengoutputkan data ke I/O port 1 dan port 2, kemudian kita harus mengoutputkan satu bit kesembarang pin input seperti ditunjukkan pada gambar 2.11.
 - Logik eksternal menulis ke pin input dari I/O port 1 dan port 2 dengan menarik level-level tinggi menjadi rendah.



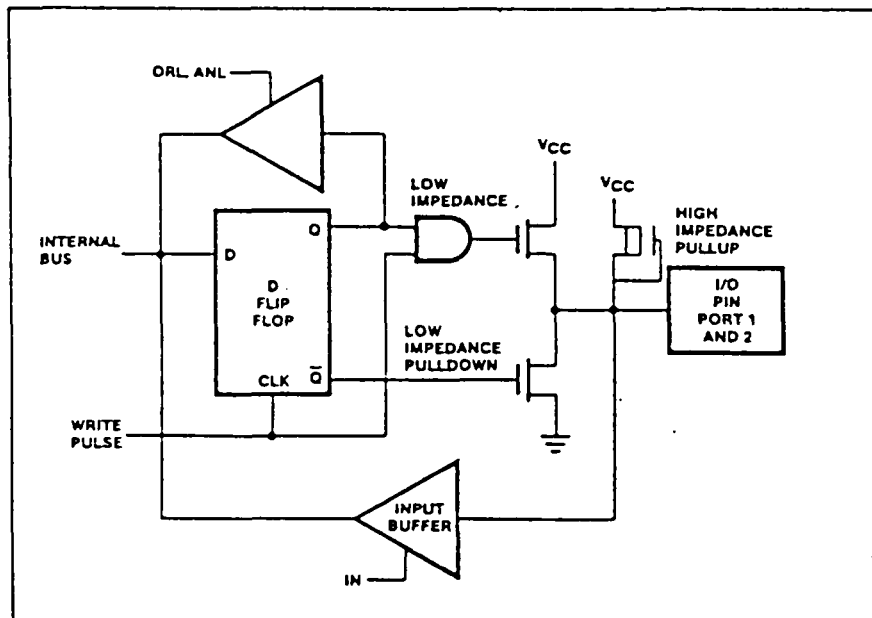
GAMBAR 2-11.12)

PELAYANAN I/O PORT 1 DAN PORT 2

Port 1 dan port 2 disebut dengan 'quasi-bidirectional' karena mempunyai struktur rangkaian output yang khusus dimana masing-masing bit dapat sebagai input, output atau kedua-duanya. Gambar 2.12 menggambarkan hubungan logik pin I/O port 1 dan port 2 dari mikrokomputer 8748.

Pada gambar 2.12 output dari D flip-flop Q dan Q sebagai output dari D flip-flop mengatur sepasang gate pada salah satu sisi dari pin koneksi untuk memberikan waktu switching yang cepat pada perubahan logik '0' ke logik '1'.

¹²⁾Adam Osborne, Loc Cit.



GAMBAR 2-12.13)

RANGKAIAN QUASI-BIDIRECTIONAL DARI I/O PORT 1 DAN PORT 2

Impedansi rendah ($5\text{ K}\Omega$) secara relatif dihubungkan kira-kira 500 nano second jika output adalah logik '1'. Pin dipull-up sampai +5 Volt melalui suatu impedansi yang relatif tinggi ($50\text{ K}\Omega$) ketika output dari D flip-flop mempunyai logik '0', impedansi rendah ($3\text{ K}\Omega$) mengatasi pull-up dan memberi arus TTL mengurangi kapasitas. Ketika pin I/O port 1 dan port 2 pada level tinggi logik eksternal dapat mengurangi $50\text{ K}\Omega$ pull-up. Tetapi ketika pin pada level rendah ke ground, dengan demikian logik eksternal tidak dapat menaikkan pin up sampai pada level yang tinggi.

Dengan menaikkan input buffer antara gate switching, pin logik mengijinkan CPU untuk membaca level arus yang disebabkan oleh logik eksternal dan jika logik eksternal

¹³⁾ Intel MCS-48, Op Cit., Hal 2-4.

dihubungkan pada pin buffer yang menghubungkan output Q dari D flip-flop ke input D dari D flip-flop itu juga, sehingga meng-enable instruksi 8748 yang menutup I/O port data.

Pada port 1 dan port 2 operasi baca 8748 menggunakan instruksi iIN dan operasi tulis menggunakan instruksi OUTL. Pada saat eksekusi kedua instruksi sinyal RD dan WR tidak aktif atau berlogika '1'. Seperti halnya bus port maka port 1 dan port 2 dapat pula mengadakan operasi logika secara langsung dengan menggunakan instruksi ORL dan ANL.

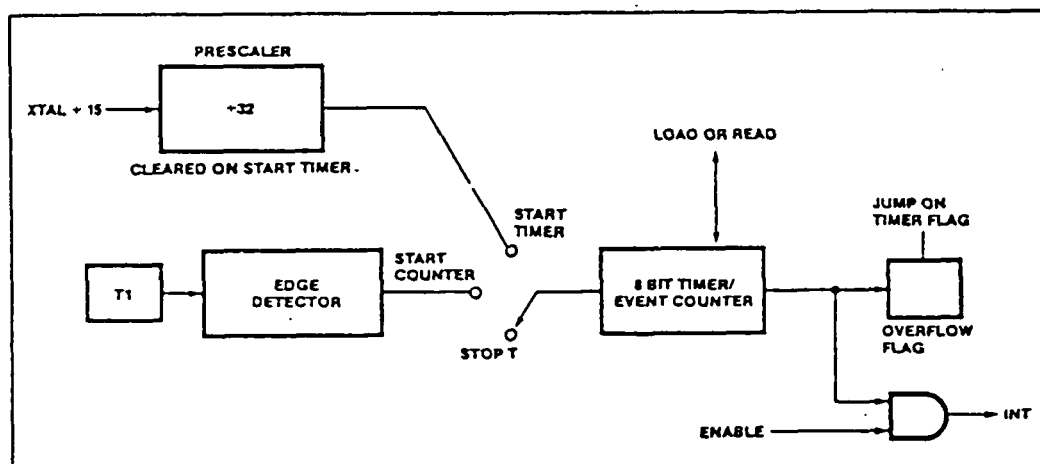
2.2.3.3. Pin-pin Test

Pada mikrokomputer 8748 terdapat fasilitas pin-pin yang dapat ditest atau diaktifkan dengan software yaitu pin T0, pin T1 dan pin interupsi INT. Apabila pin interupsi INT berlogika '0' maka alamat instruksi (program counter) yang sedang dikerjakan di PUSH pada stack kemudian program counter akan menunjukkan lokasi program memori. Setelah mengeksekusi subprogram yang diawali pada lokasi 3 maka alamat instruksi dalam stack di POP dan program counter dinaikkan satu kemudian program sebelum interupsi kembali dilanjutkan.

Pin input T0 dan T1 sebagai port satu bit yang dapat ditest dengan menggunakan instruksi percabangan berkondisi yaitu JT0, JT1, JNT0 atau JNT1.

2.2.4. Timer dan Counter

Mikrokomputer 8748 menyediakan fasilitas 8 bit timer dan counter yang dapat diprogram dengan software. Kecepatan menghitung 8 bit timer / counter adalah 0.2 % dari frekwensi kristal. Apabila interupsi timer / counter diaktifkan maka program counter akan menunjukkan lokasi 7 program memori setelah timer / counter mencapai harga FFH. Penggunaan timer / counter dan interupsinya akan bermanfaat pada proses scan multi seven-segment. Dengan menggunakan timer / counter maka subprogram scan akan dijalankan setiap interval waktu tertentu. Diagram blok dari timer / counter diperlihatkan pada gambar 2.13.



GAMBAR 2-13.14)

BLOK DIAGRAM TIMER / COUNTER

2.2.4.1. Timer

Fasilitas timer dari 8748 yaitu dapat diaktifkan

¹⁴⁾Intel MCS-48, Op Cit., Hal 2-9.

dengan menggunakan instruksi STRT T (start timer). Dengan frekwensi kristal 3.58 MHz maka frekwensi timer 7.16 KHz atau 140 mikrodetik. Timer 8 bit ini dapat menghitung 256 kali, sehingga total waktu yang diperlukan adalah 35.84 milidetik. Apabila interupsi timer diaktifkan maka penghitung dari timer akan overflow pada hitungan 256, yang mengakibatkan program counter menunjukkan lokasi 7 pada program memori. Setelah mengeksekusi subprogram yang diawali dari lokasi 7 maka hitungan timer akan kembali dinolkan.

2.2.4.2. Counter

Counter berfungsi sebagai penghitung dengan frekwensi yang sama dengan timer. Counter dapat diaktifkan dengan menggunakan instruksi STRT CNT (start counter).

Pada saat reset maka 8 bit counter diinisialisasi menjadi 00H dan counter akan menghitung sampai FFH (maksimum), kemudian isi register kembali ke nol. Setiap counter yang telah mencapai harga maksimum FFH maka flag F diset menjadi berlogika '1' dan bit flag dapat ditest dengan instruksi JF. Bersamaan dengan respon flag maka program counter juga menunjukkan lokasi 7 program memori, selanjutnya mengeksekusi subprogram timer / counter yang diawali dengan lokasi 7 tersebut.

Bit-bit dari counter dapat dibaca atau ditulis dengan memindahkan isi dari register timer / counter ke accumulator. Bila counter akan diaktifkan dan tidak

diawali dengan 00H maka accumulator diisi dengan bilangan tertentu sebagai awal counter kemudian dipindahkan ke register timer / counter. Counter dapat dihentikan pada waktu menghitung dengan instruksi STOP CNT atau mengaktifkan pin RESET (berlogika '0').

2.2.5. Karakteristik Pewaktuan dan Elektris

Karakteristik pewaktuan 8748 dengan menggunakan oscilator internal dari frekwensi kristal 3,58 MHz. Mesin cycle dari mikrokomputer 8748 adalah sepertiga dari frekwensi kristal yang digunakan. Pembagian ini dilakukan pada state counter. Jadi mesin cycle yang dihasilkan bila menggunakan kristal 3,58 MHz adalah :

$$\text{Mesin cycle} = \frac{\text{Frekwensi kristal}}{3} = \frac{3.58}{3} \text{ MHz}$$

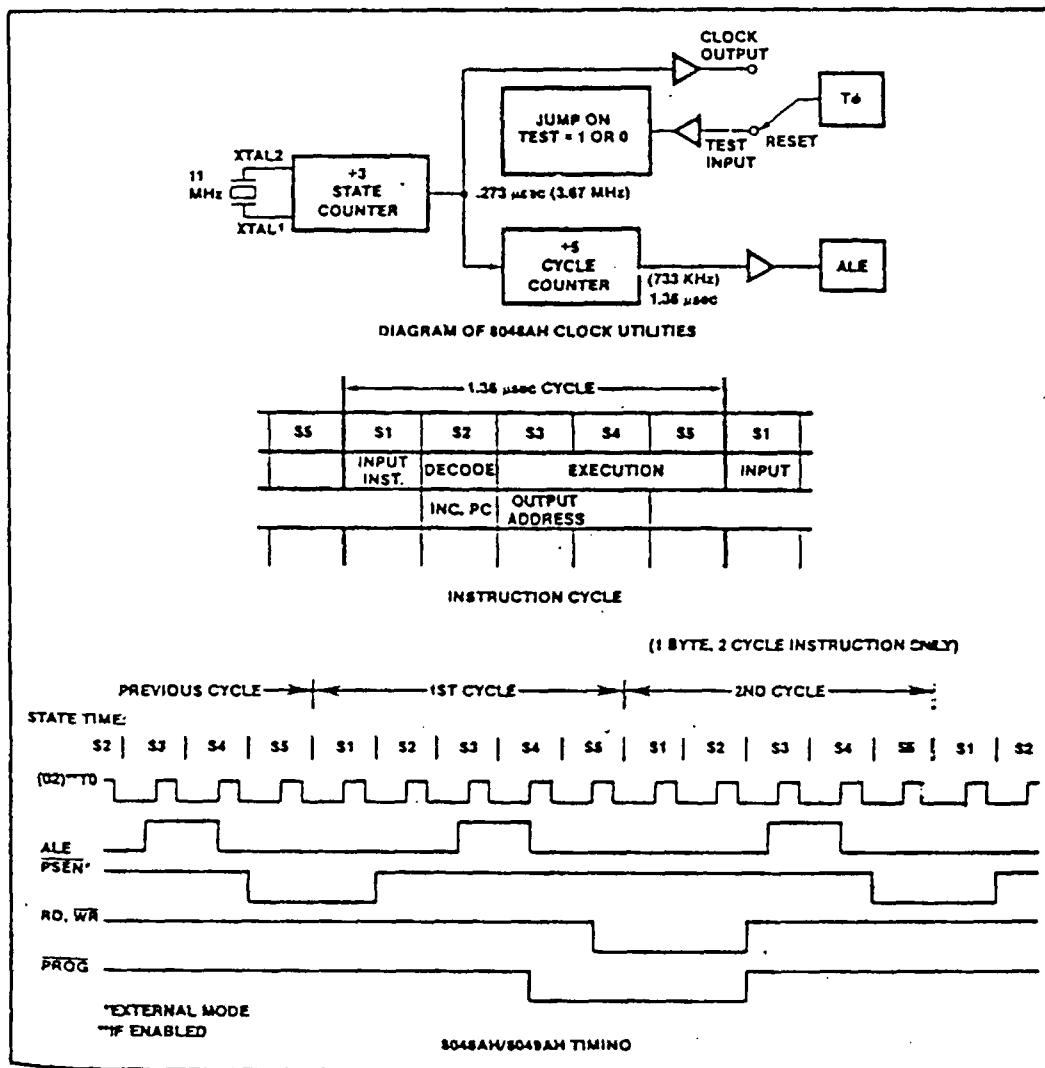
maka frekwensi mesin cycle yang keluar dari bagian state counter adalah 1.193 MHz atau periode 0.838 mikrodetik. Frekwensi clock ini dapat dikeluarkan dari bagian pin test TO dengan menjalankan instruksi ENTO CLK.

Frekwensi yang keluar dari state counter oleh bagian cycle counter dibagi dengan 5 maka clock ini merupakan cycle instruksi atau ditentukan persamaan dibawah ini :

$$\text{cycle instruksi} = \frac{\text{Frekwensi Kristal}}{15}$$

Frekwensi ini sesuai dengan frekwensi yang dikeluarkan pada pin ALE. Pin ALE dapat digunakan sebagai clock karena setiap mengeksekusi satu instruksi pin ALE selalu

diaktifkan. Blok diagram dari 8748 serta timing diagram-nya diperlihatkan pada gambar 2.14.



GAMBAR 2-14.15)

BLOK DIAGRAM CLOCK DAN TIMING DIAGRAM DARI 8748

2.2.5.1. Cycle instruksi

Setiap CPU mengeksekusi satu kali instruksi maka dibutuhkan waktu 5 kali mesin cycle. Proses eksekusi instruksi menggunakan metode pipeline. Metode pipeline

15) Intel MCS-48, Op Cit., Hal 2-11.

adalah proses berantai dimana setelah tahap suatu proses dilakukan maka sistem akan melaksanakan tahap yang sama untuk proses berikutnya.

Dalam penyelesaian eksekusi satu instruksi ada 5 langkah yang akan dijelaskan berikut ini :

Langkah pertama bus menempatkan alamat pada bus, pada saat yang sama sinyal ALE dan sinyal WR diaktifkan secara pipeline maka langkah kedua yaitu pengambilan instruksi dari memori program dilakukan. Untuk melaksanakan kedua langkah ini membutuhkan waktu $1/5$ dari waktu eksekusi instruksi.

Langkah ketiga instruksi dikodekan dan pada saat yang sama langkah keempat dilakukan secara pipeline program counter dinaikkan satu. Untuk melaksanakan kedua langkah ini membutuhkan waktu $1/5$ dari waktu eksekusi instruksi.

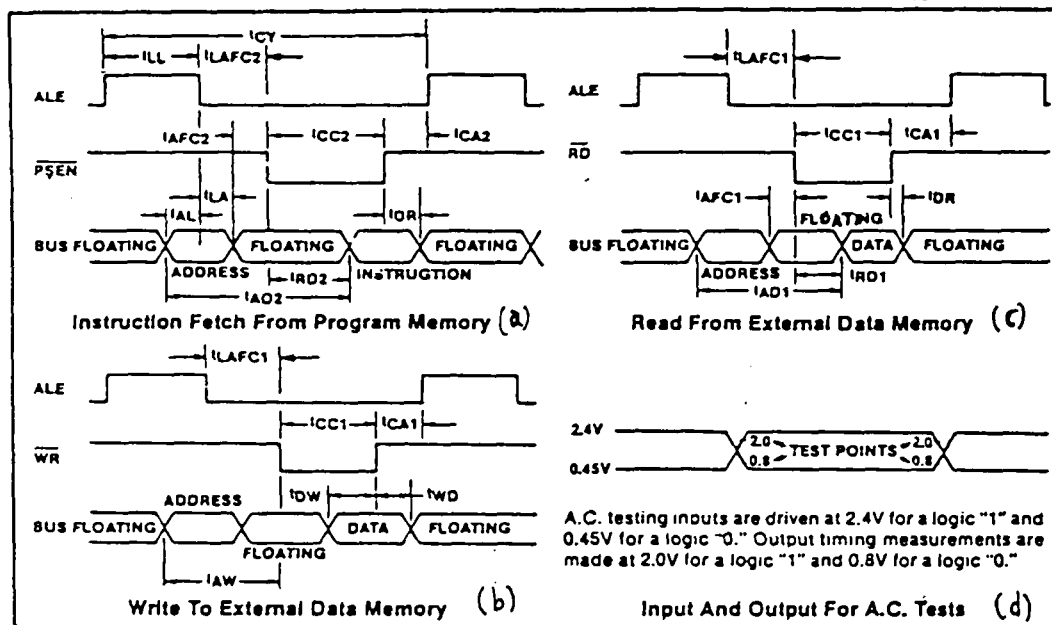
Langkah kelima memerlukan waktu $3/5$ dari waktu eksekusi maka eksekusi instruksi dilakukan pada saat yang sama alamat untuk instruksi selanjutnya ditempatkan pada bus, demikian seterusnya.

Total waktu yang dibutuhkan untuk mengeksekusi satu instruksi efektif adalah 6,67 % dari waktu osilasi kristal atau 4.1841mikro detik (bila diasumsikan kristal 3,58 MHz).

2.2.5.2. Cycle Read / Write Memori

Sinkronisasi waktu Read / Write memori berguna terutama apabila menggunakan memori eksternal. Gambar

2.15 memperlihatkan cycle read memori dan cycle write memori.



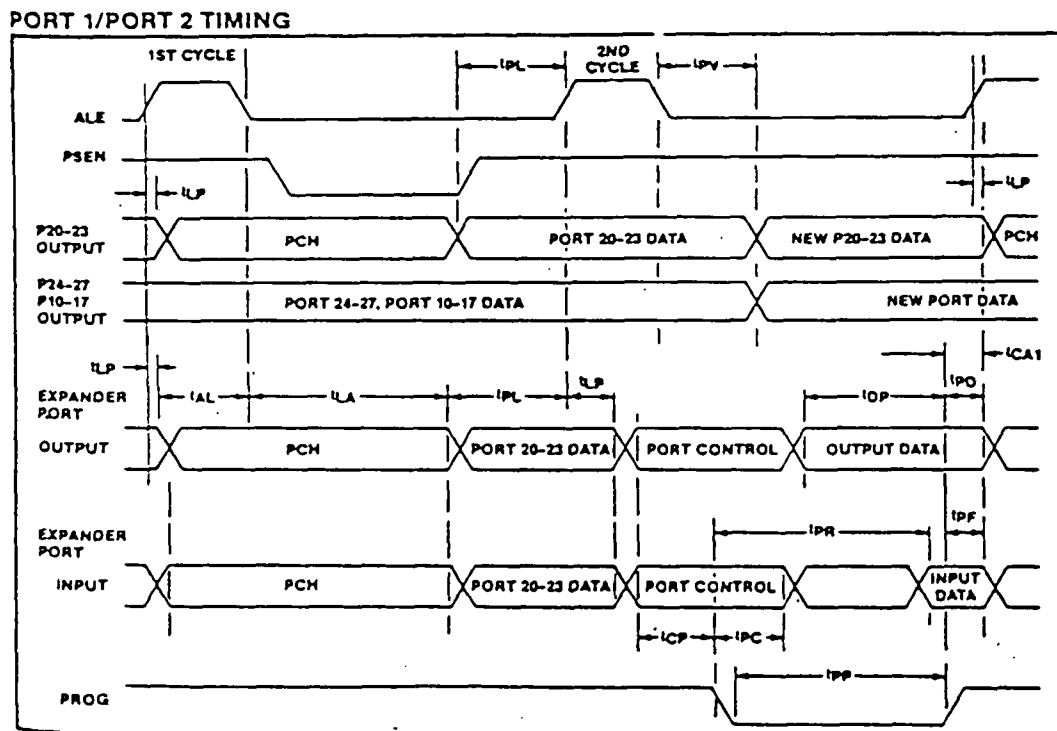
GAMBAR 2-15.16)

- INSTRUKSI FETCH DARI EKSTERNAL PROGRAM MEMORI
- INSTRUKSI WRITE KE DATA MEMORI EKSTERNAL
- INSTRUKSI READ DARI DATA MEMORI EKSTERNAL
- TEGANGAN AC TEST UNTUK INPUT DAN OUTPUT

2.2.5.3. Cycle Read / Write I/O Port.

Proses read / write input-output mengikuti cycle read / write yang diperlihatkan pada gambar 2.16. Pada penulisan dan pembacaan input-output port tidak diadakan Handshaking, maka clock pemasukan dan pengeluaran data harus sinkron agar data yang dikirim dan diterima akurat.

¹⁰⁾ Intel MCS-48, Op Cit., Hal 6-6.



GAMBAR 2-16.17)

CYCLE READ / WRITE I/O PORT

2.2.5.4. Karakteristik Elektris

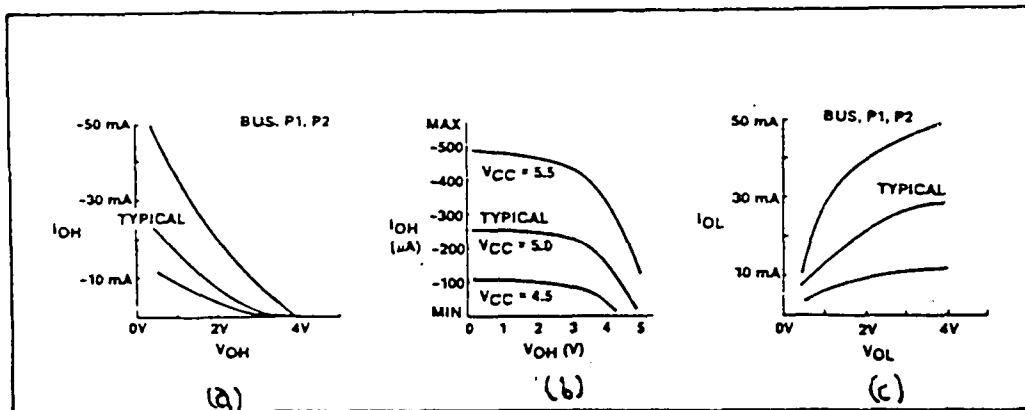
Karakteristik elektris dari mikroprosessor atau mikrokomputer mempunyai level tegangan relatif sama dengan komponen TTL. Hubungan level tegangan dengan arus pada input-output 8748 ditunjukkan pada gambar 2.17.

Gambar 2.17a menunjukkan hubungan antara level tegangan dan arus pada bus untuk logika '1'.

Gambar 2.17b menunjukkan hubungan antara level tegangan dan arus pada port 1 dan port 2 untuk logika '1'.

Gambar 2.17c menunjukkan hubungan antara level tegangan dan arus pada ketiga port untuk level tegangan '1'.

¹⁷⁾Intel MCS-48, Loc Cit.



GAMBAR 2-17.18)

HUBUNGAN ANTARA TEGANGAN DENGAN ARUS PORT

a) PADA BUS PORT b) PADA PORT P1, P2 c) PADA BUS P1,P2

2.3. Operating Mode dari Mikrokomputer 8748

Mikrokomputer 8748 dapat dikerjakan dalam berbagai mode. Mode kerja tersebut mengakibatkan adanya beberapa sinyal yang memiliki lebih dari satu fungsi, tergantung dari mode kerjanya. Mode kerja yang dimiliki mikrokomputer 8748 ini adalah :

- Internal Execution Mode
- External Memory Access Mode
- Debug Mode
- Single Stepping
- Programming and Verify Mode

2.3.1. Internal Execution Mode

Internal Execution Mode adalah mode yang paling sederhana dan umumnya 8748 bekerja pada mode ini yaitu

¹⁸⁾ Intel MCS-48, Op Cit., Hal 6-4.

bila 8748 hanya memakai program memori / data memori internal, tanpa menggunakan program memori / data memori eksternal, semua tranfers informasi dengan peralatan ~~luar~~ terjadi melalui I/O port dan sinyal kontrol.

2.3.2. External Memory Access Mode

External Memory Access Mode terjadi pada saat 8748 bekerja dengan program memori / data memori eksternal, dalam hal ini :

- BUS port dipakai sebagai saluran address dan data secara bergantian dengan ALE sebagai sinyal pemilah address. Untuk keperluan pengambilan isi program memori eksternal, dipakai pula PORT 20 sampai 23 untuk melengkapi jalur address yang totalnya 12.
- PSEN dipakai sebagai penyerempak perpindahan data dari program memori eksternal ke 8748.
- RD dan WR dipakai sebagai penyerempak perpindahan data antar data memori eksternal ke 8748.

2.3.3. Debug Mode

EPROM yang terdapat dalam 8748 dapat dinonaktifkan dengan memberi level tegangan '1' pada kaki EA, dalam hal ini akan bekerja dengan program memori eksternal saja. Mode ini dinamakan sebagai Debug Mode.

Perubahan level tegangan menjadi '1' pada kaki EA harus terjadi pada saat RESET.

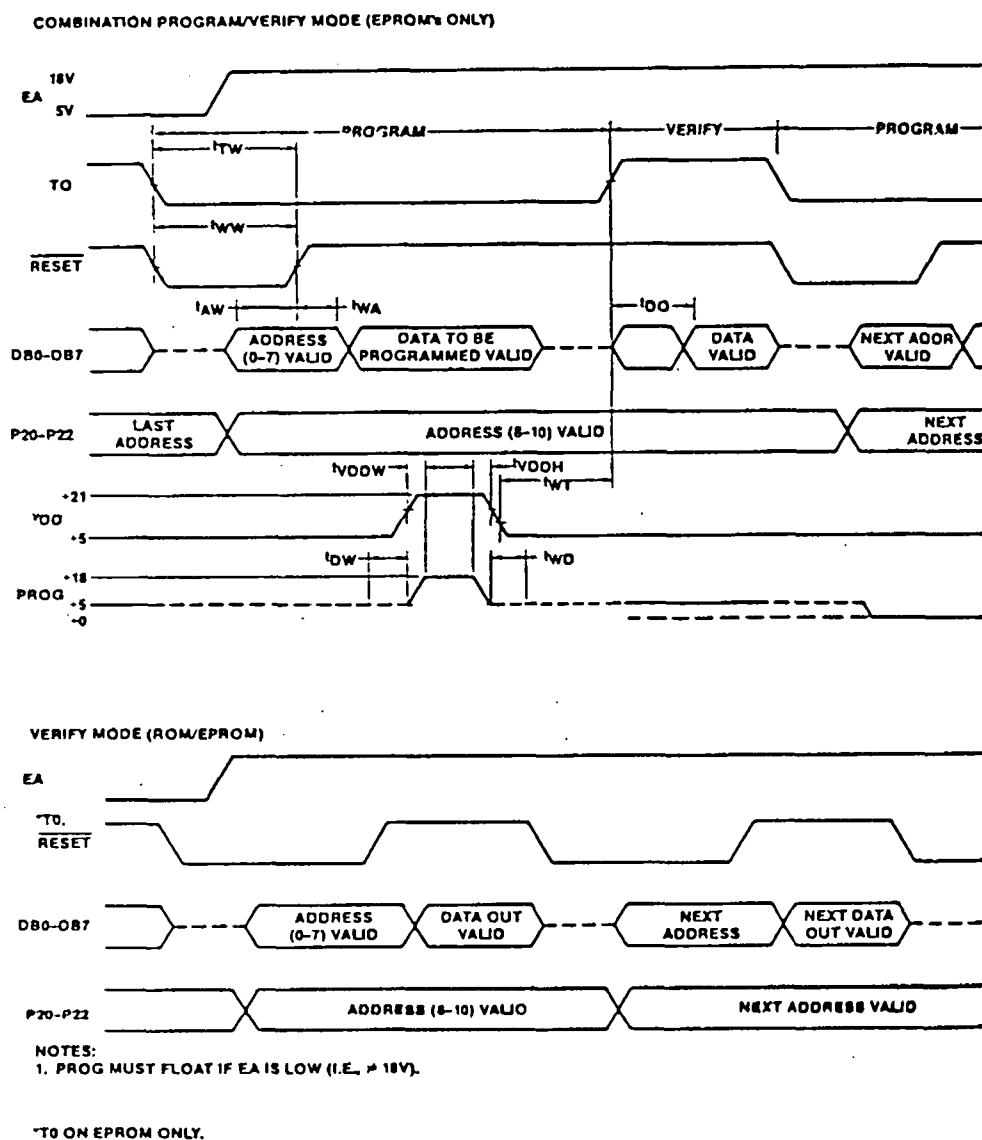
2.3.4. Single Stepping

Sebenarnya single stepping bukan benar-benar merupakan sebuah mode, tetapi penting untuk kita bicarakan sehubungan dengan mode debug, karena ini merupakan suatu debugging tool yang sangat bermanfaat. Didalam sebarang operating mode kita dapat mempergunakan sinyal single step (SS) yang akan memberhentikan (HALT) pelaksanaan instruksi sebelum melakukan fetch instruksi berikutnya. Hal ini memberikan kesempatan kepada kita untuk mengeksekusi program per instruksi untuk melokalisir kesalahan atau untuk mendapatkan pengertian yang lebih baik tentang runtutan jalannya program.

2.3.5. Programming Mode dan Verify Mode

Programming mode hanya dapat dikerjakan pada IC yang memiliki EPROM. Berikut ini akan dibahas tahap-tahap pemrograman dan verify untuk 8748 :

1. Pertama-tama pada Vdd, T0 dan EA diberi tegangan +5 Volt dan pin RESET dipasang pada ground.
2. T0 dipasang ke ground untuk memilih programming mode.
3. Programming mode diaktifkan dengan memberikan tegangan +25 Volt pada EA
4. Address di latch dengan memberikan +5 Volt pada pin RESET.
5. Pada DB0 - DB7 dan P20 - P22 dipasang alamat memori, kemudian data yang hendak diprogramkan pada program



GAMBAR 2-18.10)

TIMING DIAGRAM PEMROGRAMAN EPROM 8748

memori pada alamat yang bersangkutan diumpankan lewat DB0 - DB7.

- Untuk mengisikan data tersebut ke EPROM tegangan +25 Volt diberikan. pada Vdd, PROG digroundkan. Kemudian

¹⁰ Intel MCS-48, Op Cit., Hal 6-30.

diberikan pulsa + 25 Volt pada PROG selama 50 mili-detik (timing diagram pemrograman pada gambar 2.18).

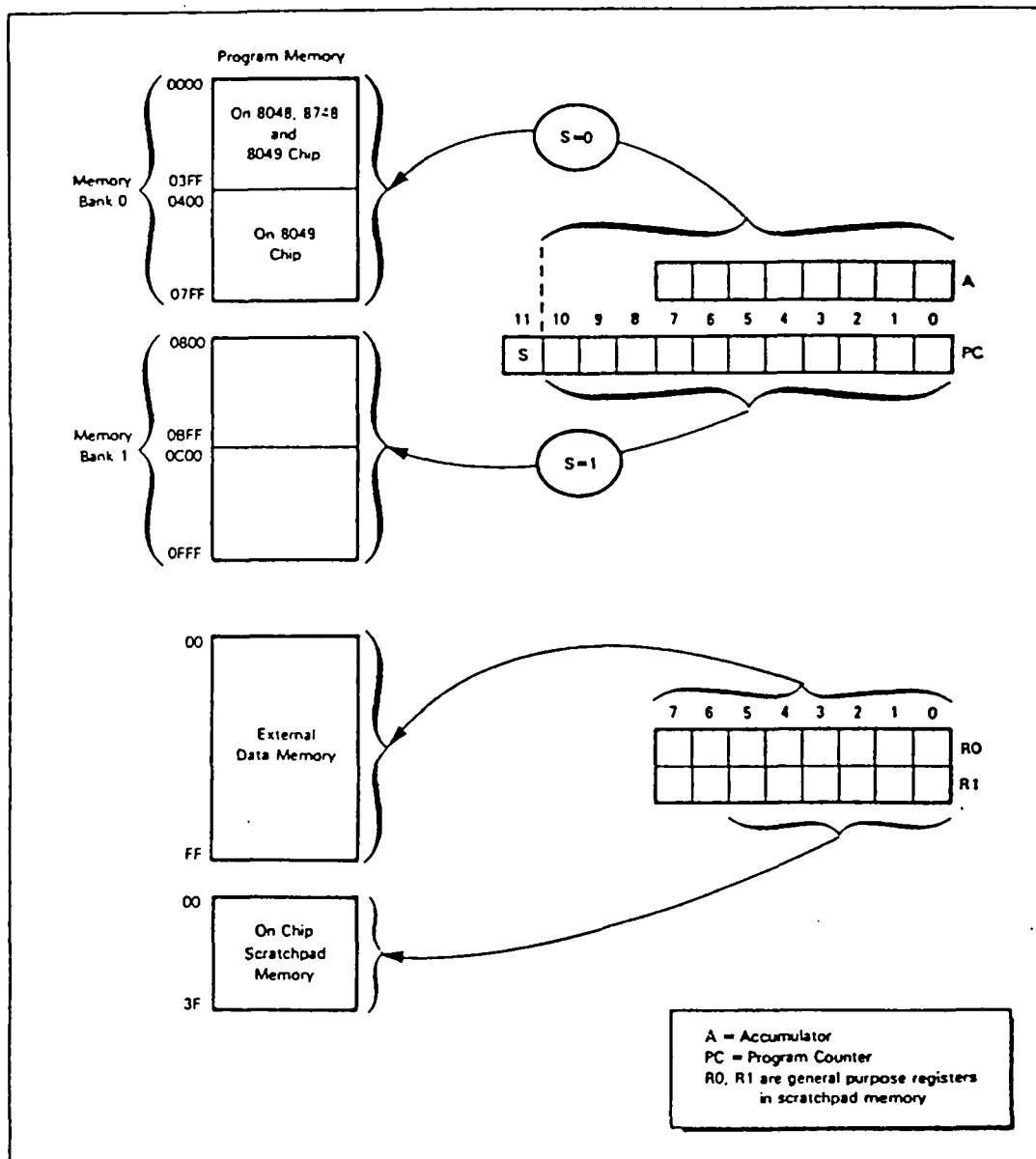
7. Tegangan untuk Vdd dikurangi sampai +5 Volt setelah data diisikan ke EPROM dan proses verify dapat dimulai.
8. Untuk melakukan verify terhadap data yang baru diisikan, tegangan +5 Volt diberikan pada input T0 yang diperlukan untuk memilih mode verify.
9. Setelah mode verify telah dipilih data yang baru diisikan bisa dibaca lewat DB0 - DB7.

Untuk mengisikan data pada byte berikutnya, T0 dan RESET dihubungkan keground kemudian mengulang kembali langkah ke 3 dan seterusnya sampai semua byte selesai diisikan.

2.4. Addressing Mode Pada 8748

8748 mikrokomputer memisahkan memori menjadi program memori dan data memori tanpa mengambil cara pola ekspansi kompleks, kita dibatasi oleh suatu program memori 4096 byte dan data memori 320 byte (RAM).

8748 mikrokomputer mempunyai 1024 byte dari program memori pada internal chip. Program memori tambahan jika dibutuhkan harus ditambahkan secara eksternal diluar chip sebesar maksimum 3 Kbyte. Sedangkan data memori internal yang dimiliki oleh 8748 adalah sebesar 64 byte dan sebagai tambahan 256 byte dapat ditambahkan secara eksternal diluar chip. Ruang alamat 8748 mikrokomputer, dan addressing mode diperlihatkan pada gambar 2.19.

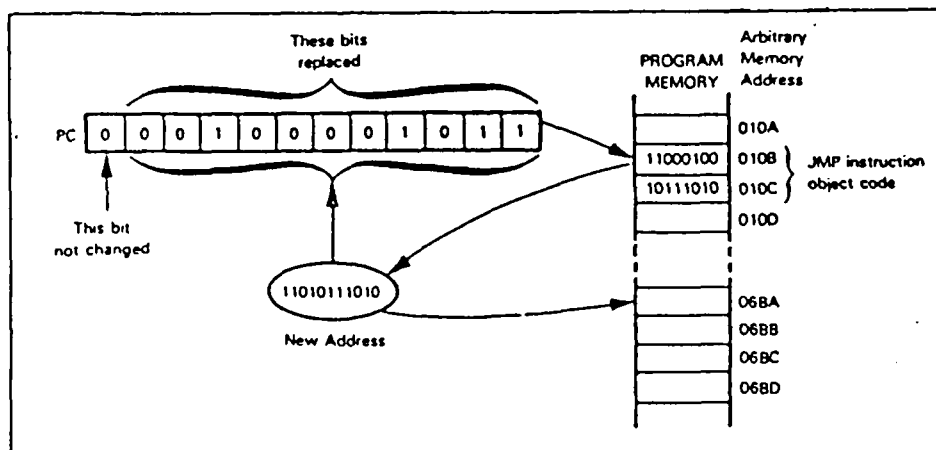


GAMBAR 2-19.20)

MEMORI ADDRESSING 8748

Satu ruang alamat merupakan jalan masuk dari semua program memori. Pada kondisi normal program memori diaddress melalui 12 bit program counter. Order program counter bit yang tinggi dipisahkan seperti yang terlihat pada gambar 2.20, karena saat program counter dinaikkan hanya dari bit 0 sampai bit 10 yang terpengaruh.

20) Adam Osborne, *Op Cit.*, Hal 6-9.

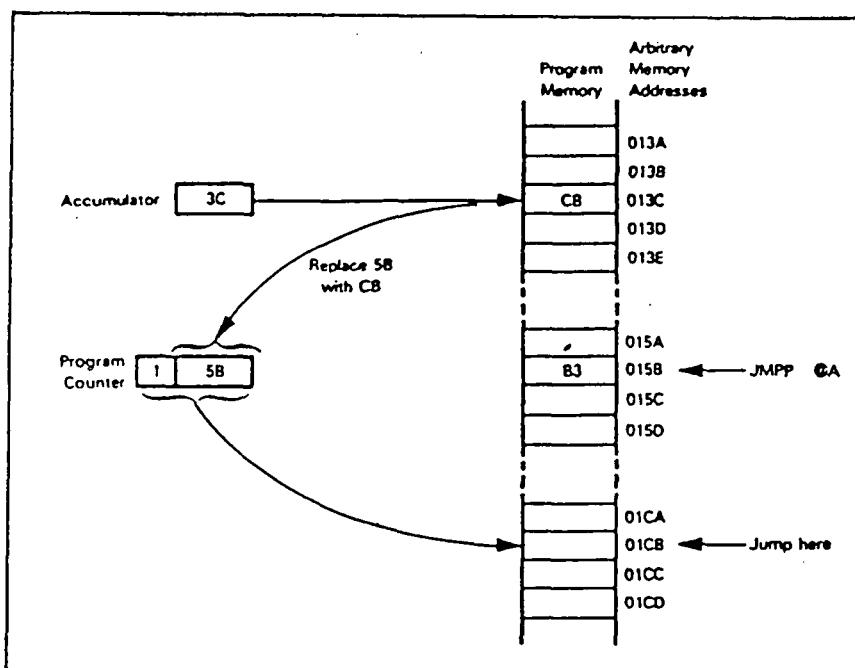
GAMBAR 2-20.²¹⁾

PERUBAHAN PROGRAM COUNTER

Instruksi-instruksi khusus harus dijalankan untuk merubah isi dari program counter orde tinggi. Program memori dibagi menjadi dua bank memori, tiap bank berisi 2048 byte program memori. Kita tidak dapat membuat cabang (branch) menggunakan perintah-perintah Jump bersyarat dari satu bank program memori ke bank yang lain begitu pula sebaliknya, juga instruksi-instruksi tidak dapat disimpan dalam 1 bank program memori untuk mengakses bank yang lain secara langsung. Kita dapat men'switch' dari satu bank program memori ke bank yang lain dengan mendahului suatu instruksi JMP, CALL atau RET dengan instruksi SEL MB. Addressing program memori yang sudah disediakan ada dua tipe, yaitu data dapat dibaca dari program memori ataupun menjalankan instruksi Jump. Kita dapat Jump (melompat) dengan tanpa syarat ke semua tempat dalam bank memori yang terseleksi. Instruksi jump pada 8748 dapat dilihat pada gambar 2.20. Sebagai contoh instruksi JMP

²¹⁾ Ibid, Hal. 6-8

yang disimpan dalam program memori alamat \$010B dan \$010C menyebabkan pelaksanaan program untuk jump/meloncat ke lokasi \$06BA. Selain itu dapat juga suatu program jump/meloncat menggunakan suatu bentuk page indirect addressing yang ditunjuk oleh akumulator menuju ke suatu indirect address yang disimpan didalam current page dari program memori. Hal ini ditunjukkan dalam gambar 2.21.



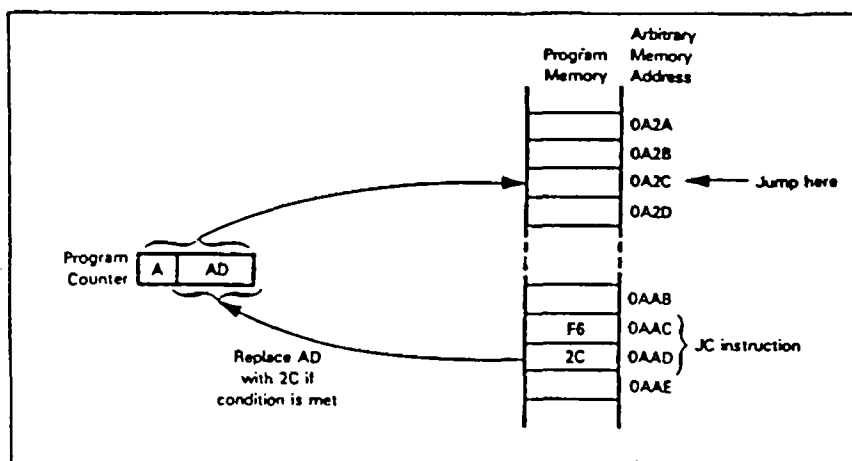
GAMBAR 2-21.22)

INDIRECT ADDRESSING

Semua perintah jump yang bersyarat memperbolehkan kita untuk membuat cabang pada current page dari program memori seperti yang diilustrasikan pada gambar 2.22. Isi dari program memori dapat dibaca, tetapi tidak ada instruksi-instruksi yang memperbolehkan untuk menuliskan data ke program memori. Instruksi-instruksi (kecuali

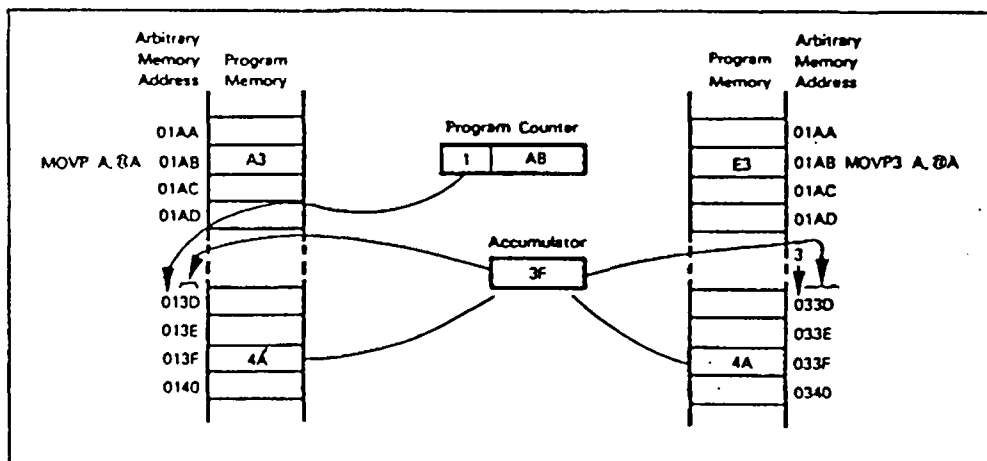
²²⁾Ibid, Hal. 6-10

instruksi imediate/langsung) yang membaca data dari program memori menggunakan page, secara tidak langsung menyatakan addressing, kedua bentuk tersebut dapat digambarkan pada gambar 2.23.



GAMBAR 2-22.23)

INSTRUKSI JUMP BERSYARAT



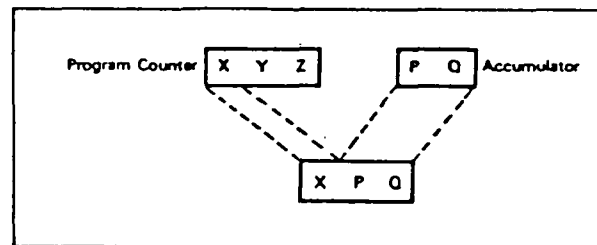
GAMBAR 2-23.24)

PEMBACAAN PAGE ADDRESSING

23)Ibid, Hal. 6-10

24)Ibid, Hal. 6-11

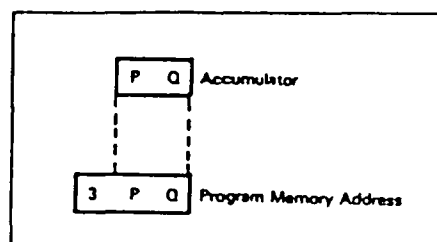
Ilustrasi diatas membandingkan jalannya perintah-perintah MOVP dan MOVP3. Keduanya merupakan instruksi yang memperbolehkan kita untuk membaca suatu bit data dari program memori ke akumulator. Kedua instruksi tersebut memuat data 4A ke akumulator, hal ini dapat dilihat pada gambar 2.23 diatas. Ketika instruksi MOVP dijalankan, alamat program memori dibentuk oleh 4 bit teratas dari program counter dengan isi dari akumulator, seperti yang ditunjukkan pada gambar 2.24.



GAMBAR 2-24.²⁵⁾

INSTRUKSI MOVP

Ketika instruksi MOVP3 dijalankan, alamat program memori dihitung dengan menambahkan isi akumulator ke 0011, seperti terlihat pada gambar 2.25.



GAMBAR 2-25.²⁶⁾

INSTRUKSI MOVP3

²⁵⁾Ibid, Hal. 6-11

²⁶⁾Ibid, Hal. 6-11

Jadi dapat diambil kesimpulan bahwa instruksi MOVP memuat isi-isi dari program memori ke dalam akumulator dengan "page current program". Sedangkan instruksi MOVPS memuat isi-isi program memori page 3 ke dalam akumulator. Addressing mode dari program memori yang menggantikan delapan bit program counter bit yang rendah, menyimpan empat bit teratas program counter setelah program counter dinaikkan.

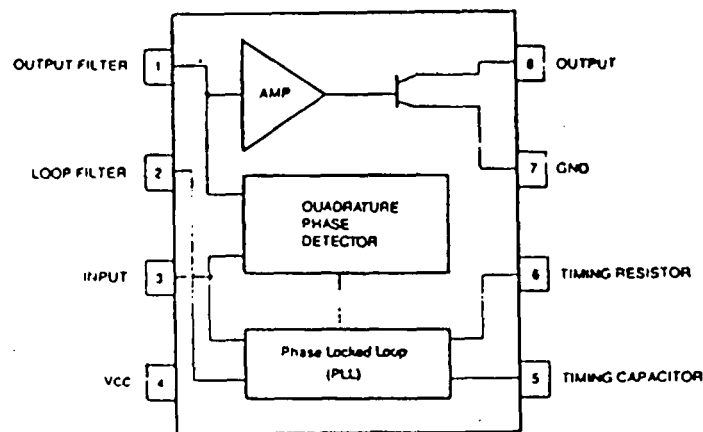
Dengan mengacu pada instruksi JMPP, instruksi ini diilustrasikan seolah-olah sedang tersimpan dalam lokasi program memori \$015B. Tetapi seandainya instruksi ini disimpan dalam lokasi memori \$01FF, kemudian setelah instruksi JMPP diambil, program counter tidak akan berisi \$01FF lagi, melainkan akan berisi \$0200, sehingga program sebagai tidak lagi meloncat ke lokasi program memori \$01CB, tetapi akan meloncat ke lokasi program memori \$02CB.

3. LM567 TONE DECODER CHIP.²⁷⁾

LM567 merupakan IC tone decoder yang digunakan untuk memilih/mendeteksi adanya frekuensi tertentu yang terdiri dari phase-locked loop (PLL), quadrature AM detector, voltage comparator dan sebuah output logic driver seperti yang terlihat pada gambar 2.27.

Bila suatu tone dengan frekuensi yang sama dengan frekuensi rangkaian diinputkan, maka PLL akan mengunci ("locks") pada input signal. Quadrature detector

²⁷⁾Samsung Semiconductor, *ICs TELECOM*, Hal. 241.



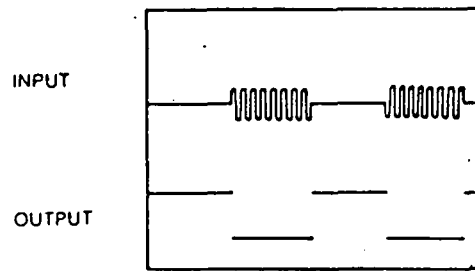
GAMBAR 2-27.²⁸⁾
 BLOK DIAGRAM DARI LM567

berfungsi sebagai lock indikator. Ketika PLL terkunci pada input signal, tegangan DC pada output dari detector akan tergeser. Pergeseran level DC ini akan dikonversikan menjadi pulsa logik oleh amplifler dan logic driver yang merupakan open collector output dengan kemampuan menyerap arus (sinking current) sebesar 100 mA.

Output dari LM567 secara normal berada pada logika "1", sampai suatu saat sebuah tone yang berada dalam daerah penangkapan dari decoder terdapat pada inputnya. Jika decoder telah terkunci pada input signal, maka output pada pin 8 akan berlogika "0". Gambar 2.28 memperlihatkan respon dari output untuk sebuah tone-burst yang diinputkan.

Frekuensi pusat f_0 dari detektor ditentukan oleh free-running frekuensi dari current-controlled oscillator yang terdapat didalam PLL. Free-running frekuensi ini

²⁸⁾Ibid, Hal. 249

GAMBAR 2-28.²⁹⁾

RESPON OUTPUT LM567 DARI SEBUAH TONE

ditentukan oleh pemilihan R_1 dan C_1 yang dihubungkan pada pin 5 dan pin 6.

3.1. Parameter-parameter dari LM567.

LM567 mempunyai parameter-parameter yang dapat dijelaskan sebagai berikut :

- Center frekuensi (f_0)

f_0 adalah frekuensi center dari tone decoder yang sama dengan free-running frekuensi dari voltage controlled oscillator (VCO) . f_0 ditentukan oleh resistor R_1 antara pin 5 dan 6 dan kapasitor C_1 dari pin 6 ke ground dengan pendekatan rumus

$$f_0 = \frac{1}{1.1 R_1 C_1} \quad 30)$$

dimana R_1 dalam ohm

C_1 dalam farad.

²⁹⁾Ibid, Hal. 251

³⁰⁾Ibid, Hal. 241

- Detection Bandwidth (BW)

Detection bandwidth adalah lebar frekuensi dari frekuensi pusat f_0 yang dapat menyebabkan output dari tone decoder berlogika "0". Detection bandwidth tergantung dari daerah penangkapan dari PLL dan ditentukan oleh bandwidth dari low pass filter pada pin 2. Rumus pendekatan untuk menentukan bandwidth adalah :

$$BW = 1070 \sqrt{\frac{V_i}{f_0 C_2}} \quad (\text{dalam \% dari } f_0) \quad 31)$$

dimana V_i = tegangan input (Volt rms), $V_i \leq 200$ mV

C_2 = Kapasitor pada pin 2 (uF).

3.2. Sistem Pin diskripsi dari LM567.

Pin-pin dari LM567 seperti yang terlihat pada gambar 2.28 dapat dijelaskan sebagai berikut :

- Output Filter (Pin 1)

Kapasitor C_3 yang dihubungkan dari pin 1 ke ground membentuk sebuah simple low-pass detection filter untuk mengeliminasi output yang tidak diinginkan terhadap signal input diluar band. Time konstan dari filter ini dapat dinyatakan sebagai $T_3 = R_3 C_3$, dimana R_3 (4.7 k Ω) adalah internal impedansi pada pin 1. Untuk mengeliminasi kemungkinan kesalahan pen-trigger-an oleh signal yang tidak diinginkan, dianjurkan bahwa $C_3 \geq 2.C_2$, dimana C_2 adalah kapasitor loop filter pada pin 2.

³¹⁾Ibid, Hal. 241

Jika harga C3 terlalu besar maka waktu on dan waktu off dari output akan di-delay sampai tegangan pada C3 mencapai tegangan threshold, sebaliknya jika harga C3 terlalu kecil output dari quadrature detector akan menyebabkan kesalahan level logika pada output (pin 8).

- Loop Filter (Pin 2)

Kapasitor C2 dihubungkan dari pin 2 ke ground untuk membentuk low-pass filter untuk PLL. Konstanta waktu yang diberikan adalah $T2 = R2 C2$ dimana R2 (10 k Ω) adalah impedansi pada pin 2. Pemilihan C2 menentukan besarnya bandwidth seperti yang terlihat pada rumus diatas.

- Input (Pin 3)

Signal input diberikan pada pin 3 melalui sebuah kopling kapasitor. Terminal tersebut dibias dengan tegangan DC sebesar 2 Volt secara internal terhadap ground dan mempunyai impedansi input sebesar 20 k Ω .

- Timing Resistor R1 dan Kapasitor C1 (pin 5 dan pin 6)

Frekuensi pusat f_0 ditentukan oleh resistor R1 antara pin 5 dan pin 6, dan kapasitor C1 dari pin 6 ke ground.

- Logic Output (Pin 8)

Pin 8 merupakan binary logic output bila suatu signal input berada dalam pass-band dari decoder. Konfigurasi dari output adalah dalam bentuk open collector, dimana arus output ditentukan oleh eksternal resistor RL yang dihubungkan antara pin 8 dan Vcc. Bila suatu signal dengan frekuensi yang sama dengan pass-band dari decoder

diinputkan maka output transistor pada pin 8 akan saturasi dengan tegangan kolektor sekitar 0,6 Volt. Arus maksimum yang diperbolehkan masuk pada pin 8 adalah sebesar 100 mA.