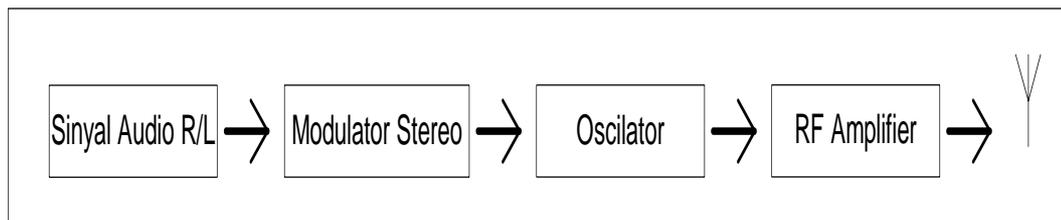


3. PERANCANGAN SISTEM

Bab ini menjelaskan tentang perancangan sistem yang dibuat untuk membangun *speaker* tanpa kabel.

3.1. FM Transmitter

Tujuan dari pemancar FM adalah untuk merubah satu atau lebih sinyal input yang berupa frekuensi *audio* (AF) menjadi gelombang termodulasi dalam sinyal RF *Radio Frequency* (RF) yang kemudian output daya diumpankan ke sistem antena untuk dipancarkan. Dalam bentuk sederhana dapat dipisahkan atas modulator FM dan power amplifier RF dalam satu unit. Pada gambar di bawah ini dapat dilihat blok diagram *transmitter*.

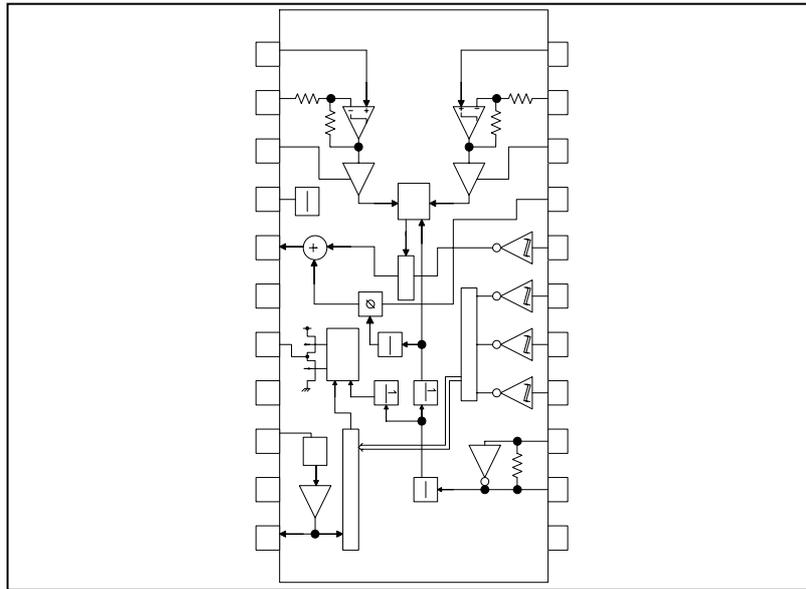


Gambar 3.1. Diagram Transmitter FM

Akan tetapi kesemua blok diagram di atas sudah menjadi satu kesatuan pada IC *single chip* yang digunakan dalam tugas akhir ini.

3.1.1. BH 1415F

Pada tugas akhir ini menggunakan IC *single chip* BH 1415F sebagai pemancar FM stereo. IC *single chip* BH 1415F merupakan Pengirim FM Stereo yang mengirimkan sinyal dengan konfigurasi sederhana. *Single chip* ini berisi modulator stereo untuk menghasilkan campuran sinyal stereo dan FM *transmitter* untuk menyiarkan sinyal FM di udara.



Gambar 3.2. BH 1415F

Rangkaian FM transmitter *single chip* ini mengambil sistem PLL (*Phase Locked Loop*) dimana kondisi ini dapat membuat frekuensi stabil. IC ini berisi RF oscillator, RF amplifier, dan PLL *frequency synthesizer*. Pada FM modulasi memerlukan dioda varaktor. RF oscillator merupakan VCO (*voltage control Oscillator*) dari PLL dan VCO ini membuat modulasi FM secara langsung oleh sinyal *audio*.

3.1.2. Pre-emphasis

Rangkaian pre-emphasis yang terletak pada pin 1, 2, 21 dan 22 dihubungkan dengan rangkaian sebelumnya melalui kapasitor kopling C_1 , karena input pada pin 1 dan 22 diatur untuk tegangan $\frac{1}{2} V_{cc}$ melalui bias dalam IC. Untuk polaritas kapasitor kopling, dihubungkan kutub positif pada tegangan DC yang lebih besar.

Untuk nilai HPF tergantung dari nilai C_1 dan nilai impedansi input pin 1 dan 22, maka daerah rendah dari frekuensi *cut-off* dapat ditentukan. Jika nilainya kecil, sinyal input pada daerah rendah akan difilter. Namun jika nilainya terlalu besar, suara pop dapat didengar pada waktu *power* menyala dan ini juga

membutuhkan waktu yang lebih lama untuk *start*. Input frekuensi *cut-off* dapat ditentukan dari persamaan di bawah ini.

$$f_{cl} = \frac{1}{2\pi 43k C_1} [\text{Hz}]$$

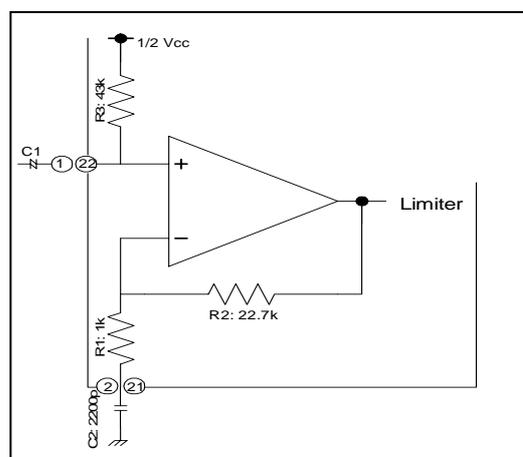
Time konstan dari pre-emphasis ditentukan oleh kapasitor C_2 pada pin 2 dan 21 serta $22,7 \text{ K}\Omega$ yang merupakan tahanan dalam R_2 . Persamaan dari *time* konstan dapat ditentukan dari persamaan di bawah ini.

$$\tau = 22,7k \cdot C_2$$

Time Constant	C_2
50 μsec	2200pF
75 μsec	3300pF
107 μsec	4700pF
155 μsec	6800pF

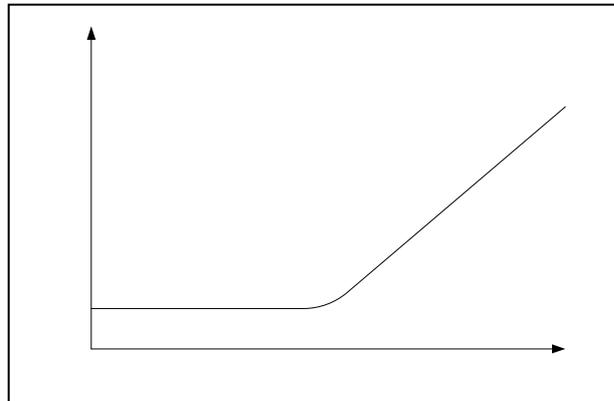
Tabel 3.1. Time konstan dengan nilai C_2

Time konstan diatur menjadi 155 μsec atau kurang (6800 pF). Jika pre-emphasis tidak ada, maka pada pin 2 dan 21 harus dalam kondisi *open*.



Gambar 3.3. Rangkaian pre-emphasis

Maka akan didapatkan perbandingan respon output terhadap frekuensi seperti pada gambar di bawah ini



Gambar 3.4. Respon output terhadap frekuensi

3.1.3. Low Pass Filter

Rangkaian LPF berisikan *low pass filter* kedua dari sistem *multiplex feedback*. Filter ini memiliki karakteristik Bessel yaitu karakteristik dengan delay rata. Frekuensi *cut-off* diatur pada 15 kHz. Maka filter akan tetap memiliki karakteristik di bawah ini

$$Q = 0.577, \omega_0 = 1.274, f_c = 15 \text{ kHz}$$

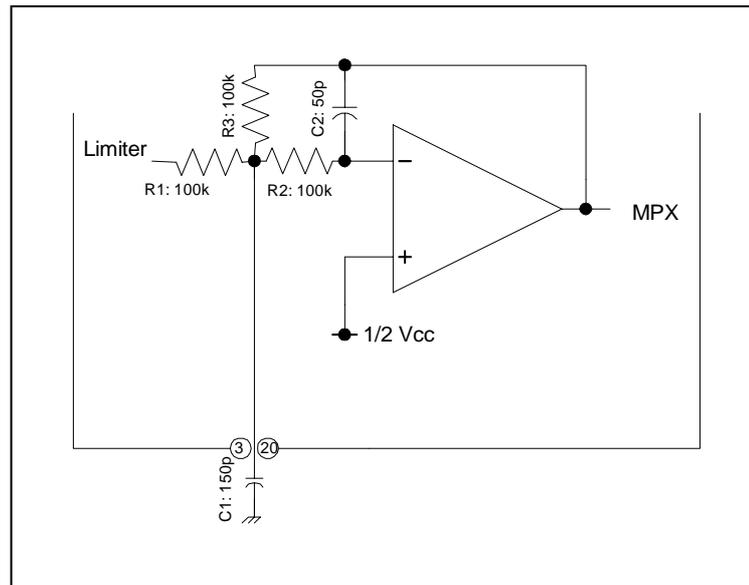
$$R_1 = R_2 = R_3 = R_f = 100 \text{ k}\Omega$$

Dimana akan didapatkan nilai

$$C_f = 83.28 \text{ pF}$$

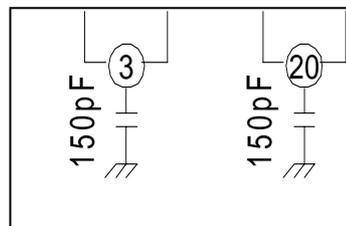
$$C_1 = 3QC_f = 3 \times 0.577 \times 83.28 \text{ p} = 144 \text{ pF} \approx 150 \text{ pF}$$

$$C_2 = \frac{C_f}{3Q} = \frac{83.28 \text{ p}}{3 \times 0.577} = 48 \text{ pF} \approx 50 \text{ pF}$$



Gambar 3.5. Rangkaian Dalam BH 1415F Low Pass Filter

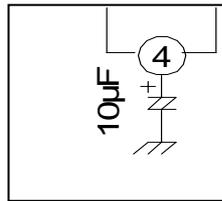
Pada pin 3 dengan ground dan pin 20 dengan ground diberi kapasitor sebesar 150pF. Ini merupakan bagian dari rangkaian LPF, oleh karena itu frekuensi *cut-off* tidak akan berubah walaupun nilainya dirubah.



Gambar 3.6. Rangkaian Low Pass Filter

3.1.4. Ripple Filter Pada Power Supply

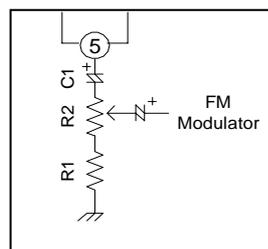
Pada pin 4 dengan ground diberikan kapasitor sebesar 10 μ F. Kegunaan dari kapasitor sebagai *filter ripple* untuk *power supply* pada pin 4. nilai kapasitor kecil maka pelemahan pada muting akan semakin memburuk. Akan tetapi jika nilai kapasitor besar maka waktu *start* pada *power* akan lebih lama.



Gambar 3.7. Filter ripple pada power supply

3.1.5. Penyesuaian Skala Modulasi

Penyesuaian skala modulasi digunakan untuk gabungan sinyal output, pin 5 dan FM modulator luar. Ketika skala modulasi disesuaikan, maka nilai R_1 dan R_2 harus ditentukan sehingga hambatan pada pin 5 bernilai $10\text{ k}\Omega$ atau lebih. Jika hambatan pada pin 5 lebih kecil, distorsi akan memburuk. Kegunaan dari kapasitor C_1 sebagai penahan DC.



Gambar 3.8. Rangkaian Skala Modulasi

Hambatan dalam output dari pin 5 berkisar 200Ω yang didapatkan dari persamaan di bawah ini.

$$f_{cl} = \frac{1}{2\pi C_1 (R_1 + R_2)} [\text{Hz}]$$

Output pin 5 pada *single chip* BH 1415F sudah diatur sehingga IC ini memiliki harga $L+R = 85\%$ dan $\text{Pilot} = 15\%$ ketika pada kondisi frekuensi 400 Hz dan -20 dBV dari gelombang input masuk pada pin 1 dan 22. Pilot diatur pada 15% untuk mencegah amplitudo menjadi rendah dan dasar modulasi menjadi

kurang dari 10% ketika phase dari sinyal pilot ditambahkan pada sesuatu yang memisahkan.

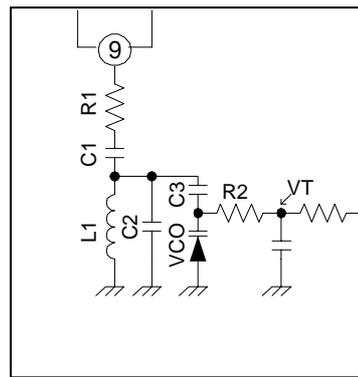
3.1.6. Voltage Control Oscillator

Rangkaian VCO menggunakan modifikasi *oscillator Clapp* yang memiliki transistor bipolar. Kondisi osilasi tidak mempengaruhi meskipun ada perubahan pada hambatan dalam dari resonan rangkaian LC menjadi lebih besar. Osilasi membuat stabil terhadap perubahan internal transistor karena *feedback* dari kapasitor (diintegrasikan kedalam IC) lebih besar dari kapasitansi kapasitor. Dibutuhkan rangkaian yang lebih stabil terutama karena factor Q dari rangkaian resonansi *parallel* dibandingkan dengan variabel kapasitansi dioda, yang diubah oleh kontrol tegangan.

Rangkaian VCO merupakan bagian penting dari PLL. Rangkaian VCO dihilangkan dari loop dan menambahkan batas atas dan bawah serta menguji bahwa beresilasi pada batas atas dan bawah dari daerah frekuensi yang telah ditentukan. Terutama dalam kasus frekuensi tinggi, jika loop dikunci noise dapat dihasilkan ketika VCO tidak berada pada kondisi stabil oleh faktor eksternal, atau kunci dibuka pada frekuensi batas atas dan bawah. Karena hal itu harus distabilkan secara mekanik dan elektrik. Terutama untuk pertimbangan mekanis, lilitan harus memiliki nilai yang tetap. Untuk lilitan udara harus ditetapkan menggunakan sesuatu semacam paraffin. Untuk lilitan udara dengan kumparan ditetapkan dengan proses pernis atau menggunakan resin atau bahan perekat. Jika inti besi atau inti logam *non magnetic* (seperti aluminium) dimasukkan dalam kumparan, harus ditetapkan agar tidak berubah oleh getaran. Jika hal ini dilakukan dengan tepat maka getaran tidak akan dengan mudah mengakibatkan modulasi.

Untuk pertimbangan suhu, karakteristik suhu harus rata pada frekuensi tengah dalam daerah frekuensi variabel. Ketika loop dikunci, hasil kontrol tegangan dalam arus suhu bahkan jika terlihat keluar dari keseimbangan. Untuk itu jika frekuensi diatur pada batas atas dan batas bawah, kunci akan terbuka.

Frekuensi osilasi pada VCO terletak pada daerah 76 MHz hingga 79 MHz dan kontrol tegangan V_T berkisar 1 hingga 2 volt. Oleh karena itu digunakan dioda VCO yang kapasitansinya dapat diatur menggunakan KV 1471E.



Gambar 3.9. Rangkaian VCO

Bahan pengisi kapasitor C_3 yang dikombinasikan dengan dioda variabel kapasitor (VCD) dalam rangkaian merupakan kapasitor untuk mengatur daerah frekuensi osilasi. Nilai dari bahan pengisi kapasitor C_3 adalah sekitar 47pF hingga 100pF meskipun hal itu tergantung pada dioda variabel kapasitor atau bagian lain pada rangkaian osilasi. Jika nilai dari bahan pengisi kapasitor C_3 adalah besar, Q dari dioda variabel kapasitor mempunyai pengaruh yang besar pada rangkaian resonansi LC, dan keseluruhan Q sebagai rangkaian osilasi menurun. Karena itu, osilasi akan menjadi tidak stabil. Jika nilainya kecil, daerah variabel dari kontrol tegangan yang digunakan pada VCD menjadi lebih lebar untuk merubah frekuensi. Sesuai dengan itu, Q dari VCD berpengaruh secara besar dan sensitivitas VCO ikut berubah. Karena itu dasar modulasi berbeda secara besar tergantung pada frekuensi transmisi. Hal ini nilai sudah diatur menjadi 82 pF dengan percobaan.

Nilai induktansi L_1 diatur sehingga hambatan dalam X_L berkisar 50 hingga 100 Ω . Pada $f_{TX} = 77.5$ MHz.

$$L_1 = \frac{X_L}{2\pi f_{TX}} = \frac{50}{2 \times 3.14 \times 77.5 \times 10^6} = 0.103 \mu\text{H}$$

Kapasitor C_2 dihubungkan pada lilitan L_1 secara *parallel* dan kapasitor untuk mengatur daerah frekuensi osilasi. Ketika kapasitansi C_2 dibuat besar, daerah variabel akan mengecil. Ketika $F_{\min} = 76$ MHz, total kapasitansi $C_{T_{\min}}$ yang

dihubungkan pada lilitan L_1 secara parallel dapat ditentukan dengan persamaan di bawah ini

$$C_{T_{\min}} = \frac{1}{\omega^2 L_1} = \frac{1}{(2 \times 3,14 \times 76 \times 10^6)^2 \times 0,103 \times 10^{-6}} = 42,6 \text{ pF}$$

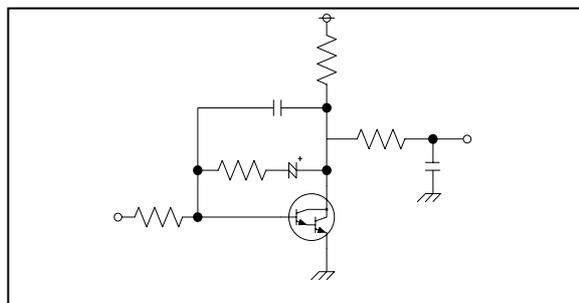
Ketika $f_{\max} = 79 \text{ MHz}$, kapasitansi $C_{T_{\max}}$ secara keseluruhan yang tersambung *parallel* pada lilitan L_1 didapatkan pada persamaan di bawah ini.

$$C_{T_{\max}} = \frac{1}{\omega^2 L_1} = \frac{1}{(2 \times 3,14 \times 79 \times 10^6)^2 \times 0,103 \times 10^{-6}} = 39,4 \text{ pF}$$

Jika kapasitansi sejajar dengan VCD dan bahan pengisi kapasitor C_3 dikurangi dari total kapasitansi *parallel*, kapasitansi C_2 diperkirakan 20pF. Lalu nilai kapasitor C_2 diatur dan lilitan L_{CC} sehingga kontrol tegangan V_T dapat menunjukkan nilai. Dimana, nilai dari kapasitor C_2 adalah 33pF dan lilitan L_1 diatur sehingga kontrol tegangan V_T dapat menjadi 1,2 volt pada 76MHz. Pada 79MHz kontrol tegangan V_T adalah 2 volt.

3.1.7. PLL Loop Filter

Jika tipe aktif loop filter digunakan, sebuah penguat dengan input yang memiliki kebocoran arus kecil (impedansi input tinggi) harus digunakan. Sebaliknya, kebocoran yang mengakibatkan noise akan dihasilkan. Karena itu PLL mempunyai rasio C/N yang buruk. Karena alasan ini, transistor darlington atau FET digunakan untuk sebagai penguat.



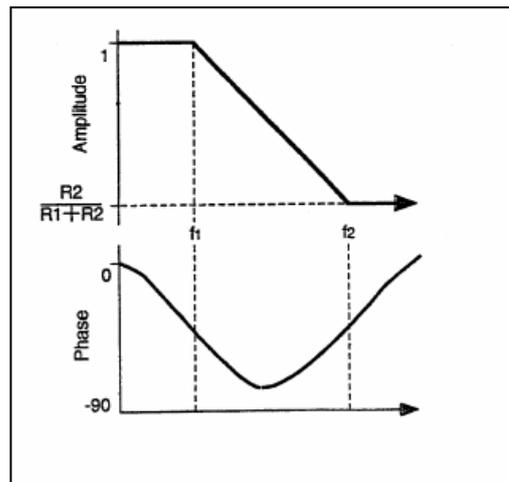
Gambar 3.10. Rangkaian PLL Loop Filter

Disini, transistor darlington ROHM 2sc2062s dan digunakan filter jenis *lag/lead*, yang mempunyai respon baik yang digunakan. Filter jenis *lag/lead* merupakan kombinasi dari jenis *lag* dan *lead*. Bagiannya terdiri dari $(R_1+R_2) \cdot C_1$ merupakan elemen *time lag* dan bagian terdiri dari $R_2 \cdot C_1$ merupakan elemen *time lead*. Untuk filter ini, f_1 menentukan waktu respon utama dari loop dan f_2 menentukan karakteristik *feed back* loop damping (didesain untuk menekan *over shoot* atau *ringing*). FLL secara langsung memimpin modulasi *audio* pada VCO dan untuk itu frekuensi interrupt f_1 harus diatur rendah. Dimana, $R_1 = 20K\Omega$, $R_2 = 100\Omega$, $C_1 = 100\mu F$.

$$F_1 = \frac{1}{2\pi C_1 (R_1 + R_2)} = \frac{1}{2\pi \cdot 100 \times 10^{-6} \cdot (20 \times 10^3 + 100)} = 78 \text{mHz}$$

$$F_2 = \frac{1}{2\pi C_1 R_2} = \frac{1}{2\pi \cdot 100 \times 10^{-6} \cdot 100} = 15,9 \text{Hz}$$

Walaupun waktu untuk mengunci frekuensi membutuhkan waktu yang lama yang disebabkan karena time konstan yang besar, ini tidak ada hubungannya dengan amplitudo dan karakteristik rasio distorsi ketika modulasi memimpin pada daerah frekuensi rendah (hingga 100Hz). Hal ini berarti jika waktu penguncian frekuensi lebih pendek, rasio distorsi pada daerah rendah menjadi lebih buruk dan jika karakteristik amplitudo dan rasio distorsi pada daerah rendah mulai ada penambahan, waktu penguncian frekuensi menjadi lebih lama. Untuk itu LPF harus konstan.



Gambar 3.11. Respon LPF

Meskipun $\tau_2 = C_1 R_1$ sudah digunakan pada persamaan diatas, penguatan gain tetap dipertimbangkan.

$$\tau = C_1 \left(R_2 - \frac{1}{gm} \right)$$

jika nilai R_2 menjadi kecil, hal ini disebabkan oleh g_m dan operasi loop menjadi tidak stabil. Jika R_4 diatur menjadi lebih besar, untuk menaikkan nilai gain dari penguat, arus yang melewati transistor akan berkurang dan hasil dari g_m menjadi kecil. Untuk itu operasi loop tidak akan sama stabil ketika nilai R_2 diatur kecil. Dalam hal ini dipilih nilai tegangan untuk penguat yang lebih besar.

Kapasitor C_2 menambah daerah dinamis dari LPF. Ketika input sinyal frekuensi melebihi dari persamaan di bawah ini

$$\frac{1}{2\pi C_1 R_2}$$

persamaan rangkaian gain menjadi

$$\text{gain} = R_2/R_1$$

jika persamaan rasio gain di atas lebih besar, maka akan terjadi pemotongan pulsa. Tegangan kontrol menuju VCO, V_T merupakan penggabungan dari pulsa dan

pulsa akan dipotong, V_T tidak dapat mempertahankan dengan tepat dan waktu untuk penguncian akan semakin lama. Untuk mengatasi permasalahan ini, daerah yang lebih besar dari kompensasi diberikan pada R_2 sehingga tidak akan memotong pulsa. Time konstan pada saat kompensasi harus lebih tinggi dari 5 hingga 10 kali dari nilai ω_n . jika nilai ω_c mendekati nilai ω_n , loop menjadi tidak stabil.

$$\omega_c = \frac{1}{C_2 R_2} \quad \omega_c = (5 \sim 10) \omega_n$$

dengan sudut normal frekuensi

$$\omega_n = \sqrt{\frac{K\phi \cdot K_V}{\tau_1}}$$

untuk persamaan gain konstan dari phase komparator

$$K\phi = \frac{1}{2\pi} \cdot \frac{V_H - V_L}{2} = [\text{V/rad}]$$

dengan sensitivitas VCO

$$K_V = 2\pi \frac{f_{\max} - f_{\min}}{V_{\min} - V_{\max}} = [\text{rad/V} \cdot \text{s}]$$

dimana, $V_H = 5\text{v}$, $V_L = 0\text{v}$, $f_{\max} = 79\text{MHz}$, $f_{\min} = 76\text{MHz}$, $V_{\min} = 2\text{v}$ dan $V_{\max} = 1,2\text{v}$ maka akan didapatkan nilai persamaan di bawah ini.

$$K\phi = \frac{1}{2\pi} \cdot \frac{5-0}{2} = 0,4 [\text{V/rad}]$$

$$K_V = 2\pi \frac{79 \times 10^6 - 76 \times 10^6}{2 - 1,2} = 23,56 \times 10^6 [\text{rad/V} \cdot \text{s}]$$

$$\omega_n = \sqrt{\frac{0,4 \cdot 23,56 \times 10^6}{663 \times 10^{-3}}} = 3770$$

$$\omega_c = (5 \sim 10) \cdot 3770 = 18850 \sim 37700$$

$$C_2 = \frac{1}{\omega_c R_2} = \frac{1}{(18850 \sim 3770) \cdot 100} = 0,27 \sim 0,53 [\mu\text{F}]$$

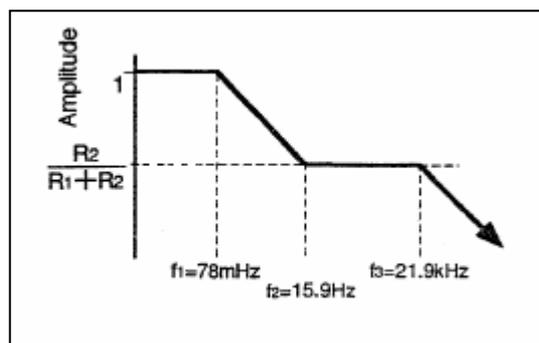
dalam hal ini C_2 sudah diatur menjadi $0,047\mu\text{F}$ ($\omega_c = 56 \omega_n$) karena perbandingan rasio dari R_2/R_1 kecil.

C_3 dan R_3 merupakan rangkaian LPF yang berfungsi untuk menghilangkan *sideband* (perbandingan frekuensi). Sejak noise didalam penguat mempengaruhi filter ketika filter aktif digunakan, filter akan ciconsists dari filter pasif. Time konstan dari filter ini membutuhkan rasio 5 kali lebih tinggi dari nilai ω_n . Jika nilai ω_c mendekati nilai ω_n , maka loop menjadi tidak stabil. Dimana $C_3 = 2200$ dan $R_3 = 3,3 \text{ K}\Omega$, maka akan didapatkan hasil persamaan di bawah ini.

$$\omega_c = \frac{1}{C_3 R_3} = \frac{1}{2200 \times 10^{-12} \cdot 3300} = 137741$$

$$\omega_c = 36,5 \omega_n$$

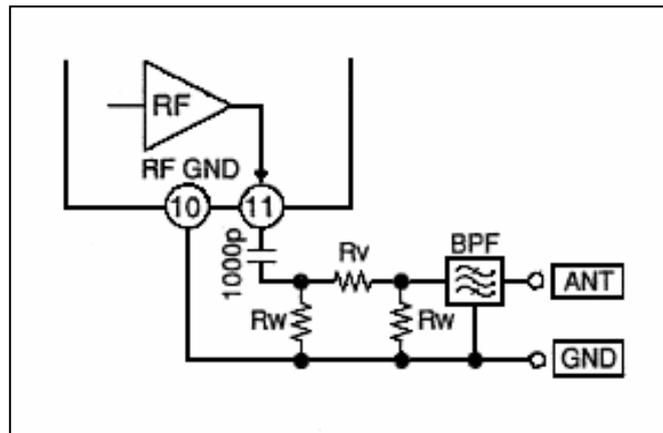
$$f_3 = \frac{1}{2\pi C_3 R_3} = \frac{1}{2\pi \cdot 2200 \times 10^{-12} \cdot 3300} = 21,9 \text{ kHz}$$



Gambar 3.12. Respon LPF

3.1.8. RF Output

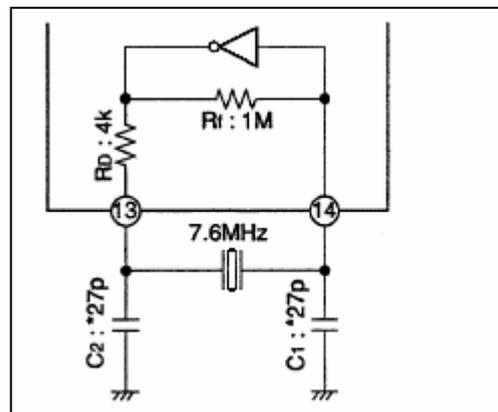
LPF ditempatkan di antara pin 11 dan antena dengan tujuan untuk menekan terjadinya harmonisasi pada output RF. Hambatan dalam dari output pin sebelas diatur untuk 75Ω .



Gambar 3.13. Rangkaian RF Output

3.1.9. Kristal Oscillator

Kristal osilasi dengan frekuensi 7,68 Mhz digunakan sebagai kristal osilator. Untuk lebih jelas lihat gambar di bawah ini.



Gambar 3.14. Rangkaian Kristal Osilator

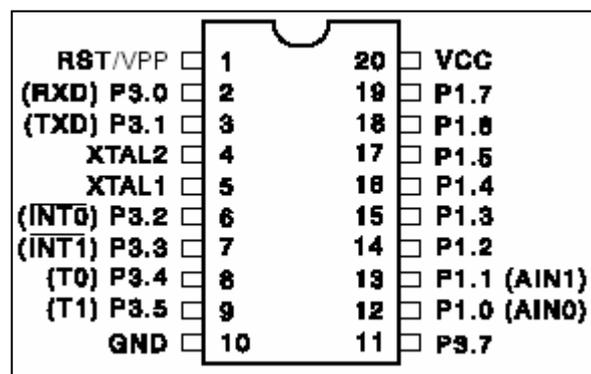
Dengan nilai $C = C_1 = C_2 = 2 (C_L - C_A) [F]$

Dimana nilai C_L merupakan persamaan dari kapasitas pada kristal [F] dan C_A merupakan penyimpangan kapasitas persamaan [F].

Kristal osilator ditempatkan dekat pada IC dan meminimalkan kapasitansi yang menyimpang. Sistem kabel dihindarkan dari kristal karena sinyal lain dapat masuk ke dalam input dari rangkaian osilasi dan hal ini dapat menimbulkan masalah.

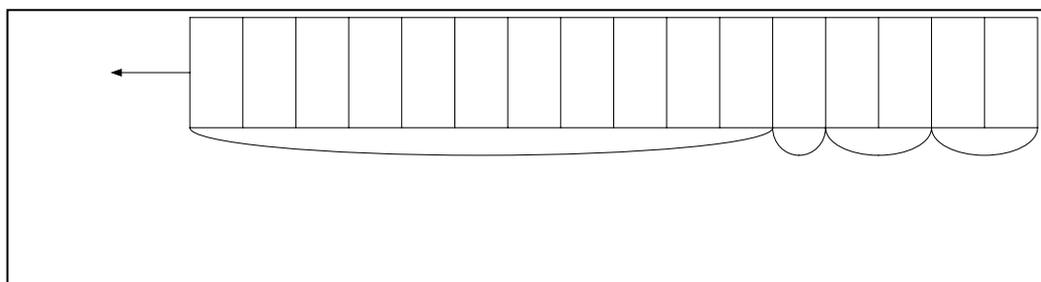
3.1.10. Mikrokontroler

Sebuah chip mikrokontroler digunakan sebagai input serial data pada pin 15, 16 dan 17. Chip ini tidak memiliki memori yang besar seperti komputer akan tetapi cukup untuk sebagai input serial data. *Processor control* Atmel AT89C2051 dipilih dari beberapa jenis IC yang ada di Atmel, karena memiliki *port* yang cukup untuk I/O pada serial data dengan ukuran fisik yang cukup kecil dibandingkan dengan jenis yang sama.



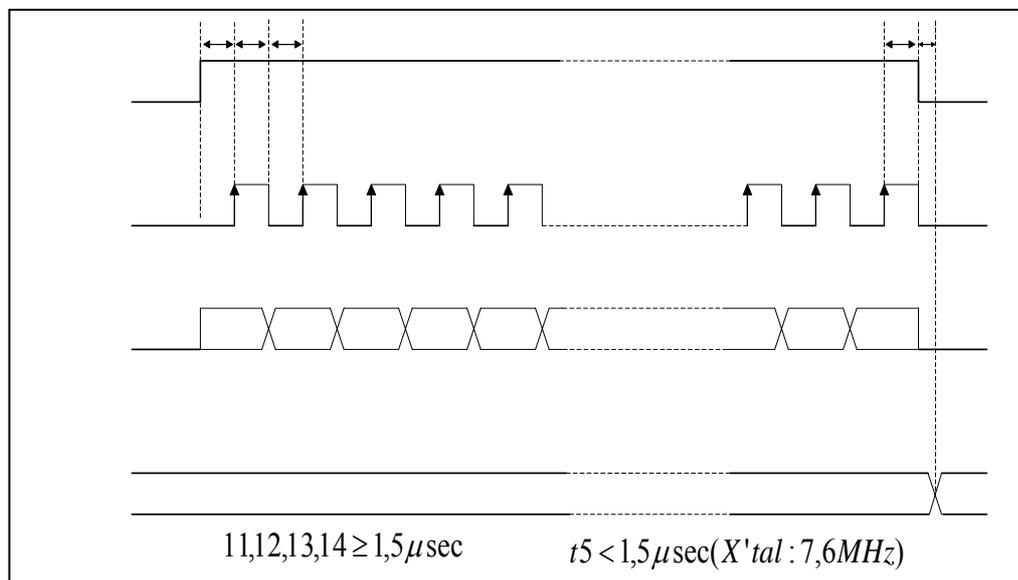
Gambar 3.15. AT89C2051

dengan konfigurasi masukan data serial pada gambar di bawah ini.



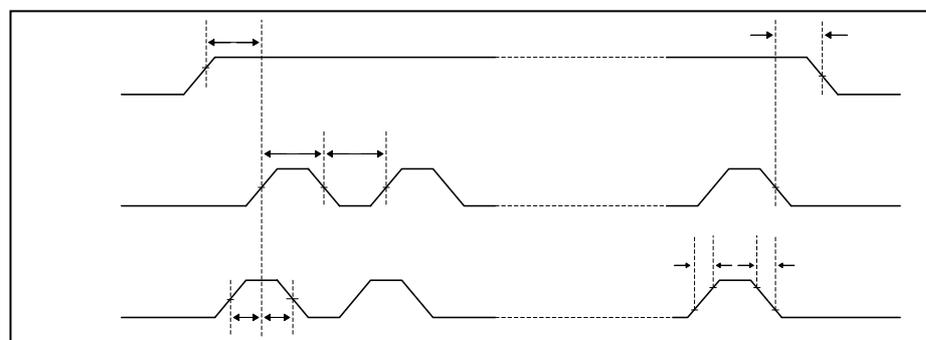
Gambar 3.16. konfigurasi data serial FM transmitter

Untuk data kontrol dengan program *counter* D_0 hingga D_{10} merupakan data untuk diatur pada program *counter* itu sendiri. Frekuensi pengiriman diatur pada data tersebut. Dengan D_{10} merupakan MSB dan D_0 merupakan LSB. Pada data kontrol MONO merupakan bagian kontrol multiplexer. Dalam kontrol ini sinyal stereo dapat dirubah menjadi monaural atau bahkan sebaliknya dari monaural menjadi stereo. Pada data kontrol phase detector atau pada konfigurasi ditulis PD_0 dan PD_1 digunakan sebagai kontrol kekuatan output *charge pump* pada phase comparator. Sedangkan untuk test mode merupakan data untuk test LSI. Untuk masukan data serial dapat diperhatikan pada gambar di bawah ini



Gambar 3.17. Input data serial

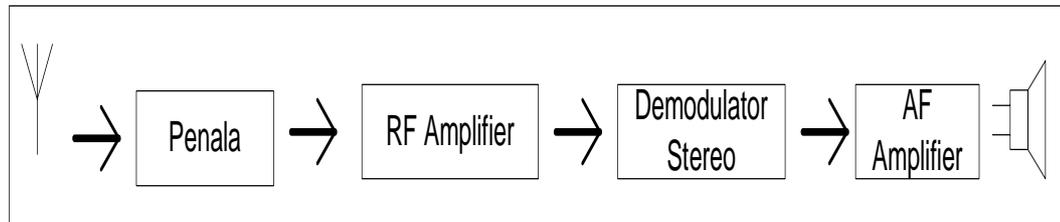
dengan timing untuk data serial seperti gambar di bawah ini.



Gambar 3.18. Timing data serial

3.2. FM Receiver

Pada dasarnya, cara kerja dari penerima FM ini hampir sama seperti cara kerja pengirim FM. Pada penerima FM ini, sistem antena menerima sinyal radio frekuensi yang kemudian diubah menjadi sinyal output yang berupa frekuensi *audio* stereo. Blok diagram penerima FM dapat dilihat pada gambar di bawah ini.



Gambar 3.20. Diagram FM Receiver

Pada tugas akhir ini, tidak menggunakan rangkaian persis seperti pada bagan di atas. Akan tetapi menggunakan *tuner* yang sudah jadi dan juga menggunakan rangkaian mikrokontroler untuk mencari frekuensi. *Tuner* yang digunakan bernomor seri 2003M86 yang sudah berisi FM frekuensi *synthesizer*. Seperti pada gambar di bawah ini.



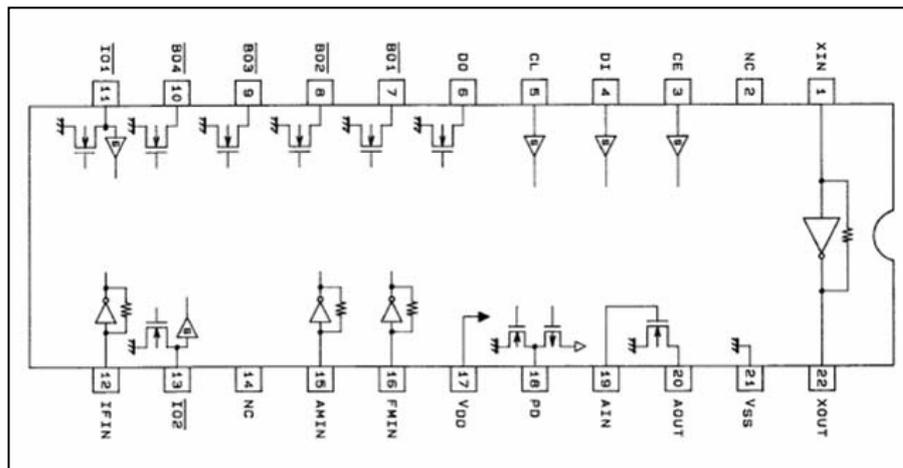
Gambar 3.21. Tuner FM

3.2.1. FM Frequency Synthesizer

FM frekuensi *synthesizer* atau lebih dikenal dengan penyusunan frekuensi FM bukan merupakan sebuah pembangkit frekuensi seperti istilah osilator, tetapi frekuensi *synthesizer* merupakan sebuah pengubah frekuensi. Pengubah frekuensi ini menggunakan suatu loop dengan PLL dan *digital counters* dalam suatu system

umpan balik kesalahan fasa yang menjaga bahwa keluaran akan berjalan menurut suatu hubungan fasa yang telah ditentukan terhadap sinyal *reference*. Kestabilan frekuensi keluaran ditentukan oleh kestabilan dari osilator *reference*, yang biasanya merupakan rangkaian osilator dengan pengaturan kristal.

Dalam tugas akhir ini menggunakan LC 72131 sebagai FM synthesizer dari SANYO. Untuk lebih jelasnya dapat dilihat pada gambar di bawah ini.

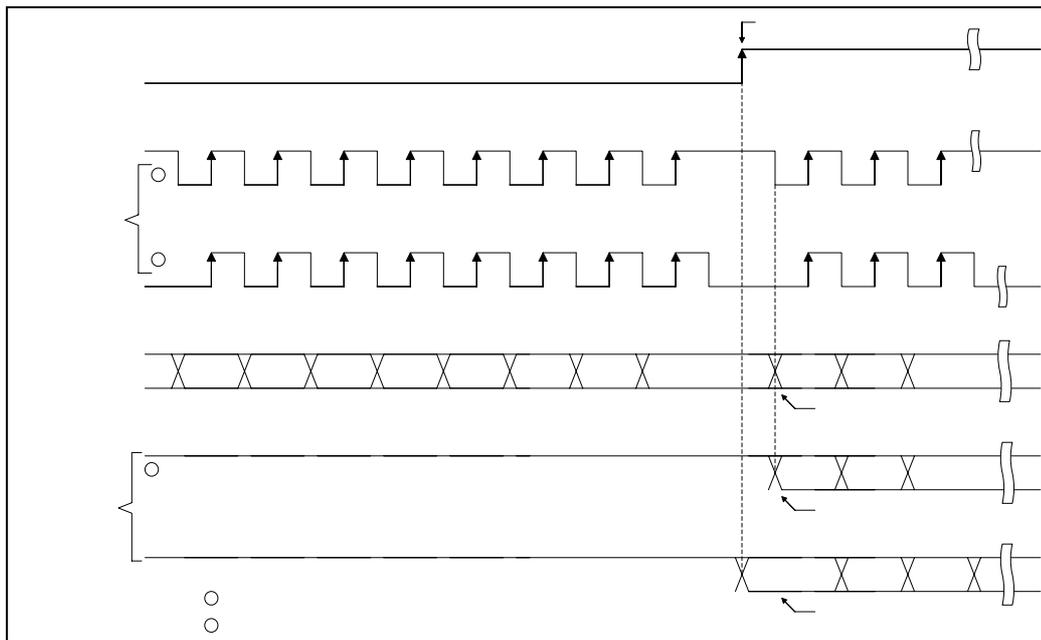


Gambar 3.22. LC 72131

LC 72131 ini merupakan IC frekuensi *synthesizer* yang menggunakan \square omput PLL yang digunakan sebagai *tuner* pada radio.

3.2.2. Programming LC 72131

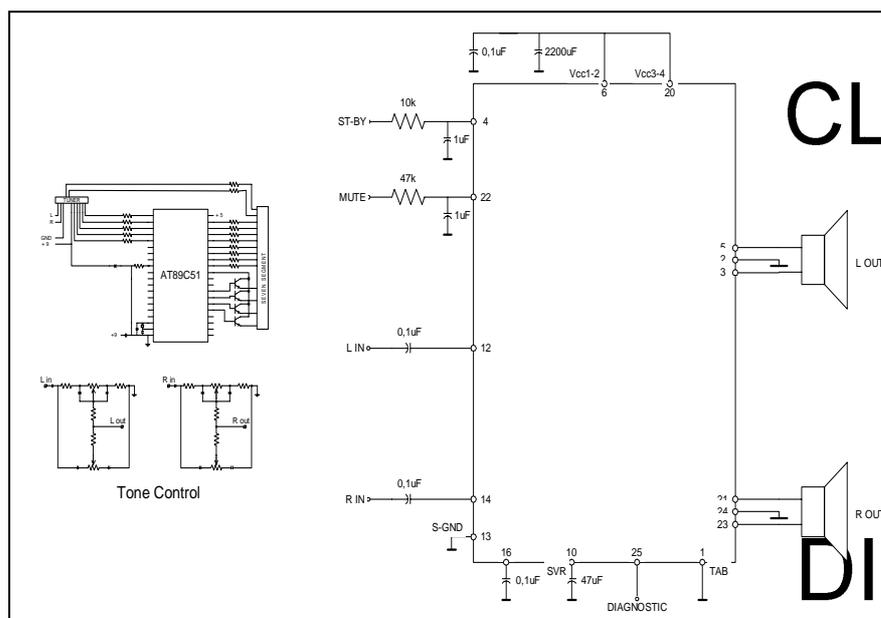
Sebuah *chip* mikrokontroler digunakan sebagai input serial data pada pin 15, 16 dan 17. *Chip* ini tidak memiliki memori yang besar seperti \square omputer akan tetapi cukup untuk sebagai input serial data. *Processor control* Atmel AT89C51 dipilih dari beberapa jenis IC yang ada di Atmel, karena memiliki *port* yang cukup untuk I/O pada serial data dengan ukuran fisik yang cukup kecil dibandingkan dengan jenis yang sama. Dengan konfigurasi masukan data serial pada gambar di bawah ini.



Gambar 3.23. Konfigurasi input data serial tuner FM **CE**

3.2.3. Skematik Rangkaian Receiver

Pada skematik PCB penerima menggabungkan IC prosesor sebagai pengontrol frekuensi dengan IC *single chip* penguat menjadi satu PCB. Untuk lebih jelasnya dapat dilihat pada gambar di bawah ini.



Gambar 3.24. Skematik Rangkaian Receiver