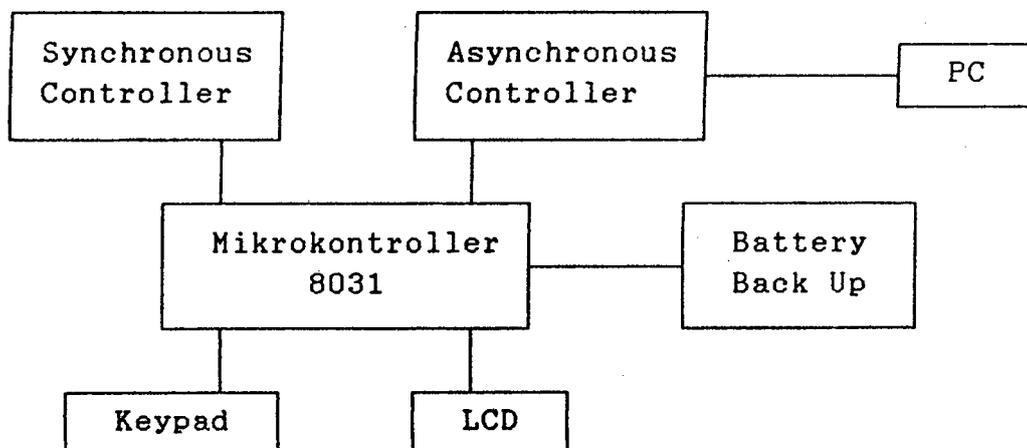


### III. PERENCANAAN PERANGKAT KERAS

Pada bab ini membahas perencanaan untuk pembuatan perangkat keras, yang mana perangkat keras tersebut mempunyai blok diagram sebagai berikut:



GAMBAR 3-1

#### BLOK DIAGRAM RANGKAIAN

Pada bagian asynchronous controller tergabung bersama dengan mikrokontroller 8031, sedangkan bagian synchronous controller diletakkan pada card yang terpisah.

Cara kerja rangkaian secara umum adalah sebagai berikut: Pada saat awal, perintah diterima melalui keypad.

dan dengan bantuan LCD perintah tersebut dapat diperiksa kebenarannya (perintah tersebut akan ditampilkan di LCD). Jika diinginkan penerimaan data asinkron, maka mikrokontroler akan mempersiapkan asynchron controller untuk menerima data. Apabila data telah diterima, maka data tersebut langsung dapat diolah oleh mikrokontroler sesuai dengan perintah yang diinginkan selanjutnya. Hal ini berlaku juga untuk penerimaan data jenis sinkron.

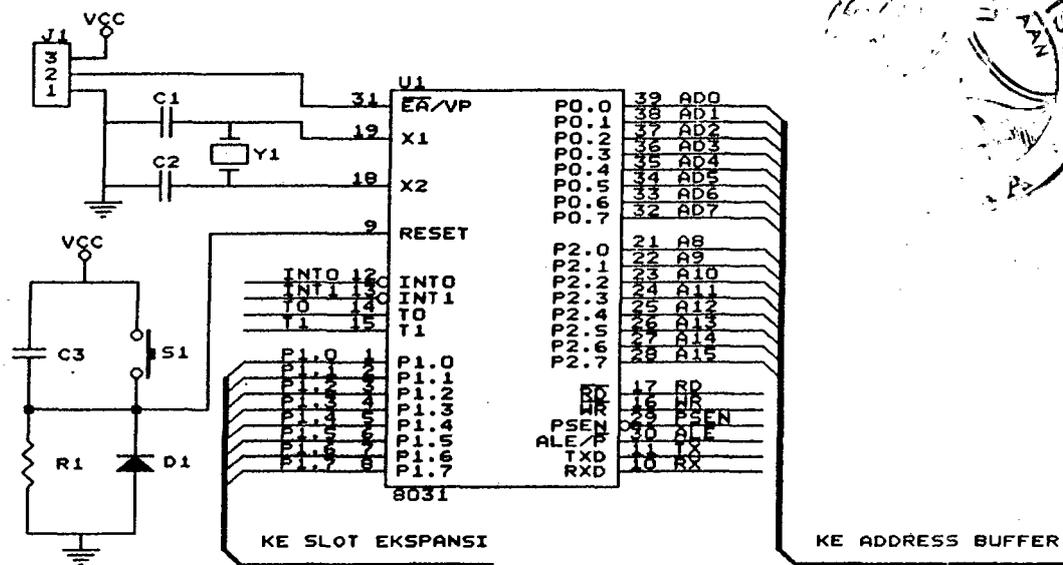
Bagian-bagian seperti yang terlihat pada gambar 3-1 dapat digolongkan menjadi beberapa bagian pokok, yaitu:

- Bagian mikrokontroler,
- Bagian address buffer dan memori unit,
- Bagian keypad dan serial unit.

Gambar perencanaan perangkat keras secara lengkap terdapat pada akhir bab ini, yaitu pada gambar 3-6.

## 1. PERENCANAAN MIKROKONTROLLER

Mikrokontroler yang digunakan adalah berjenis 8031AH, dimana dalam perencanaan kali ini port 0 dan port 2 digunakan sebagai address (sebesar 16 bit), yaitu dari A0 sampai dengan A15, sedangkan port 1 digunakan sebagai input/output sebesar 8 bit yang nantinya dihubungkan dengan rangkaian keypad. Gambar perencanaan mikrokontroler tersebut terlihat pada gambar 3-2. 8031AH membutuhkan beberapa rangkaian penunjang, seperti rangkaian reset dan osilator. Kedua rangkaian tersebut akan dibahas dalam sub bab ini.



GAMBAR 3-2

## PERENCANAAN MIKROKONTROLLER

1.1 Perencanaan Clock

Pin 19 (X1) dan pin 18 (X2) masing-masing berfungsi sebagai input dan output dari single state inverter (internal). Dengan menambahkan komponen diluar 8031AH, yaitu kristal sebesar 11.059 Mhz dan dua buah kapasitor sebesar 30 pF, akan terbentuk Pierce Osilator (lihat gambar 3-2). Osilator yang dihasilkan akan mengaktifkan pembangkit clock (internal).

1.2 Rangkaian Reset

Rangkaian reset yang direncanakan adalah rangkaian yang dapat menghasilkan Schmitt Trigger minimal

sebesar 24 periode oscillator, dimana pulsa trigger yang dihasilkan akan diinputkan pada pin 9. Rangkaian reset tersebut, terdiri dari dua komponen utama, yaitu sebuah kapasitor dan sebuah resistor yang masing-masing bernilai 10  $\mu$ F dan 10 K Ohm (lihat gambar 3-1).

Pada saat awal VCC diberi tegangan, maka timbul arus yang melalui kapasitor, arus ini turut mengisi kapasitor. Tegangan pada pin 9 (RESET) adalah VCC dikurangi dengan tegangan pada kapasitor. Oleh karena pengisian terus berlangsung dan tegangan kapasitor terus meningkat, maka tegangan pin 9 terus menurun (menuju nol).

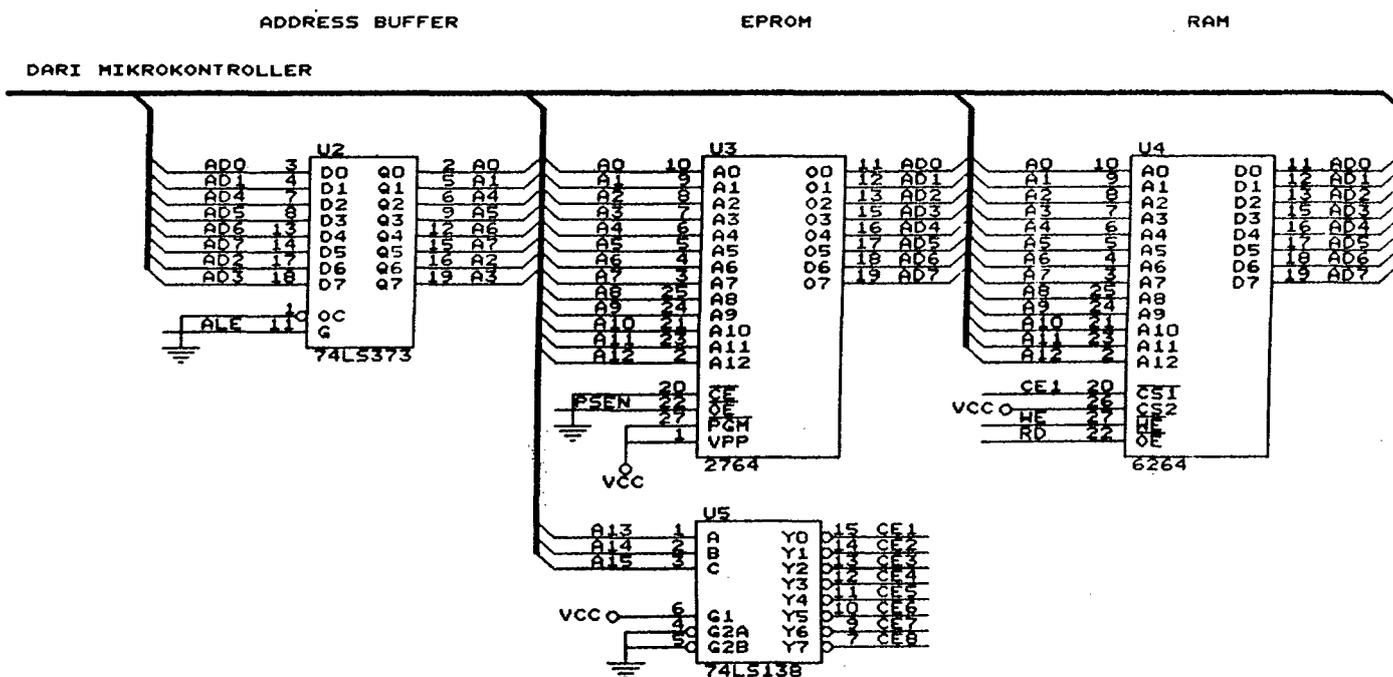
Oleh karenanya makin besar kapasitor, maka makin lama penurunan tegangan pin 9 menuju ke nol. Hal ini terjadi pula sebaliknya, yaitu jika kapasitor yang disediakan kecil, maka pin 9 dengan cepat dapat mencapai nol. Waktu reset yang dibutuhkan kurang lebih 24 perioda oscillator.

## 2. PERENCANAAN ADDRESS BUFFER DAN MEMORI UNIT

Berdasarkan gambar 3-1 diatas, terlihat bahwa 8031AH direncanakan untuk mengaddress sebesar 16 bit, yaitu dengan menggunakan port 0 dan port 2.

Port 0 mempunyai output address dan data yang masih harus dipisahkan, yaitu A0 sampai dengan A7, sedangkan untuk Port 2 mempunyai address dari A8 sampai

dengan A15. Oleh karena itu Port 0 harus dihubungkan dengan address buffer (IC 74LS373), output dari address buffer tersebut bersama-sama dengan port 2 dapat dihubungkan dengan komponen secara langsung, seperti yang terlihat pada gambar 3-3.



GAMBAR 3-3

PERENCANAAN ADDRESS BUFFER DAN MEMORI UNIT

2.1 EPROM (2764)

Pada 8031AH tidak disediakan internal program memori (ROM), jadi harus disediakan dari luar (eksternal). Untuk itu pin  $\overline{EA}$  dihubungkan dengan ground

yang berarti 8031AH akan mengakses program memori eksternal, jika pin  $\overline{EA}$  tersebut dihubungkan dengan VCC, maka 8031AH akan mengakses program memori internal.

EPROM yang dipergunakan mempunyai besar 8 KByte, maka address yang diperlukan sebesar 13 bit, yaitu A0 sampai A12. Untuk dapat membaca instruksi yang telah tersimpan didalam EPROM dibutuhkan sinyal  $\overline{PSEN}$  yang berasal dari 8031AH. Setelah  $\overline{PSEN}$  dikirimkan, maka instruksi yang dikeluarkan oleh EPROM dikirimkan ke 8031AH melalui A0 sampai dengan A7, pin 20 (chip enable) dari EPROM ini digroundkan, agar EPROM senantiasa diaktifkan.

## 2.2 Decoder (74LS138)

Untuk mengaktifkan beberapa komponen secara bergantian, maka diperlukan komponen tambahan yang dapat memilih komponen yang diperlukan, yaitu dengan mengirimkan sinyal low pada masing-masing chip select (CS) komponen. Sinyal ini dapat disediakan oleh sebuah decode. Input dari decode hanya pin 1, pin 2 dan pin 3 (A, B dan C), sedangkan untuk  $G1$  dihubungkan langsung dengan VCC, dan untuk  $\overline{G2A}$  serta  $\overline{G2B}$  dihubungkan dengan ground.

Dengan mempergunakan A13, A14 dan A15 sebagai input decode (A, B dan C), maka output  $\overline{Y0}$  sampai dengan  $\overline{Y7}$  memiliki rentangan address sebagai berikut:

**TABEL 3.1**  
**DECODER DAN JANGKAUAN ADDRESS**

C	B	A	Jangkauan Address	CE	Komponen
0	0	0	0000H - 1FFFH	Y0	RAM 6264
0	0	1	2000H - 3FFFH	Y1	IC 8251A
0	1	0	4000H - 5FFFH	Y2	-
0	1	1	6000H - 7FFFH	Y3	-
1	0	0	8000H - 9FFFH	Y4	-
1	0	1	A000H - BFFFH	Y5	-
1	1	0	C000H - DFFFH	Y6	LCD
1	1	1	E000H - FFFFH	Y7	-

### 2.3 RAM (6264)

RAM yang digunakan mempunyai kapasitas 8 KByte, maka address yang diperlukan sebanyak 13 bit, antara A0 sampai A12. Untuk mengaktifkan RAM ini, dibutuhkan sinyal pada pin 20 (chip enable). Jika sinyal ini diterima dengan kondisi low, maka RAM diaktifkan demikian pula sebaliknya. Sedangkan untuk pembacaan dan penulisan dibutuhkan dua sinyal yang berbeda, yaitu  $\overline{WE}$  dan  $\overline{RD}$ . Kedua sinyal  $\overline{WE}$  dan  $\overline{RD}$  tersebut dikirimkan oleh 8031AH. Data yang akan ditulis atau dibaca dihubungkan pula oleh 8031AH melalui ADO sampai dengan AD7.

### 3. PERENCANAAN KEYPAD DAN SERIAL UNIT.

Serial unit adalah komponen yang terpisah dari minimum sistem. Karena serial pada minimum sistem (RXD dan TXD) dipergunakan secara khusus untuk mendeteksi



yaitu 8251A. 8251A yang dipakai tidak difungsikan secara maksimal, artinya ada beberapa fasilitas yang disediakan (lewat pin-pinnya) tidak digunakan, karena 8251A ini hanya direncanakan untuk mendeteksi keberadaan serial data berjenis sinkron dan tidak direncanakan untuk komunikasi data.

**3.1.1 Clock.** Untuk dapat mengaktifkan 8251A, maka 8251A membutuhkan clock. Clock tersebut dapat diambil dari minimum sistem yang menyediakan tiga jenis clock, yaitu clock yang berasal dari ALE (Address Latch Enable), TO (Timer 0) atau XTAL2 (sinyal output dari kristal). Oleh karena itu pada card direncanakan 8251A dapat memilih salah satu dari clock yang disediakan dengan cara memasang header dan jumper.

Alternatif terbaik dalam pengambilan clock adalah dari ALE atau dari XTAL2, kalau clock diambil dari timer 0 akan membutuhkan tambahan perangkat lunak lagi. Karakteristik dari kedua output tersebut dapat dilihat pada tabel-tabel berikut:

**TABEL 3.2**

**HASIL PENGUKURAN SINYAL CLOCK PADA 8031AH**

Kristal	VCC	XTAL2	Amplitudo
11.0590 MHz	4.5V	11.0586 MHz	0.48 V
12.0000 Mhz	4.5V	11.9998 MHz	0.48 V

**TABEL 3.3**  
**HASIL PENGUKURAN SINYAL ALE**

Kristal	VCC	ALE	Amplitudo
11.0590 Mhz	4.5V	1.8431 MHz	3.5V
12.0000 Mhz	4.5V	1.9612 MHz	3.5V

Dari kedua tabel diatas, maka 8251A akan menggunakan clock dari sinyal clock dari 8031 (XTAL2), oleh karena frekuensi yang dibentuk cukup tinggi dan amplitudonya cukup besar. Sinyal ALE dapat digunakan sebagai sinyal clock alternatif (pilihan lain) dari 8251A.

**3.1.2 Reset.** Pada 8251A, kondisi reset dapat dicapai dengan dua cara, yaitu dengan bantuan perangkat lunak dan perangkat keras. Untuk perangkat lunak akan dibahas pada bab berikutnya, sedangkan perangkat keras yang menyebabkan kondisi reset adalah dihubungkan pin RESET dari 8251A dengan pin RST dari 8031AH, sehingga dengan diresetnya 8031AH, 8251A juga ikut mengalami kondisi reset.

**3.1.3 Data.** Pada 8251A, data dapat dibaca atau ditulis melalui D0 sampai dengan D7, oleh karena itu D0 - D7 pada 8251A dihubungkan dengan AD0 - AD7 dari 8031AH. Sinyal yang berguna untuk menentukan pembacaan atau penulisan (pin  $\overline{WR}$  /  $\overline{RD}$ ) dari 8251A dihubungkan dengan sinyal pembacaan atau penulisan

(pin  $\overline{WR}$  /  $\overline{RD}$ ) dari 8031AH.

**3.1.4 Chip Select dan Control/Data.** Chip select pada 8251A dihubungkan dengan output Y1 dari IC 74LS138 (lihat tabel 3.1), sedangkan Control/Data dihubungkan dengan A0 (output dari IC 74LS373), sehingga Control/Data serta Chip selectnya mempunyai address sebagai berikut:

**TABEL 3.4**  
**ADDRESS UNTUK CONTROL/DATA**

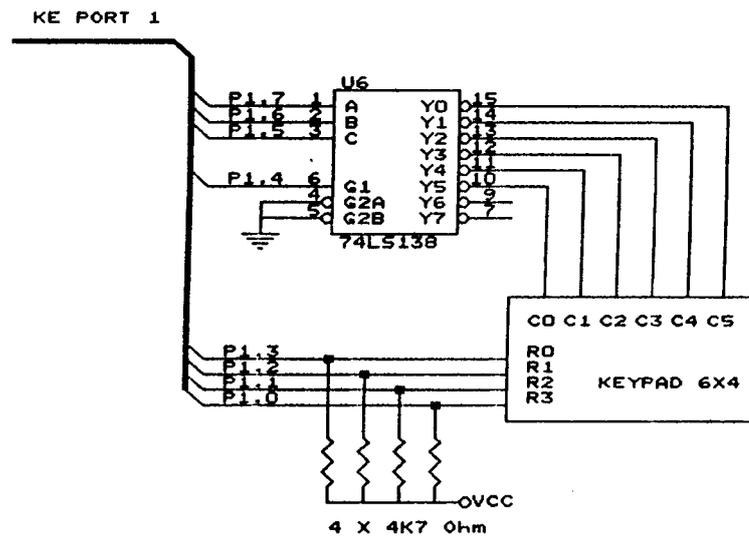
C/D	RD	WR	CS	Address	Fungsi
0	0	1	0	2000H	8251A data => data bus
0	1	0	0	2000H	Data bus => 8251A data
1	0	1	0	2001H	Status => data bus
1	1	0	0	2001H	Data bus => control

### 3.2 Keypad

Keypad yang akan dibentuk adalah keypad dengan 16 buah tombol tekan (push button), ke-16 tombol tersebut diatur pemakaiannya dengan bantuan manipulasi perangkat lunak serta dibantu dengan sebuah IC decode (74LS138).

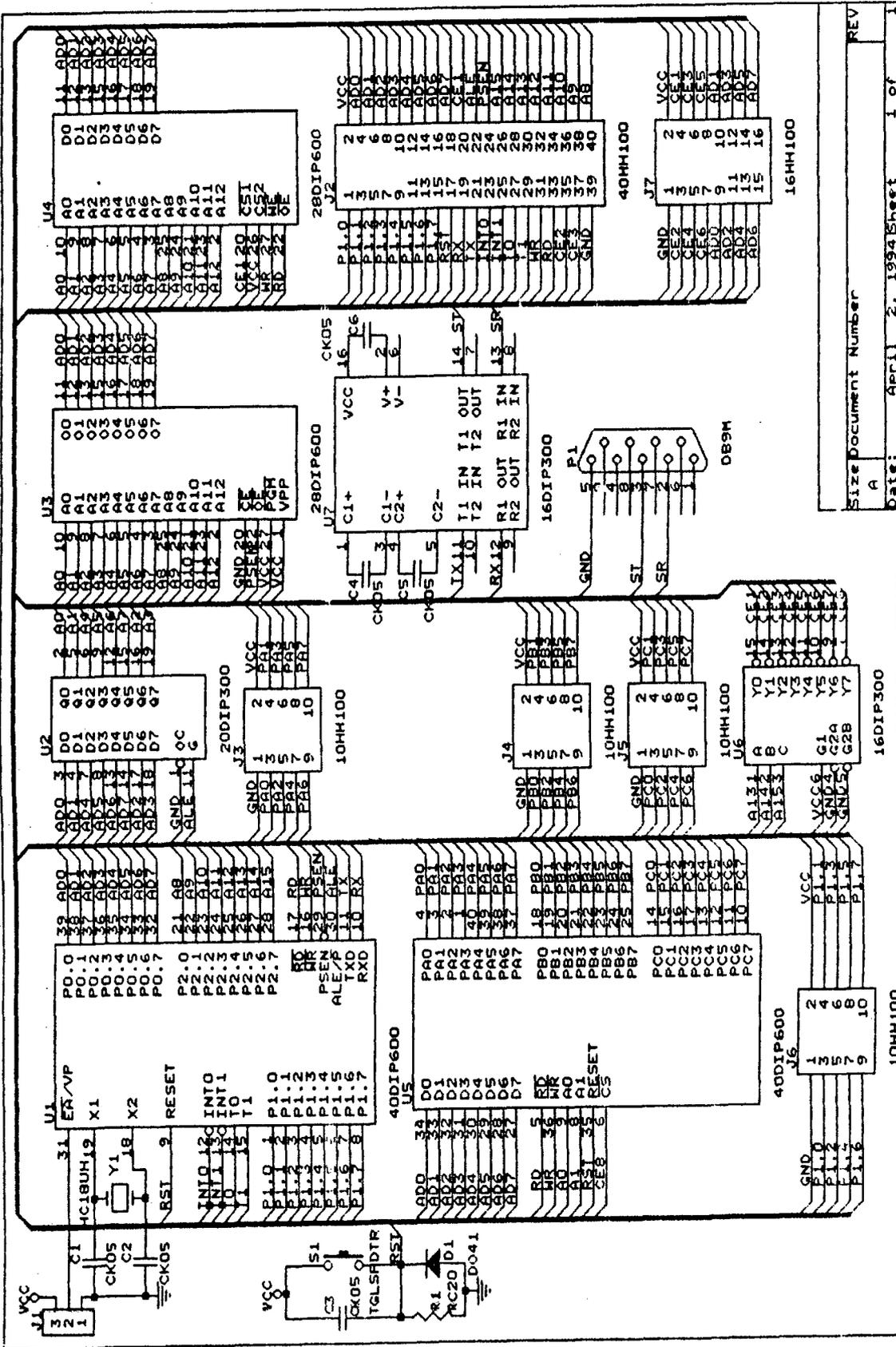
Input dan output data baik dari keypad ke minimum sistem maupun sebaliknya memakai port 1 (8 bit), dimana 4 bit pertama digunakan untuk input dari keypad ke minimum sistem dan 4 bit terakhir digunakan untuk output dari minimum sistem ke keypad.

Pada rangkaian keypad ini, digunakan 4 buah resistor dengan harga masing-masing 4K7 Ohm, yang berguna sebagai resistor pull up. Pin P1.4 digunakan untuk mengaktifkan dekoder 74LS138, yaitu dengan memberikan sinyal high pada pin 6 (IC 74LS138). Gambar perencanaan dapat dilihat pada gambar 3-5.



**GAMBAR 3-5**

**PERENCANAAN KEYPAD**



GAMBAR 3-6  
RANGKAIAN MINIMUM SISTEM

Size Document Number  
A  
Date: April 2, 1994 Sheet 1 of 1  
REV