

II. TEORI PENUNJANG

1. FAKTOR DAYA

Faktor daya (k_p) didefinisikan sebagai perbandingan antara daya rata-rata yang diukur pada terminal dengan perkalian dari nilai rms tegangan dan arus pada terminal tersebut. Faktor ini menampilkan efek distorsi, harmonisa dan pergeseran fasa antara tegangan dan arus. Dengan rumus, faktor daya dapat dituliskan:

$$K_p = \frac{\langle p(t) \rangle}{V_{rms} I_{rms}} = \frac{\langle p(t) \rangle}{S}^1$$

di mana :

$\langle p(t) \rangle$ = daya rata-rata

S = daya sesungguhnya yang diperoleh dari V_{rms} dikalikan dengan I_{rms} .

Dengan mengetahui besarnya faktor daya dapat diketahui keefektifan daya yang dipakai. Kemampuan sumber dapat dinyatakan dalam tegangan dan arus rms

1. Kassakian, John G., Schlecht, Martin F., Verghese, George C. 1991. Principles of Power Electronics. (Addison-Wesley Inc), hal 54

karena pada umumnya sumber daya mempunyai batasan termal dan resistor mengalami kerugian mekanis.

$$\text{Bila } v_s = V_s \sin \omega t$$

$$i_s = I_s \sin (\omega t + \theta)$$

maka daya rata-rata ini disebut sebagai daya sesungguhnya, P , adalah:

$$P = \langle p(t) \rangle = \frac{1}{T} \int_0^T v_s(t) i_s(t) dt$$

$$= \frac{V_s I_s}{2} \cos \theta$$

$$= V_{s_{\text{rms}}} I_{s_{\text{rms}}} \cos \theta = S \cos \theta$$

Untuk bentuk tegangan dan arus sinusoidal pada frekuensi yang sama, $\cos \theta$ disebut *displacement power factor*. Sedang sudut θ disebut sebagai sudut power faktor. Jika $\theta > 0$ (beban induktif), arus tertinggal dari tegangan seiring waktu dan akibatnya terjadi *lagging power factor*. Sedang $\theta < 0$ (beban kapasitif) mengakibatkan *leading power factor*. Sebagai tambahan pada daya sesungguhnya P , besarnya daya reaktif Q didefinisikan sebagai:

$$Q = V_{s_{\text{rms}}} I_{s_{\text{rms}}} \sin \theta = S \sin \theta$$

2. *ibid*, hal 55

3. *ibid*, hal 55

Daya total secara matematis didefinisikan :

$$P + jQ = V_{s_{rms}} I_{s^*_{rms}} = S^4$$

Karena pengaruh beban tidak linier misalkan pada rangkaian elektronika daya, jarang terjadi jika gelombang tegangan dan arus keduanya berbentuk sinus (ada harmonisanya), maka konsep faktor daya tidak lengkap jika hanya memperhatikan *displacement power faktor*.

Dengan anggapan bahwa distorsi terjadi pada satu variabel sedang variabel yang lain sinusoidal, maka jika dimisalkan bentuk gelombang tegangan berbentuk sinus berarti:

$$v(t) = V_s \sin \omega t$$

$$i(t) = \sum_{n=1}^{\infty} I_n \sin(n\omega t + \theta_n)$$

$$= I_1 \sin(\omega t + \theta_1) + \sum_{|n| \geq 2} I_n \sin(n\omega t + \theta_n)$$

maka daya rata-rata adalah:

$$\langle p(t) \rangle = \frac{1}{T} \int_0^T v(t) i(t) dt = \frac{V_s I_1}{2} \cos \theta_1^5$$

$$= V_{s_{rms}} I_{1_{rms}} \cos \theta_1$$

4. *ibid*, hal 56

5. *ibid*, hal 56

dimana $\cos \theta$ adalah faktor pergeseran ($k\theta$), dan $I_{1\text{rms}}$ adalah besarnya arus i_{rms} dari komponen fundamental. Dengan memfaktorkan I_{rms} kita dapatkan:

$$\langle p(t) \rangle = V_{s\text{rms}} I_{\text{rms}} \frac{I_{1\text{rms}}}{I_{\text{rms}}} \cos \theta = S \text{ kd } k\theta \quad 6$$

$$\text{kd} = \frac{I_{1\text{rms}}}{I_{\text{rms}}} \quad ; \quad \text{disebut faktor distorsi}$$

Satu pengukuran distorsi pada bentuk gelombang disebut *total harmonic distortion (THD)*, yang didefinisikan sebagai

$$\text{THD} = \sqrt{\frac{\sum_{n=1} I_{n\text{rms}}^2}{I_{1\text{rms}}^2}} \quad 7$$

dimana I_n adalah amplitudo komponen harmonik ke- n dari arus. Secara praktis, THD adalah akar kuadrat dari ratio daya yang akan didisipasi oleh resistor karena distorsi daya yang disebabkan oleh komponen fundamental.

Dari definisi THD di atas, maka kd sebagai:

$$\text{kd} = \sqrt{\frac{1}{1+(\text{THD})^2}} \quad 8$$

6. *ibid*, hal 57

7. *ibid*, hal 58

8. *ibid*, hal 58

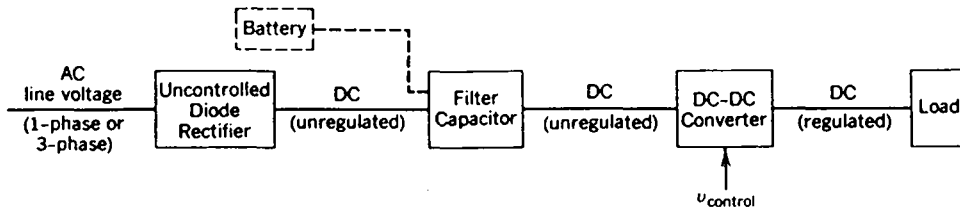
Distorsi yang disebabkan oleh harmonik ini tidak saja mengurangi harga faktor daya tetapi juga menimbulkan interferensi pada operasi konverter atau alat lain sebagai noise dalam rangkaian kontrol.

2. KONVERTER DC-DC

Konverter DC-DC banyak digunakan pada power suplai dc dan pada aplikasi penggerak motor. Input konverter ini adalah tegangan yang tidak dapat diatur, yang diperoleh dari penyearahan tegangan jala-jala dan karenanya akan berfluktuasi sesuai dengan besarnya tegangan jala-jala. Mode switch pada konverter DC-DC digunakan untuk mengubah tegangan dc yang tidak dapat diatur ke tegangan dc yang dapat diatur pada tegangan yang diinginkan. Macam-macam konverter DC-DC yaitu :

1. konverter step down (buck converter)
2. konverter step up (boost converter)
3. konverter step down/up (buck-boost converter)
4. konverter cuk
5. konverter jembatan penuh (full bridge)

Dari semuanya itu konverter step-up dan step-down merupakan topologi dasar. Buck-boost dan cuk adalah kombinasi konverter step-up dan step-down. Sedang konverter jembatan penuh diperoleh dari konverter step-down. Blok diagram dapat dilihat pada gambar 2-1.



GAMBAR 2-1⁹

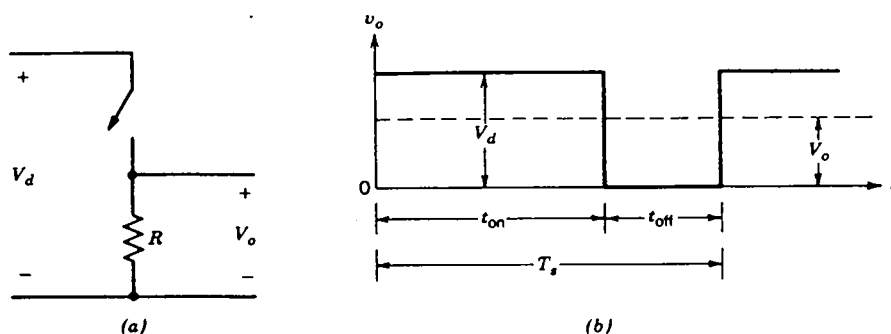
SISTEM KONVERTER DC-DC

Pada output konverter, filter diperlakukan sebagai bagian integral dari konverter dc-dc. Output dianggap untuk mensuplai beban yang dapat digantikan oleh resistansi yang sama seperti mode switch pada power suplai dc.

2.1 Pengontrolan Konverter DC-DC

Pada konverter dc-dc, output tegangan dc rata-rata harus dapat diatur sehingga sama dengan besar tegangan yang diinginkan, walaupun tegangan input dan output berubah. Konverter dc-dc mode switch menggunakan satu switch atau lebih untuk mengubah tegangan dc dari level yang satu ke level tegangan yang lain. Dengan pemberian tegangan input, tegangan output rata-rata dikontrol dengan mengatur lamanya switch on dan off (t_{on} dan t_{off}). Untuk menggambarkan konsep mode switch ini dapat dilihat pada gambar 2-2.

9. Mohan, Ned, 1994. Power Electronics
(Singapore : John Wiley & Sons), hal 64

GAMBAR 2-2¹⁰

KONVERTER DC-DC MODE SWITCH

Nilai rata-rata tegangan output V_o pada gambar tergantung pada t_{on} dan t_{off} . Salah satu metode untuk mengontrol tegangan output adalah menggunakan proses switching pada frekuensi konstan (periode waktu switching konstan $T_s = t_{on} + t_{off}$), kemudian mengatur lamanya t_{on} dan t_{off} switching. Pada metode yang disebut *Pulse Width Modulation* (*PWM*), proses ini disebut dengan cara pengaturan duty ratio switch D , yang didefinisikan sebagai rasio dari lamanya t_{on} terhadap periode waktu switching. Metode kontrol lain yang lebih umum adalah frekuensi switching (dan demikian juga periode waktu) dan t_{on} dari switch divariasikan. Metode ini hanya digunakan pada konverter dc-dc menggunakan thyristor. Pada switching PWM dengan frekuensi switching konstan, untuk mengatur switch (untuk on atau off) dihasilkan dari perbandingan

level tegangan sinyal kontrol dengan sinyal gelombang berulang. V kontrol dan bentuk gelombang berulang tampak seperti pada gambar 2-3, dimana sinyal kontrol biasanya diperoleh dengan menguatkan eror (perbedaan antara tegangan output sebenarnya dengan nilai yang diinginkan).

Frekuensi dari bentuk gelombang berulang dengan amplitudo konstan yang ditampilkan sebagai gigi gergaji, menyatakan frekuensi switching. Frekuensi ini dijaga tetap konstan pada kontrol PWM dan dipilih antara beberapa kHz sampai ratusan kHz. Jika tegangan sesaat dari sinyal eror lebih besar tegangan gelombang gigi gergaji, maka switch akan on. Sebaliknya jika tegangan sesaat dari sinyal eror lebih kecil dari tegangan gelombang gigi gergaji, maka switch akan off.

Dari gambar 2-3, duty ratio switch dapat dinyatakan :

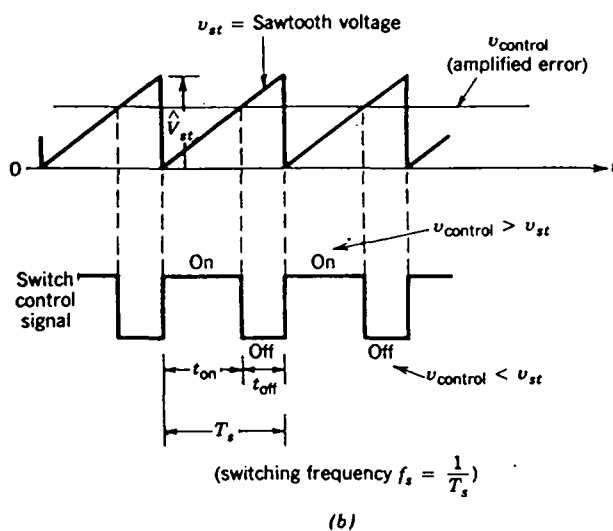
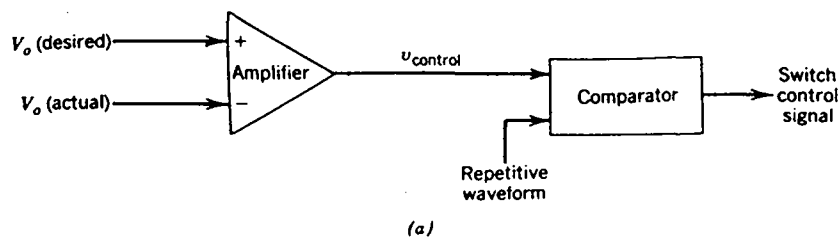
$$D = \frac{t_{on}}{T_s} = \frac{V \text{ kontrol}}{V_{st}}$$

Konverter DC-DC dapat mempunyai 2 jenis mode operasi, yaitu:

1. konduksi arus kontinu
2. konduksi arus tidak kontinu

Pada prakteknya, eror dapat beroperasi pada kedua mode operasi dengan karakteristik yang berbeda. Karenanya konverter dan kontrolnya harus didisain

berdasarkan kedua mode operasi tersebut.



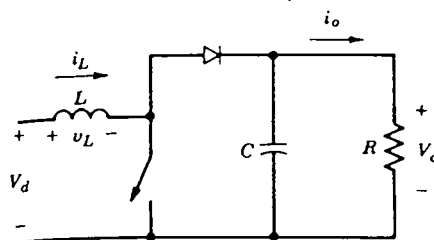
GAMBAR 2-3¹¹

MODULASI LEBAR PULSA

2.2 Konverter Step-up

Aplikasi utama untuk konverter step-up ini adalah power suplai dc, tegangan output dari konverter ini selalu lebih besar daripada inputnya. Gambar konverter step-up ini dapat dilihat pada gambar 2-4.

11. ibid, hal 65

GAMBAR 2-4¹²

KONVERTER STEP-UP

Pada switch on, dioda dibiaskan terbalik, sehingga mengisolasi output. Input memberikan energi kepada induktor. Saat switch off, output menerima energi dari induktor dan input. Dalam analisa *steady state*, kapasitor filter output dianggap sangat besar untuk memastikan tegangan output konstan.

2.2.1 Mode konduksi kontinu. Dinamakan konduksi kontinu karena arus induktor mengalir secara kontinu ($i_L(t) > 0$). Gambar 2-5 menunjukkan bentuk gelombang steady-state untuk mode ini.

Dalam satu perioda waktu integral steady state tegangan induktor harus nol, maka

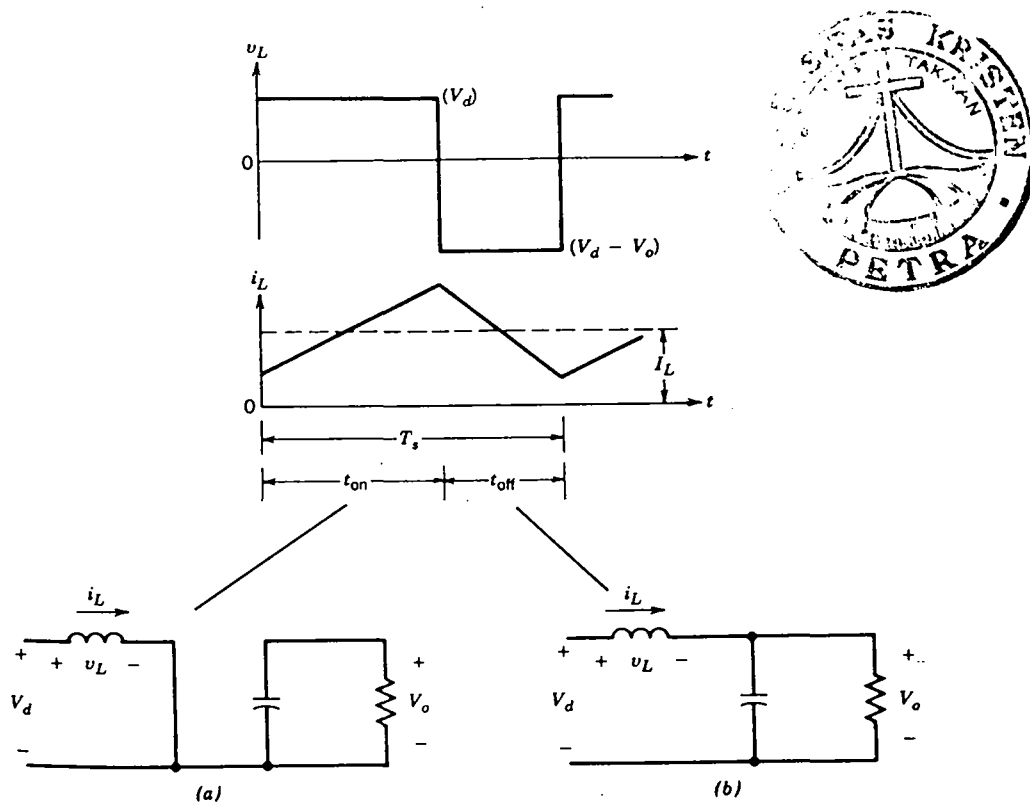
$$V_d t_{\text{on}} + (V_d - V_o) t_{\text{off}} = 0,$$

dengan membagi kedua sisinya dengan T_s , didapat:

$$\frac{V_o}{V_d} = \frac{T_s}{T_{\text{off}}} = \frac{1}{1-D} ;$$

dengan menganggap $P_d = P_o$, maka

$$V_d I_d = V_o I_o \quad \text{dan} \quad \frac{I_o}{I_d} = 1-D$$



GAMBAR 2-5¹³

MODE KONDUKSI KONTINU: (a) Switch on,
(b) Switch off

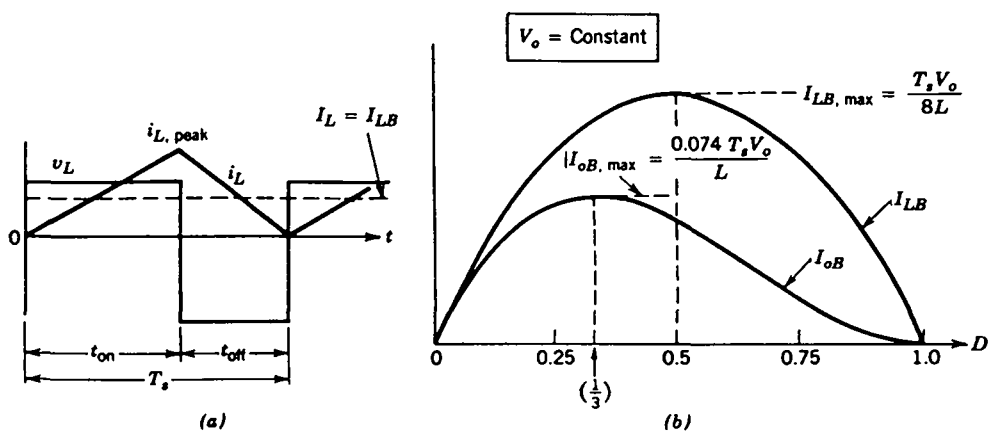
2.2.2 Batas antara mode konduksi kontinu dan tidak kontinu. Gambar 2-6 menunjukkan bentuk gelombang pada batas konduksi kontinu. Dalam mode ini i_L menuju nol pada batas interval off. Nilai rata-rata arus induktor pada batas ini adalah :

$$I_{LB} = \frac{1}{2} i_{L, \text{puncak}} = 0,5 \frac{V_d}{L} t_{\text{on}}$$

$$= \frac{T_s V_o}{2L} D (1-D)$$

Pada konverter step-up arus induktor dan arus input sama ($i_d = i_L$) dan karenanya arus output rata-rata pada batas konduksi kontinu adalah

$$I_{oB} = \frac{T_s V_o}{2L} D (1-D)^2$$



GAMBAR 2-6¹⁴

BATAS KONDUKSI KONTINU TIDAK KONTINU

Pada konverter step-up dengan V_o dipertahankan tetap konstan, pada gambar 2-6b tampak ILB dan IoB digambar sebagai fungsi dari duty ratio. Menjaga V_o tetap konstan dan mengubah-ubah duty ratio berarti bahwa tegangan input bervariasi. Gambar 2-6b menunjukkan ILB mencapai nilai maksimum pada $D = 0,5$;

$$ILB \text{ max} = \frac{T_s V_o}{8L}$$

IoB mencapai maksimum pada $D = 1/3 = 0,3333$;

$$\begin{aligned} IoB \text{ max} &= \frac{2}{27} \frac{T_s V_o}{L} \\ &= 0,074 \frac{T_s V_o}{L} \end{aligned}$$

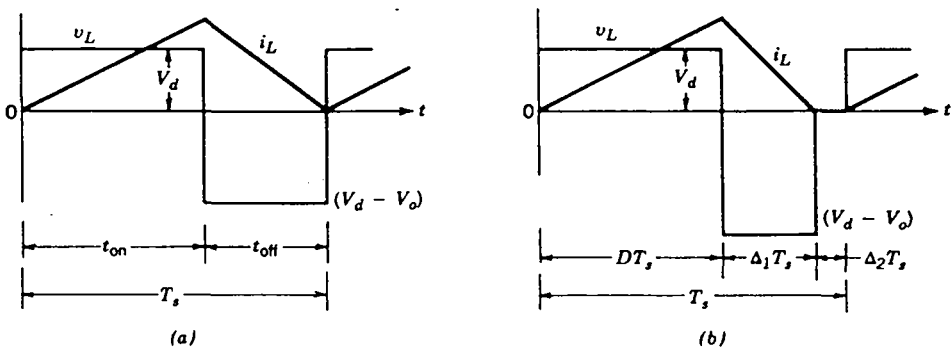
Pada nilai maksimum, ILB dan IoB dapat dituliskan:

$$ILB = 4D (1-D) ILB \text{ max} \quad \text{dan}$$

$$IoB = \frac{27}{4} D (1-D)^2 IoB \text{ max}$$

Pada gambar 2-6b juga ditunjukkan bahwa untuk D tertentu dengan V_o konstan, jika arus beban rata-rata turun di bawah IoB (dan karenanya arus induktor rata-rata di bawah ILB), maka konduksi arus akan menjadi tidak kontinu.

2.2.3 Mode Konduksi Tidak Kontinu Untuk mengerti mode konduksi tidak kontinu timbul pada saat daya beban output menurun, V_d dan D tetap konstan (pada kenyataannya D akan berubah-ubah untuk menjaga V_o konstan). Gambar 2-7 membandingkan bentuk gelombang pada batas konduksi kontinu dan tidak kontinu dengan menganggap V_d dan D konstan. Pada gambar 2-7b konduksi arus tidak kontinu timbul disebabkan oleh penurunan $P_o (=P_d)$ dan karenanya i_L lebih rendah ($=I_d$). Karena puncak amplitudo i_L sama dalam kedua mode dalam gambar 2-7, nilai i_L yang lebih rendah terjadi hanya jika V_o naik pada gambar 2-7b (sehingga i_L tidak kontinu).



GAMBAR 2-7¹⁵

BENTUK GELOMBANG KONVERTER STEP-UP:

- (a) Batas konduksi kontinu diskontinu,
 (b) konduksi diskontinu.

Jika integral dari tegangan induktor selama satu periode sama dengan nol, maka

$$V_d D T_s + (V_d - V_o) \Delta 1 T_s = 0$$

$$\frac{V_o}{V_d} = \frac{\Delta 1 + D}{\Delta 1} \quad \text{dan}$$

$$\frac{I_o}{I_d} = 1/(\Delta 1 + D) \quad \text{karena } P_d = P_o$$

Arus input rata-rata pada gambar 2-7b sama dengan arus induktor dituliskan:

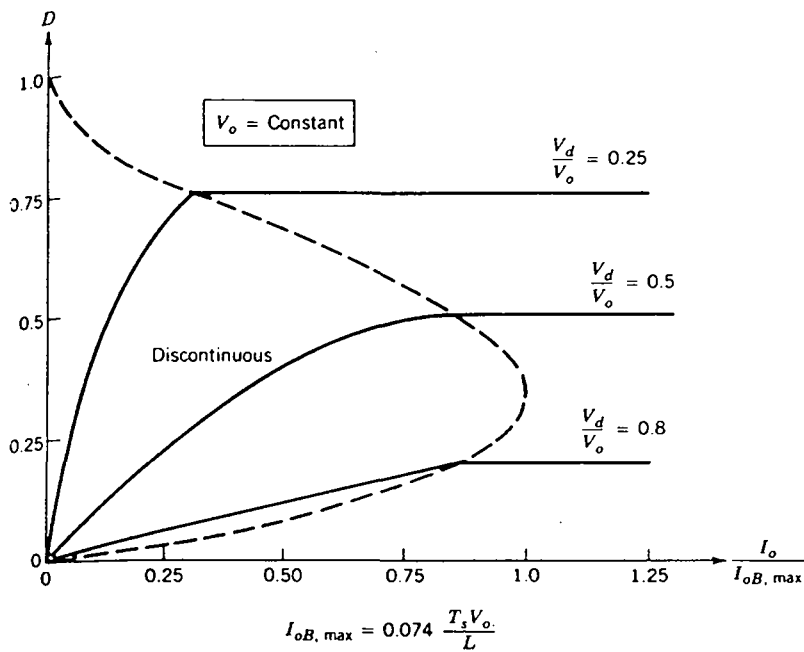
$$I_d = \frac{V_d}{2L} D T_s (D + \Delta 1)$$

$$I_o = \frac{T_s V_d}{2L} D \Delta 1$$

Dalam praktek, karena V_o dipertahankan konstan dan D berubah-ubah sesuai perubahan V_d , lebih berguna jika memperoleh duty ratio D yang diinginkan sebagai fungsi arus beban untuk nilai V_o/V_d yang bervariasi. D diperoleh dari:

$$D = \left[\frac{4}{27} \left(\frac{V_o}{V_d} \right) \left(\frac{V_o}{V_d} - 1 \right) \frac{I_o}{I_{oB \max}} \right]^{\frac{1}{2}}$$

Pada gambar 2-8, D sebagai fungsi dari $I_o/I_{oB \max}$ untuk nilai V_d/V_o yang berbeda-beda. Batas antara konduksi digambarkan dengan kurva titik-titik.



GAMBAR 2-8¹⁶

**KARAKTERISTIK KONVERTER STEP-UP
DENGAN V_o KONSTAN**

Pada mode diskontinu jika V_o tidak dikontrol selama setiap perioda waktu switching, paling sedikit

$$\frac{L}{2} i_L^2 \text{ puncak} = \frac{(V_d D T_s)^2}{2L} \quad W\text{-dt,}$$

ditransfer dari input ke kapasitor output dan beban. Jika beban tidak mampu menarik energi ini, tegangan kapasitor V_o akan meningkat sampai diperoleh keseimbangan energi. Jika bebannya sangat ringan, kenaikan V_o dapat menyebabkan kerusakan

kapasitor atau terjadinya tegangan tinggi yang berbahaya.

2.2.4 Ripple Tegangan Output. *Ripple* puncak-puncak tegangan output dapat dihitung dengan mempertimbangkan bentuk gelombang pada gambar 2-9 untuk operasi mode kontinu. Dengan anggapan bahwa semua komponen arus ripple dari dioda arus i_D mengalir melalui kapasitor dan nilai rata-ratanya mengalir melalui resistor beban, bagian yang diarsir dalam gambar 2-9 menampilkan Q .

Karenanya, tegangan ripple puncak-puncak diberikan oleh :

$$\Delta V_o = \frac{\Delta Q}{C} = \frac{I_o D T_s}{C} ;$$

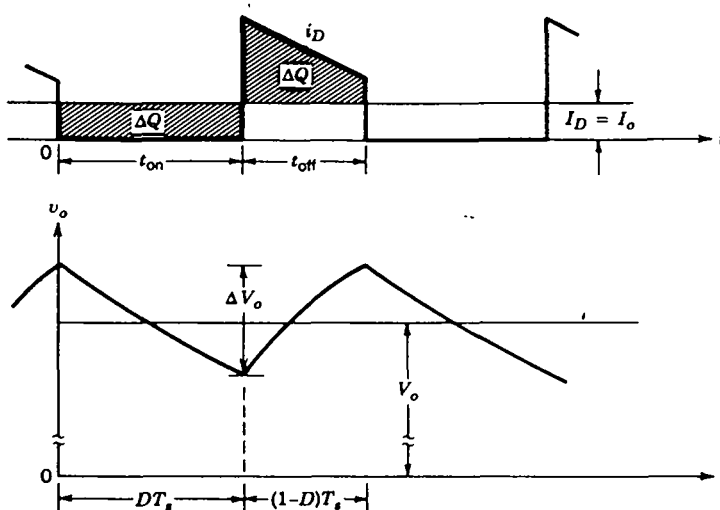
(dengan asumsi arus input konstan)

$$\Delta V_o = \frac{V_o}{R} \frac{D T_s}{C}$$

$$\frac{\Delta V_o}{V_o} = \frac{D T_s}{RC} = D \frac{T_s}{\sigma} ,$$

dimana $\sigma = RC$ time konstan

Analisis seperti ini dapat digunakan untuk mode konduksi tidak kontinu.

GAMBAR 2-9¹⁷

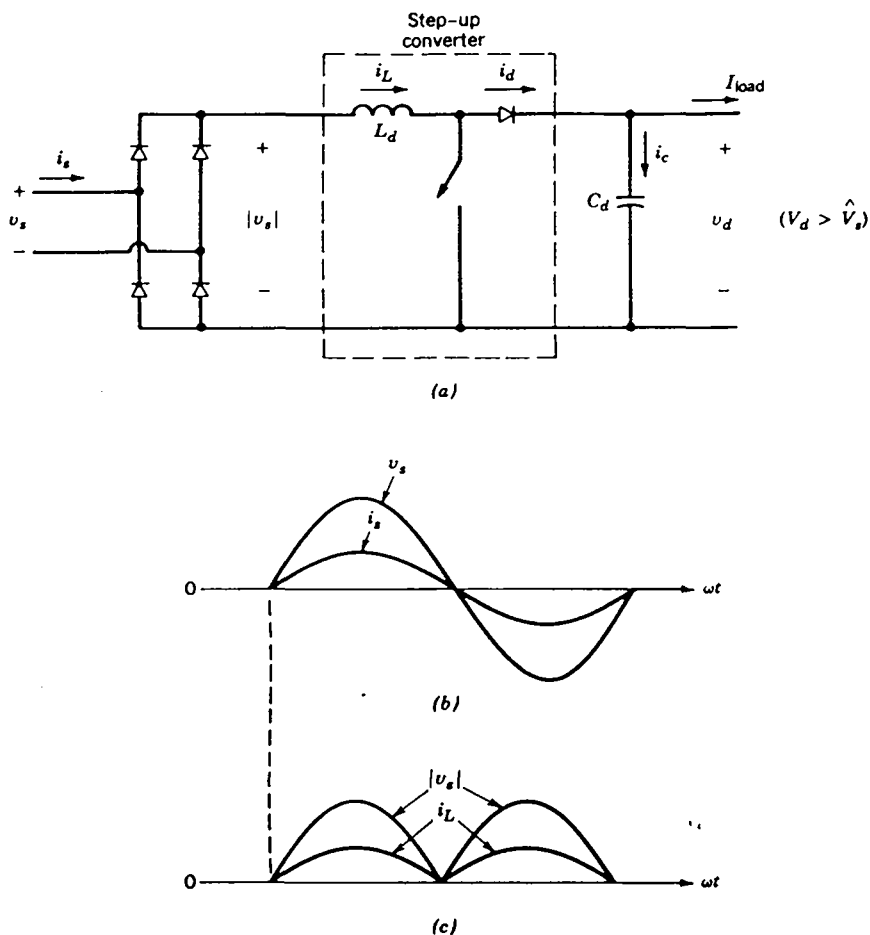
RIPPLE TEGANGAN OUTPUT KONVERTER STEP-UP

2.3 Pembentukan Arus Input

Penggunaan konverter elektronika daya untuk pembentukan arus seperti pada gambar 2-10 memungkinkan pembentukan arus input yang diperoleh dari penyearah jembatan berbentuk sinus dan sefasa dengan tegangan input. Beberapa pertimbangan yang mendasari penggunaan konverter elektronika daya adalah sebagai berikut:

- Secara umum, isolasi secara elektrik antara peralatan input dengan output dari sistem power elektronik tidak diperlukan, atau dapat diberikan pada tahap kedua konverter sebagai power suplai dc mode switch.

17. ibid, hal 80

GAMBAR 2-10¹⁸

FILTER HARMONIK AKTIF

- (a) Konverter Step-up Untuk Pembentukan arus,
 (b) bentuk gelombang sumber,
 (c) $|V_s|$ dan i_L

Dalam aplikasi diinginkan untuk menstabilkan tegangan dc pada V_d sedikit lebih besar dibanding tegangan maksimum puncak input ac.

- ^ Arus input yang diambil idealnya pada *power faktor unity* sehingga peralatan elektronika daya menyamai resistor yang disuplai oleh sumber. Hal ini berarti aliran daya selalu satu arah, dari sumber ke peralatan elektronika daya.
- ^ Biaya, kerugian daya, dan ukuran rangkaian pembentukan arus harus sekecil mungkin.

Dengan pertimbangan di atas, transformer isolasi berfrekuensi jala-jala dapat dikesampingkan. Selain itu $V_d > V_s'$ dapat diterima, dimana V_s' adalah puncak dari tegangan input ac. Karena itu pilihan paling tepat untuk pembentukan arus ini adalah rangkaian konverter step-up, yang ditunjukkan pada gambar 2-10a. C_d digunakan untuk meminimasi ripple pada V_d dan memenuhi kebutuhan penyimpanan energi dari sistem elektronika daya. Komponen frekuensi tinggi untuk arus output secara efektif telah difilter oleh C_d .

Pada input, arus i diinginkan berbentuk sinus dan sefasa dengan V_s pada gambar 2-10b. Karenanya, output penyearah jembatan pada gambar 2-10a, yaitu i_L dan $|V_s|$ diinginkan mempunyai bentuk gelombang yang sama seperti gambar 2-10c. Kerugian daya pada penyearah jembatan dan dc-dc konverter cukup kecil sehingga dapat diabaikan dalam analisa teori. Dari bentuk gelombang pada gambar 2-10b dimana $V_s' = \sqrt{2} V_s$ dan $I_s' = \sqrt{2} I_s$, daya input $P_{in}(t)$ dari sumber ac

adalah:

$$P_{in}(t) = V_s \hat{I}_s |\sin \omega t| \cdot I_s \hat{I}_s |\sin \omega t|$$

$$= V_s I_s - V_s I_s \cos 2\omega t$$

Karena harga kapasitansi C_d yang cukup besar maka tegangan V_d dapat dianggap rata, sehingga $v_d(t) = V_d$. Daya output adalah

$$P_d(t) = V_d i_d(t), \text{ dimana}$$

$$i_d(t) = I_{\text{beban}} + i_c(t)$$

Jika konverter step-up pada gambar 2-10a dibuat ideal dan diasumsikan beroperasi pada frekuensi switching mendekati tak hingga, maka L_d akan sangat kecil. Hal ini memberikan asumsi pada gambar 2-10a bahwa $P_{in}(t) = P_d(t)$. Karenanya,

$$i_d(t) = I_{\text{beban}} + i_c(t)$$

$$i_d(t) = \frac{V_s I_s}{V_d} - \frac{V_s I_s}{V_d} \cos 2\omega t$$

dimana nilai rata-rata i_d adalah:

$$I_d = I_{\text{beban}} = \frac{V_s I_s}{V_d}$$

dan arus melalui kapasitor adalah:

$$\begin{aligned}
 i_c(t) &= - \frac{V_s I_s}{V_d} \cos 2\omega t \\
 &= - I_d \cos 2\omega t
 \end{aligned}$$

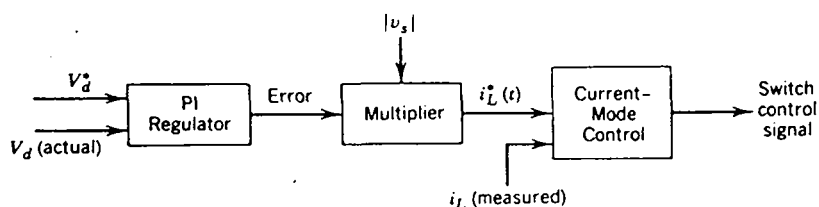
Walaupun analisa ini diperoleh dengan mengasumsikan bahwa tegangan melalui kapasitor adalah dc bebas ripple, ripple v_d dapat diasumsikan sebagai:

$$\begin{aligned}
 v_d \text{ ripple}(t) &\approx \frac{1}{C_d} \int i_c \cdot dt \\
 &\approx - \frac{I_d}{2\omega C_d} \sin 2\omega t
 \end{aligned}$$

yang dipertahankan rendah dengan memilih harga C_d yang cukup besar. Untuk meminimasi ripple tegangan dc, suatu rangkaian filter seri L-C yang ditala pada dua kali frekuensi ac dan dihubungkan paralel dengan C_d . Namun demikian perlu diperhatikan bahwa komponen frekuensi switching dari arus pada id dan komponen frekuensi tinggi pada arus beban juga akan mengalir melalui C_d .

Karena arus input konverter step-up akan dibentuk, konverter step-up beroperasi dalam mode pengaturan arus. Kontrol umpan balik ditampilkan pada gambar 2-11, dimana i_L^* adalah nilai referensi dari i_L dalam gambar 2-10a. i_L^* mempunyai bentuk gelombang yang sama seperti $|v_s|$.

Amplitudo i_L^* harus sedemikian untuk mempertahankan tegangan pada output yang diinginkan V_d^* , walaupun beban berubah-ubah dan ada fluktuasi pada tegangan ac.



GAMBAR 2-11¹⁹

BLOK DIAGRAM KONTROL

Bentuk gelombang i_L^* pada gambar 2-11 diperoleh dengan mengukur $|v_s|$ pada gambar 2-10a (diperoleh dari pembagi tegangan resistif) dikalikan dengan eror (perbedaan nilai referensi V_d^* dan nilai sesungguhnya pada V_d). Arus sesungguhnya pada i_L diketahui biasanya dengan mengukur tegangan yang melalui resitor berharga kecil yang diletakkan pada alur kembali arus i_L .

Status switch pada konverter step-up dikontrol dengan membandingkan arus sesungguhnya i_L dengan i_L^* .

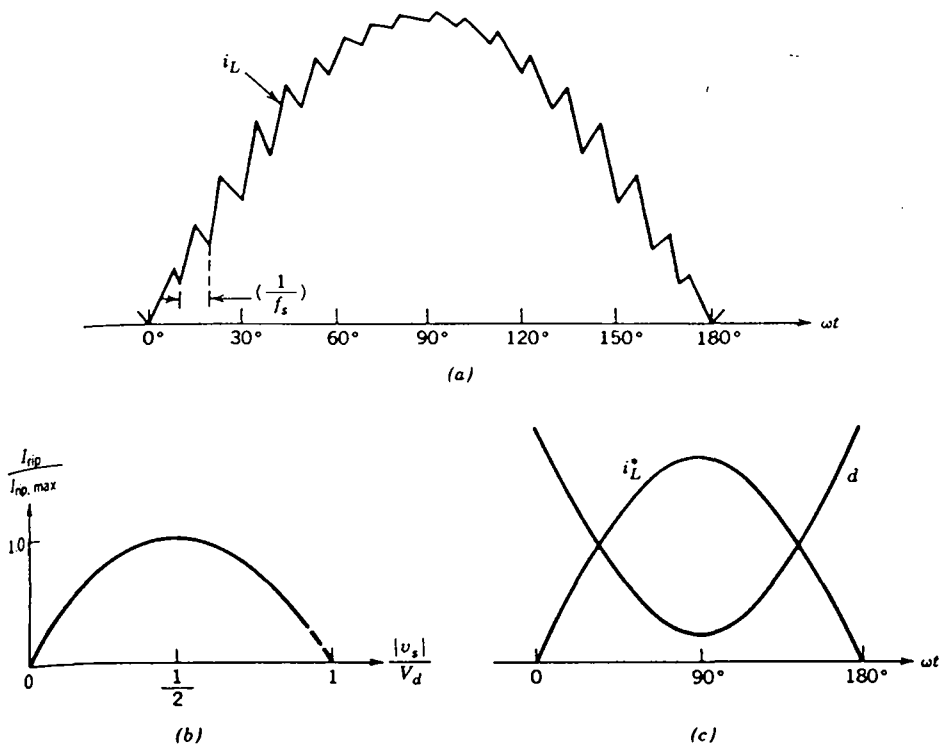
Saat i_L dan i_L^* pada gambar 2-11 didapatkan, ada berbagai cara untuk mengimplementasikan kontrol arus dari konverter step-up. Ada 4 mode kontrol

19. *ibid*, hal 418

yang akan dibahas di sini dengan f_s sebagai switching frekuensi dan I_{rip} adalah ripple puncak-puncak dalam i_L selama satu perioda dari switching frekuensi. Hanya kontrol frekuensi konstan yang dibahas secara detail.

1. Kontrol Frekuensi Konstan. Switching frekuensi, f_s dipertahankan konstan. Saat i_L mencapai i_L^* , switch pada konverter step-up dimatikan. Switch akan dihidupkan lagi oleh sebuah clock pada frekuensi f_s tetap yang mengakibatkan i_L seperti gambar 2-12a. Kompensasi slope ramp harus digunakan, jika tidak i_L akan tidak tentu pada duty ratio switch lebih dari 0,5. Normalisasi I_{rip} digambar pada gambar 2-12b.
2. Toleransi Konstan-Kontrol Band. Arus i_L dikontrol sehingga ripple puncak-puncak I_{rip} dalam i_L tetap konstan. Dengan pemilihan kembali I_{rip} , i_L dipaksa untuk berada dalam band toleransi $(i_L^* + I_{rip}/2)$ dan $(i_L^* - I_{rip}/2)$ dengan mengontrol status switch.
3. Toleransi Variabel-Kontrol Band. Arus ripple puncak-puncak I_{rip} meningkat sebanding dengan nilai sesaat $|v_s|$, jika tidak pendekatan ini mirip dengan toleransi konstan-kontrol band.
4. Kontrol arus diskontinu. Di sini switch dimatikan saat i_L mencapai $2i_L^*$. Switch akan tetap mati sampai i_L mencapai nol, pada saat switch kembali on.

Ini dapat digolongkan sebagai kasus khusus dari toleransi variabel-kontrol band.



GAMBAR 2-12²⁰

KONTROL FREKUENSI-KONSTAN

Selama satu perioda waktu frekuensi switching, tegangan output dianggap konstan sebagai V_d dan tegangan input ke konverter step-up dianggap konstan pada waktu sesaat itu; I_{rip} adalah arus ripple puncak-puncak selama satu perioda waktu frekuensi switching. Persamaan di bawah ini dapat dituliskan dari gambar 2-10a selama interval on, t_{on} dan interval off, t_{off} dari switch:



$$t_{on} = \frac{L_d I_{rip}}{|v_s|}$$

$$t_{off} = \frac{L_d I_{rip}}{V_d - |v_s|}$$

dimana frekuensi switching, f_s diberikan sebagai:

$$\begin{aligned} f_s &= \frac{1}{t_{on} + t_{off}} \\ &= \frac{(V_d - |v_s|) |v_s|}{L_d I_{rip} V_d} \end{aligned}$$

Dalam skema kontrol frekuensi konstan, f_s dalam persamaan di atas konstan dan karenanya:

$$I_{rip} = \frac{(V_d - |v_s|) |v_s|}{f_s L_d V_d}$$

Gambar 2-12b memperlihatkan normalisasi I_{rip} sebagai fungsi dari $|v_s|/V_d$, dalam step-up konverter $|v_s|/V_d$ harus lebih kecil atau sama dengan satu. Arus ripple maksimum diberikan oleh:

$$I_{rip, maks} = \frac{V_d}{4 f_s L_d} \quad \text{dimana } |v_s| = \frac{V_d}{2}$$

Pada rangkaian pembentukan arus aktif dengan konverter dc-dc step-up, ada beberapa hal yang perlu diperhatikan, yaitu :

^ Tegangan output V_d melalui kapasitor C_d terdiri dari ripple yang frekuensinya dua kali frekuensi

jala-jala. Rangkaian kontrol umpan balik untuk mengontrol V_d menjadi nilai yang diinginkan tidak dapat mengkompensasi tegangan ripple ini tanpa mengakibatkan distorsi pada arus input jala-jala.

- ^ Jika ripple frekuensi switching pada i_L dipertahankan supaya amplitudonya kecil, maka induktor dengan inti besi dapat menggunakan ukuran yang lebih kecil karena kerapatan fluksnya pada keadaan saturasi lebih tinggi dibanding dengan bahan ferit dengan frekuensi tinggi.
- ^ Frekuensi switching yang lebih tinggi menyebabkan nilai L_d yang lebih rendah dan memudahkan filter ripple frekuensi tinggi. Namun demikian, frekuensi switching dipilih sebagai suatu harga kompromi antara keuntungan yang diperoleh dan peningkatan kerugian switching.
- ^ V_d yang jauh lebih besar daripada harga 10% di atas tegangan puncak input ac V_s akan menyebabkan penurunan efisiensi.
- ^ Untuk membatasi arus sesaat pada awal operasi, resistor pembatas arus dapat dipasang seri dengan L_d . Untuk mengantisipasi transien awal, resistor dapat dihubungkan dengan sebuah kontaktor atau thyristor yang dipasang secara paralel dengan resistor pembatas arus.
- ^ Topologi konverter step-up sesuai untuk pembentukan arus input karena saat switch off, arus

input langsung menuju ke bagian output melalui dioda. Pada kontrol arus frekuensi konstan, seperti duty ratio switch yang ditunjukkan pada gambar 2-12c, d sebagai fungsi t . Pada konverter step-up dengan tegangan input $|v_s|$ dan tegangan output V_d , $(|v_s|/V_d) = (1-d)$. Karenanya

$$d = 1 - \frac{|v_s|}{V_d}$$

Gambar 2-12c menunjukkan bahwa harga d paling kecil pada puncak i_L^* . Karenanya nilai i_L yang besar mengalir melalui switch hanya selama sesaat dari perioda waktu switching.

- ^ Kapasitor filter kecil harus digunakan melalui output dari dioda penyearah jembatan untuk mencegah ripple i_L masuk ke dalam sistem peralatan.

Kelebihan lain dari pembentukan arus input aktif adalah sebagai berikut:

- ^ Tegangan dc, V_d dapat distabilisasi sampai nilai yang hampir konstan untuk besar tegangan jala-jala yang bervariasi. Dengan V_d sama dengan 1,1 kali harga puncak nominal tegangan input. Dengan memilih batasan arus yang tepat untuk komponen, rangkaian ini dapat dengan mudah mengatasi tegangan yang turun pada input.
- ^ Karena V_d distabilkan mendekati konstan, batasan volt-ampere peralatan semikonduktor dalam

konverter dapat dikurangi.

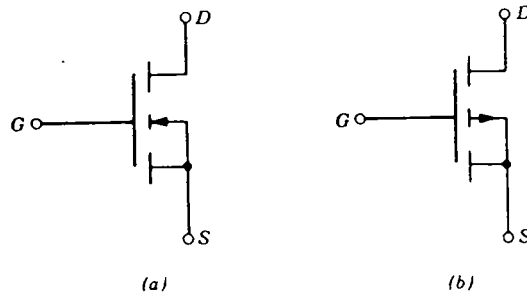
- ^ Untuk ripple yang sama pada v_d , hanya sepertiga dari setengah kapasitansi C_d yang diperlukan jika dibandingkan dengan rangkaian konvensional, dan oleh sebab itu ukurannya lebih kecil.
- ^ Efisiensi energi dari v_s ke V_d dari rangkaian seperti ini dapat mencapai 96%.

Faktor lain yang merupakan kelebihan teknik ini adalah jika digunakan untuk pemakaian power suplai untuk komputer, arus jala-jala yang berbentuk sinus sangat penting untuk menghindari penambahan batasan kVA (kilo volt ampere) yang kemudian dapat mengakibatkan penambahan biaya untuk generator yang biasanya mensuplai sistem komputer. Karenanya teknik pembentukan arus ini dapat terus berkembang.

3. MOSFET

MOSFET (Metal Oxide-Semiconductor Field Effect Transistor) merupakan komponen kontrol tegangan yang seringkali digunakan dalam aplikasi elektronika daya dan menggantikan fungsi transistor BJT (Bipolar Junction Transistor) terutama dalam rangkaian yang memerlukan kecepatan *switching* tinggi. Selain itu juga karena pengoperasiannya yang mudah. MOSFET mempunyai kemampuan untuk menahan arus yang cukup besar pada keadaan on dan kemampuan untuk menahan tegangan pada

keadaan off. MOSFET dapat juga digunakan sebagai penguat. Simbol MOSFET dapat dilihat pada gambar 2-13.

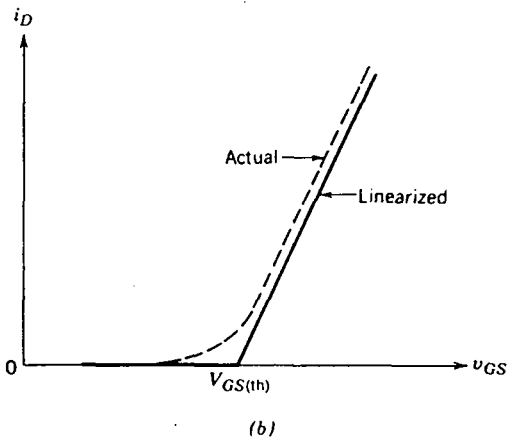
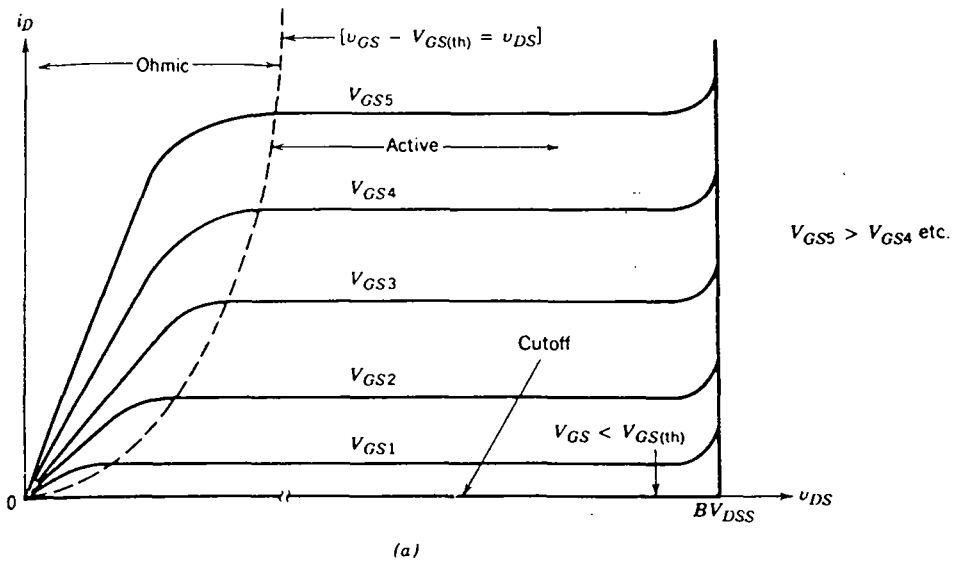


GAMBAR 2-13²¹

SIMBOL UNTUK MOSFET KANAL-N DAN KANAL-P

MOSFET dalam keadaan on penuh dan merupakan switch tertutup jika tegangan *gate-source* cukup besar. Jika tegangan *gate-source* di bawah nilai *threshold*, $V_{GS(th)}$, maka keadaannya off. Nilai *threshold* minimum biasanya sekitar 3 atau 4 Volt, harga ini cukup tinggi sehingga dapat menghindari *trigger* yang salah. MOSFET memerlukan aplikasi kontinu dari tegangan *gate-source* dengan besar tegangan yang cukup atau di atas nilai tegangan *threshold* untuk membuatnya tetap dalam keadaan on. Tidak ada arus *gate* mengalir kecuali selama transisi dari on ke off atau sebaliknya. Waktu switching sangat pendek, nilainya sekitar puluhan sampai ratusan nano detik tergantung dari tipe MOSFET yang digunakan. Karena kecepatan switching yang tinggi maka kerugian switching kecil.

21. *ibid*, hal 538



GAMBAR 2-14²²

**KARAKTERISTIK ARUS TEGANGAN MOSFET MODE
ENHANCEMENT KANAL-N, OUTPUT DAN KURVA TRANSFER**

Seperti pada BJT, MOSFET mempunyai 3 terminal di mana inputnya (gate) mengontrol aliran arus antara terminal keluaran yaitu *source-drain*. Karakteristik keluaran, arus drain i_D sebagai fungsi tegangan V_{DS} (drain-source) dan tegangan V_{GS} (gate-source) sebagai

suatu parameter, seperti ditunjukkan pada gambar 2-14 untuk MOSFET kanal-n.

Karakteristik output pada kanal-p sama seperti pada kanal-n hanya polaritas arus dan tegangan terbalik sehingga karakteristiknya akan muncul di kuadran ketiga untuk $i_D - V_{DS}$, sedang untuk kanal-n ada di kuadran pertama seperti yang ditunjukkan pada gambar sebelumnya.

Pada aplikasi elektronika daya, MOSFET mengubah karakteristik $i_D - V_{DS}$ dari daerah *cutoff* ke daerah aktif kemudian ke daerah ohmic pada saat on dan sebaliknya pada saat off.

Daerah ohmic adalah istilah yang digunakan pada MOSFET, dalam aplikasi BJT daerah ohmic ini disebut daerah saturasi. Disebut daerah ohmic karena mekanisme fisik operatif dalam MOSFET, selain itu untuk menghindari penggunaan istilah yang sama dengan BJT. Pada daerah ini disipasi daya dapat ditekan dengan meminimumkan V_{DS} (on) bahkan jika arus drain i_D cukup besar.

MOSFET dalam daerah ohmic dinyatakan dengan :

$$V_{GS} - V_{GS}^{(th)} > V_{DS} > 0$$

Pada daerah aktif arus drain tidak tergantung pada tegangan drain-source dan hanya bergantung pada tegangan gate-source. Kadang-kadang arus itu disebut sebagai keadaan tersaturasi dan karenanya daerah ini disebut sebagai daerah saturasi. Arus drain yang dapat

dihitung dalam daerah aktif secara teori adalah :

$$i_D = k [v_{GS} - V_{GS}(th)]^2 ,$$

dimana k adalah konstanta yang tergantung pada keadaan geometri komponen yang dipakai. Pada batas antara daerah ohmic dan aktif di mana:

$$v_{GS} - V_{GS}(th) = V_{DS},$$

dan persamaannya menjadi

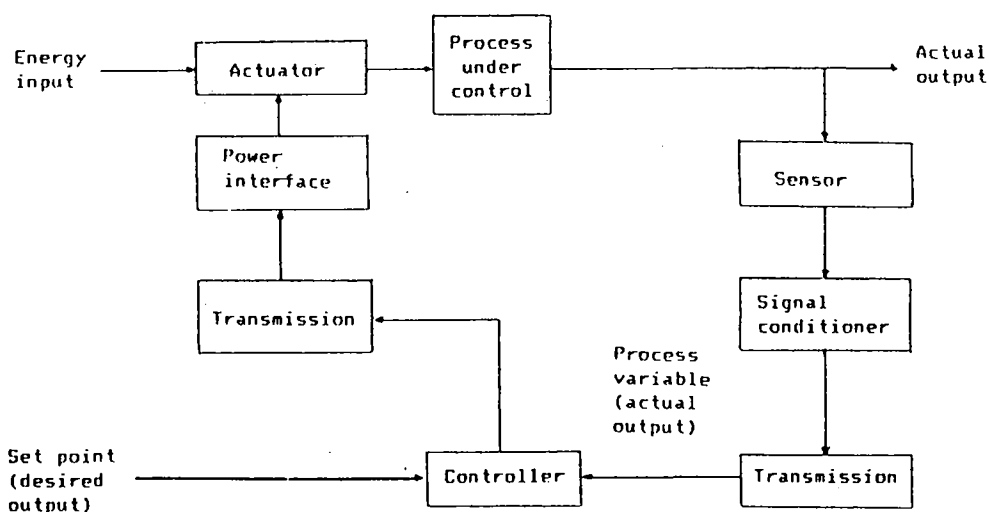
$$i_D = k v_{DS}^2 .$$

4. KONTROLER ANALOG

Kontroler merupakan otak suatu sistem dan mempunyai 2 input. Input yang satu adalah nilai dari parameter yang diinginkan, yang disebut *set point (SP)*. Input yang lain menunjukkan nilai sebenarnya dari parameter tersebut (seperti yang diukur oleh suatu sensor yang diberikan ke kontroler) dan input ini disebut sebagai *process variable (PV)*. Kontroler memberikan sinyal sedemikian hingga menyebabkan SP dan PV dipertahankan tetap sama. Untuk memastikan PV mengikuti SP, maka perubahan pada set point atau beban pada proses akan menyebabkan perubahan pada keluaran kontroler.

Kontroler paling sederhana hanya menyebabkan aktuator on atau off. Untuk mencegah siklus yang berlebihan antara on dan off ditambahkan suatu rang-

kaian histerisis (dead band). Untuk memberikan kontrol yang lebih tepat dan baik dead band dapat digantikan oleh suatu band proporsional. Dalam band proporsional ini keluaran kontroler proporsional bervariasi dan linier dengan error. Walaupun mampu mengontrol dengan lebih baik daripada kontroler on-off, kontroler proporsional tidak dapat menghilangkan error sepenuhnya.



GAMBAR 2-15²³

SISTEM KONTROL OTOMATIS

Untuk menghasilkan *tracking* yang sempurna antara SP dan PV, ditambahkan sebuah integrator pada kontroler proporsional. Kontroler PI memberikan kontrol steady state yang baik tetapi respon transiennya lambat. Penambahan elemen derivatif dapat menghasilkan kontroler proporsional-integral-derivatif (PID).

23. Jacob, J. Michael, 1988. Industrial Control Electronics (New Jersey : Prentice-Hall, Inc), hal 280

Kontrol ini memberikan transient dan kontrol steady state yang baik.

4.1 Penguat Error

Semua kontroler harus dimulai dengan mendapatkan sinyal error.

$$E = SP - PV$$

Error ini adalah harga yang diperoleh dari selisih antara harga yang diinginkan (set point) dengan nilai sebenarnya. Jika nilai sebenarnya terlalu kecil, erornya positif. Error yang negatif menunjukkan bahwa nilai yang sebenarnya dari parameter yang dikontrol di atas nilai yang diinginkan.

Sinyal error dapat dihasilkan dengan beberapa cara, dua diantaranya ditunjukkan pada gambar 2-16. Output dari rangkaian penguat selisih tegangan pada gambar 2-16a adalah:

$$V_{out} = \frac{R_2}{R_1} (V_2 - V_1)$$

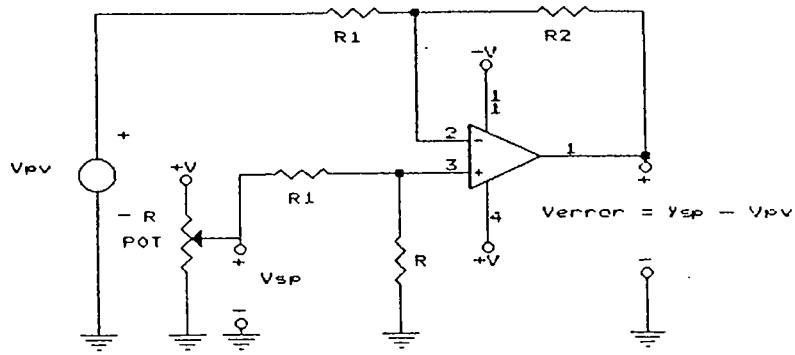
Dengan memasang $R = R_2 = R_1$,

$$V_2 = V_{SP}$$

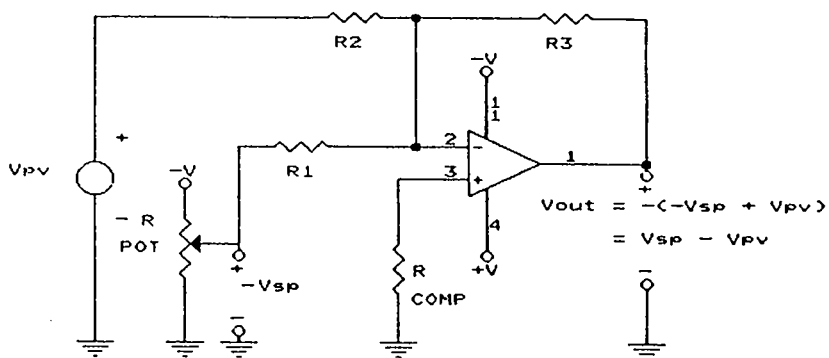
$$V_1 = V_{PV}$$

$$V_{out} = V_{error} = V_{SP} - V_{PV}$$

Pemasangan harga $R \gg R_{pot}$ untuk meminimumkan pembebanan potensiometer dan masalah arus bias.



(a)



(b)

GAMBAR 2-161²⁴

PENGUAT ERROR : a) Penguat Selisih Tegangan
b) Inverting Summer

Selain itu, keadaan ke-empat resistansi harus dipasangkan dengan hati-hati untuk mencegah masalah bias dan offset yang mempertinggi keadaan common mode rejection, yaitu saat $V_{SP} = V_{PV}$, $V_{error} = 0$.

24. ibid, hal 282

Jenis penguat eror yang kedua adalah suatu rangkaian yang disebut sebagai *inverting summer*:

$$V_{out} = - \left(\frac{R_3}{R_1} V_1 + \frac{R_3}{R_2} V_2 \right)$$

Dengan memasang $R = R_1 = R_2 = R_3$,

$$V_1 = -V_{SP}$$

$$V_2 = V_{PV}$$

$$V_{out} = V_{error} = V_{SP} - V_{PV}$$

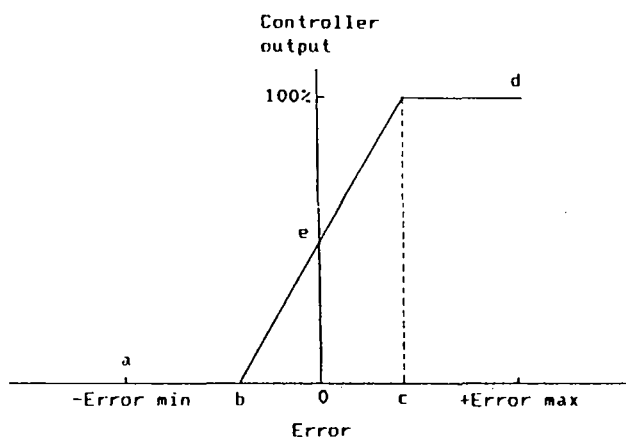
Untuk menghasilkan operasi yang baik, V_{SP} diberi harga negatif yang kemudian dibalik oleh rangkaian *inverting summer*. Seperti pada penguat eror, dipasang $R \gg R_{pot}$.

Resistor R_{comp} berfungsi untuk mengkompensasi efek arus bias dan harganya sama dengan kombinasi paralel semua resistansi pada terminal pembalik (*inverting*). Ground pada pin pembalik dari rangkaian *inverting summer* memisahkan setiap input. Sehingga setiap input resistor dapat diatur tanpa mempengaruhi input yang lain. Hal ini tidak berlaku untuk penguat selisih tegangan.

4.2 Kontroler Proporsional

Respon untuk kontroler on-off memungkinkan jika digunakan untuk suatu sistem pengontrolan yang lambat dan dapat mentoleransi eror yang cukup besar. Namun demikian, diperlukan suatu kontrol daerah linier. Kontroler proporsional dapat meme-

nuhi kebutuhan kontrol daerah linier tersebut. Kurva transfernya dapat dilihat pada gambar 2-17 di bawah ini.



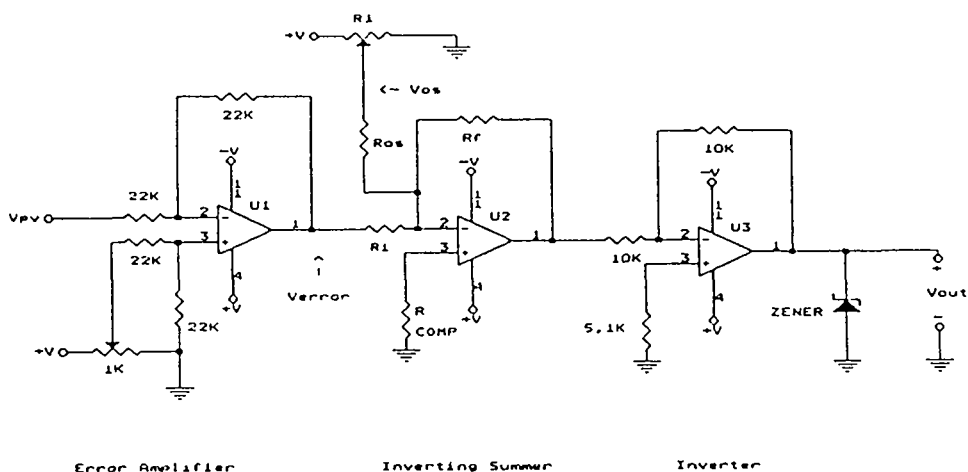
GAMBAR 2-17²⁵

KURVA TRANSFER KONTROLER PROPORSIONAL

Seperti pada kontroler on-off, eror negatif yang besar menyebabkan kontroler proporsional berada dalam keadaan off penuh (titik a pada gambar 2-17). Sedang eror positif yang besar menyebabkan keluaran kontroler menjadi 100% (titik d) mirip seperti pada kontroler dua posisi. Kecuali adanya *dead band*, kontroler proporsional memberikan daerah respon yang linier (titik b ke c). Perubahan kecil pada eror, sekitar nol, menyebabkan perubahan sebanding pada keluaran kontroler. Hal ini memberikan pengontrolan yang lebih baik selama proses. Proporsional kontroler terutama digam-

25. *ibid*, hal 286

barkan oleh band proporsionalnya. Band proporsional adalah besarnya perubahan eror (persentasi dari eror seluruhnya) yang kemudian akan menyebabkan keluaran kontroler dari keadaan off penuh ke keadaan on penuh. Gambar kontroler ini dapt dilihat pada gambar 2-18.



GAMBAR 2-18²⁶

KONTROLER PROPORSIONAL

Op amp U1 menghasilkan sinyal eror dari sinyal VSP dan VPV. Op amp U2 memberikan band proporsionalnya. U3 merupakan sebuah inverter untuk mengkompensasi hasil inversi dari op amp U2. Dioda zener membatasi tegangan keluaran positif dan negatif.

Persamaan rangkaian :

$$V_{out} = \frac{R_f}{R_i} V_{error} + \frac{R_f}{R_{os}} V_{os}$$

26. ibid, hal 288

Biasanya, $R_f = R_o$, sehingga persamaannya menjadi:

$$V_{out} = \frac{R_f}{R_i} V_{eror} + V_{os}$$

Tanpa eror,

$$V_{eror} = 0$$

$$V_{out} = V_{os}$$

Titik tanpa eror adalah titik e pada gambar 2-17. V_{os} dapat divariasikan untuk mengatur keluaran output yang diinginkan untuk input tanpa eror. Seringkali diset pada setengah dari keluaran output penuh.

Kemiringan dari kurva transfer ditentukan oleh suatu gain yang diberikan kepada V_{eror} oleh penguat pembalik.

$$m = \frac{R_f}{R_i}$$

Jika sumbu di skala dalam volt, maka persamaannya menjadi:

$$m = \frac{R_f}{R_i} = \frac{V_{out} \text{ FS}}{\% \text{ band} \times V_{eror} \text{ FS}}$$

Persamaan komponen sistem biasanya ditulis dalam bentuk Laplace transform :

$$V_{out} = K_p V_{eror}$$

dimana V_{out} = keluaran kontroler

K_p = gain kontroler

V_{error} = eror

Fungsi transfer dari kontroler proporsional adalah

$$\text{fungsi transfer} = \frac{V_{out}}{V_{error}} = K_p$$

Kontroler proporsional pada gambar 2-18 operasinya terbalik. Kenaikan dalam VPV dibalik oleh U1, dikembalikan pada fasa sesungguhnya oleh keluaran U2 dan dibalik lagi terakhir oleh U3. Sehingga diperoleh kemiringan (slope) yang positif seperti gambar 2-17. Untuk kontroler proporsional yang sederhana op amp U3 dapat dihilangkan sehingga eror terhadap keluaran kurva transfer mempunyai kemiringan yang negatif.

4.3 Kontroler Integral

Untuk menghilangkan eror sistem yang tersisa, respon kontroler harus diubah, yaitu sebagai fungsi dari eror sistem. Kontroler integral mempunyai keluaran yang perubahan kecepatannya proporsional terhadap eror. Kecepatan perubahan keluaran dari kontroler integral sederhana sebanding dengan erornya.

Secara matematis, dituliskan:

$$\frac{dV_{out}}{dt} = K_i V_{error}$$



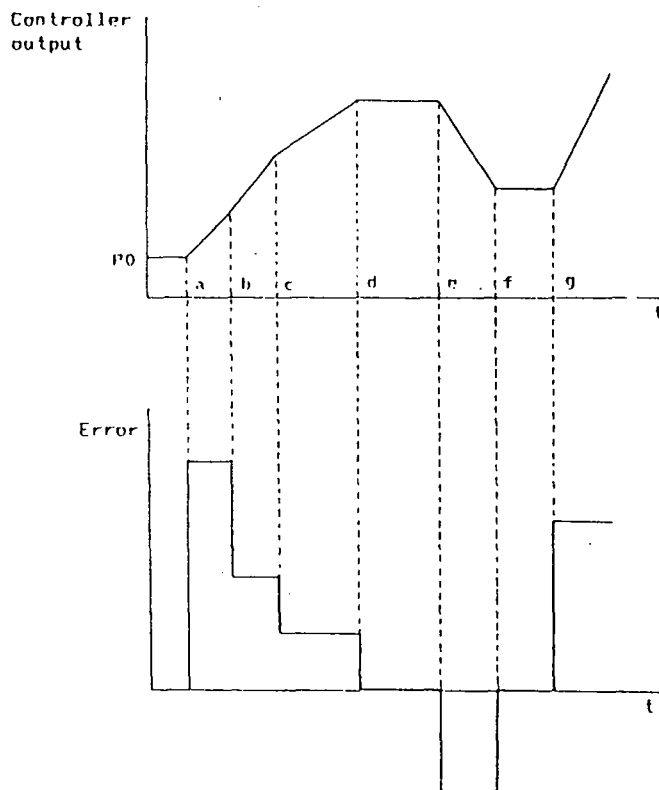
dimana V_{out} = keluaran kontroler
 K_i = konstanta integrasi
 V_{eror} = eror

Jika terdapat eror besar, keluaran kontroler berubah dengan cepat untuk memperbaiki eror tersebut. Jika erornya semakin kecil, keluaran kontroler berubah semakin lambat. Hal ini diminimalkan melalui koreksi. Selama ada eror, keluaran kontroler akan terus berubah. Jika suatu saat eror sama dengan nol, perubahan keluaran kontroler akan menjadi nol. Ini berarti kontroler mempertahankan keluaran yang menghilangkan eror.

Output kontroler ini digambarkan pada gambar 2-19. Besarnya eror antara waktu a dan b menyebabkan output untuk berubah dengan cepat. Penurunan eror, antara b dan d menyebabkan keluaran untuk naik secara lebih lambat (tetapi keluarannya terus meningkat). Jika eror nol pada waktu d, keluaran kontroler tidak berubah tetapi mempertahankan keluaran yang menurunkan eror ke nol.

Eror negatip antara waktu e dan f, menyebabkan perubahan kecepatan negatip pada keluaran kontroler sehingga keluarannya turun.

Untuk menentukan keluaran kontroler, sebagai fungsi dari eror, secara matematis persamaan diferensial harus diubah menjadi persamaan integral.



GAMBAR 2-19²⁷

HUBUNGAN INPUT OUTPUT KONTROLER INTEGRAL

Perhitungan matematisnya:

$$\frac{dV_{out}}{dt} = K_i \text{ Veror}$$

$$dV_{out} = K_i \text{ Veror } dt$$

$$\int dV_{out} = \int K_i \text{ Veror } dt$$

$$V_{out} = K_i \int \text{ Veror } dt + V_o$$

dimana V_o adalah offset kontroler.

Laplace transform untuk persamaan di atas:

$$V_{out} = \frac{K_i V_{error}}{s}$$

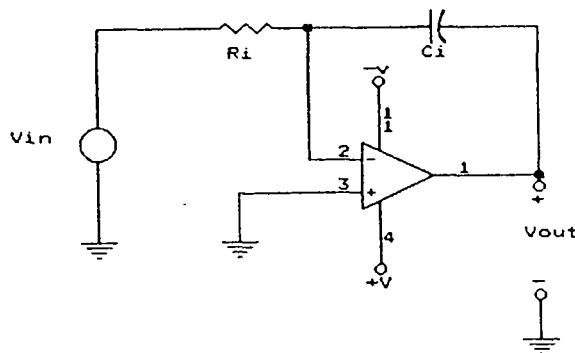
dan fungsi transfernya adalah,

$$\frac{V_{out}}{V_{error}} = \frac{K_i}{s}$$

Gambar 2-20 adalah sebuah op amp integrator secara skematik. Karena adanya kapasitip feedback negatif, input op amp pembalik dipertahankan pada ground virtual. Tegangan input kemudian memberikan arus input ke R_i .

$$I_{in} = \frac{V_{in}}{R_i}$$

Arus ini tidak dapat mengalir ke op amp, sehingga semuanya mengalir ke kapasitor.



GAMBAR 2-20²⁸

OP AMP PENGINTEGRAL

Hubungan arus tegangan untuk kapasitor dalam gambar 2-20 adalah:

$$\frac{dV_c}{dt} = - \frac{i}{C_i} \quad , \text{ atau}$$

$$dV_c = - \frac{i}{C_i} dt$$

$$V_c = - \frac{1}{C_i} \int i dt + V_o$$

dimana V_o adalah pengisian awal pada kapasitor, dengan memasukkan rumus, kita dapatkan:

$$\begin{aligned} V_c &= - \frac{1}{C_i} \int \frac{V_{in}}{R_i} dt + V_o \\ &= - \frac{1}{R_i C_i} \int V_{in} dt + V_o \end{aligned}$$

sehingga

$$K_i = - \frac{1}{R_i C_i}$$

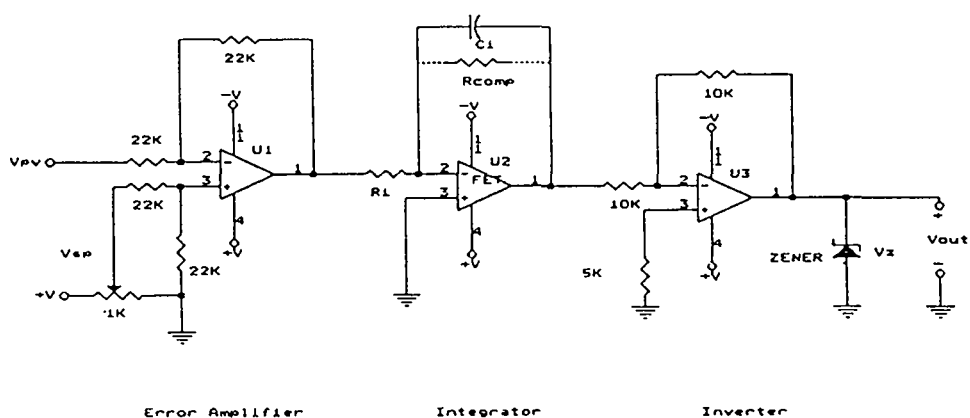
dimana K_i adalah konstanta integrasi (per unit = per detik) dan $R_i C_i$ adalah waktu integrasi (per unit = detik)

Skematik kontroler integral diberikan pada gambar 2-21. Op amp U1 menghasilkan sinyal error. Integratornya adalah U2. Untuk error positif, keluarannya

akan negatif. Sinyal kontrol negatif ini dibalik dan dibatasi oleh U3 dan dioda zener. Resistor R_{comp} membiarkan arus bias mengalir untuk menghubungkan C_i . Tanpa R_{comp} , op amp cukup besar untuk dapat mengisi C_i , bahkan jika tidak ada tegangan error. Ini menyebabkan keluaran U2 naik perlahan sampai saturasi.

Dipilih $R_{comp} > 10 R_i$, jika keluaran U2 meningkat dengan $V_{error} = 0$.

Error nol berarti ada nol volt pada setiap sisi dari R_i . Sehingga tidak ada arus yang dapat melaluinya. Karenanya, secara ideal C_i tidak dapat diisi maupun dikosongkan dan mempertahankan tegangannya. Namun demikian jika ditambahkan R_{comp} untuk mencegah arus bias mengisi C_i , kapasitor tersebut dapat dikosongkan perlahan melalui R_{comp} .



GAMBAR 2-21²⁹

KONTROLER INTEGRAL

Karena itu dengan eror nol, keluaran akan secara perlahan turun (tidak tetap konstan) karena C_i dikosongkan melalui R_{comp} . Tidak ada R_{comp} atau R_{comp} yang sangat besar dapat menyebabkan arus bias mengisi C_i . Terlalu kecil R_{comp} menyebabkan C_i dikosongkan dan bukannya mempertahankan tegangan tetap konstan. Sehingga pemecahannya diperlukan pemilihan op amp U2 yang mempunyai arus bias yang sangat kecil dalam orde piko ampere atau lebih kecil.

Karakteristik non ideal yang lain yang mempengaruhi kemampuan integrator untuk menahan tegangan tetap konstan adalah karena semua kapasitor mempunyai kebocoran resistansi. Ini dimodelkan sebagai resistor yang dipasang paralel dengan kapasitor, sehingga tegangan apapun yang disimpan pada kapasitor akan secara perlahan dikosongkan melalui kebocoran resistansi ini. Akibatnya, R_{comp} disuplai oleh kapasitor. Sehingga perlu dipilih kapasitor dengan kebocoran resistansi yang kecil.

4.4 Kontroler Proporsional Integral

Kontroler integral mempunyai respon transien yang jelek. Saat eror menghasilkan input step ke kontroler integral, kontroler akan mulai menaikkan keluarannya. Kontroler proporsional meresponi eror dengan menaikkan keluarannya secara proporsional.

Namun demikian, kontroler integral akan terus mengubah keluarannya sampai semua eror steady state dihilangkan. Kontroler proporsional tidak dapat sepenuhnya menghilangkan eror. Kontroler proporsional integral adalah suatu usaha untuk menggabungkan kedua keuntungan dari kontroler proporsional yang mempunyai respon transien yang baik maupun dari kontroler integral yang dapat menghilangkan eror.

Kontroler proporsional integral yang dipasang paralel ditunjukkan pada gambar 2-22.

Op amp U1 adalah penguat eror, menghasilkan perhitungan:

$$V_{\text{eror}} = V_{\text{SP}} - V_{\text{PV}}$$

Eror ini keduanya diberikan pada kontroler proporsional dan integral. Pada kontroler proporsional U2, eror mendapatkan penguatan (gain).

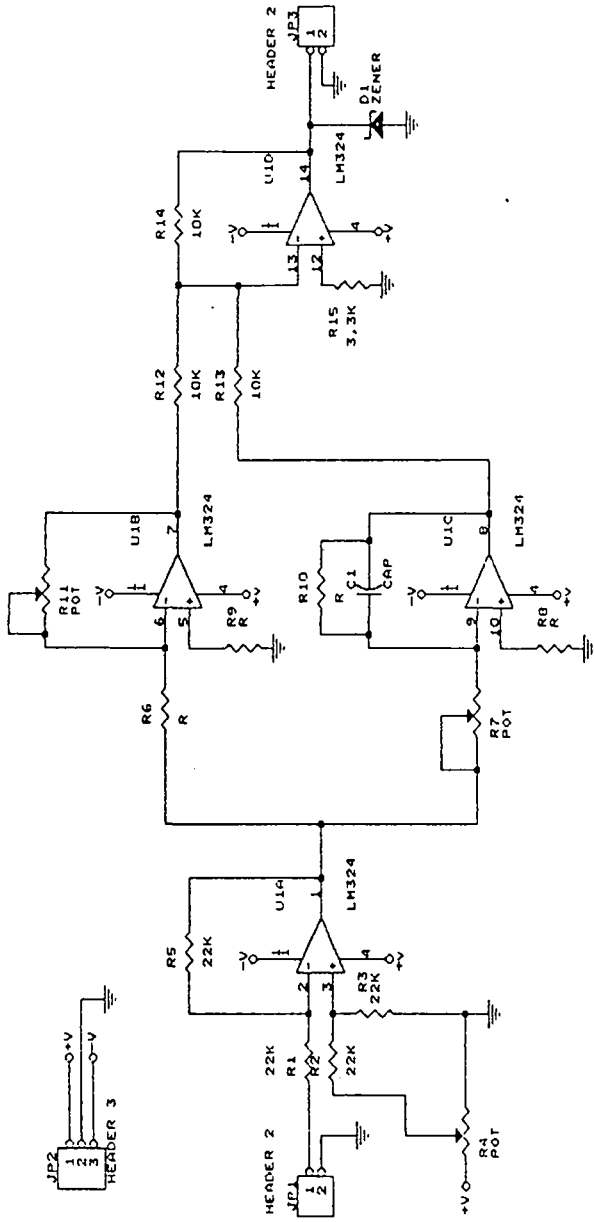
$$K_p = \frac{R_2}{R_1}$$

Kontroler integral mengambil integral dari eror,

$$V = -K_i \int V_{\text{eror}} dt + V_o$$

dimana

$$K_i = \frac{1}{R_i C_i}$$



GAMBAR 2-22³⁰

KONTROLER PROPORSIONAL INTEGRAL SECARA PARALEL

30. ibid, hal 297

Kedua sinyal ini digabungkan oleh U4, sebuah inverting summer.

Keluaran keseluruhan yang didapatkan:

$$V_{out} = K_p \text{ Veror} + K_i \int \text{Veror} dt + V_o$$

dalam bentuk Laplace menjadi

$$V_{out} = K_p \text{ Veror} + \frac{K_i \text{ Veror}}{s}$$

Fungsi transfer untuk rangkaian pada gambar 2-22:

$$\frac{V_{out}}{\text{Veror}} = K_p + \frac{K_i}{s} \quad ; \text{ atau}$$

$$\frac{V_{out}}{\text{Veror}} = \frac{K_p s + K_i}{s} \quad ; \text{ atau}$$

$$\frac{V_{out}}{\text{Veror}} = \frac{s + (K_i/K_p)}{(1/K_p)s}$$

Kontroler proporsional integral yang dipasang secara seri ditunjukkan pada gambar 2-23. Op amp U1 adalah penguat error menghasilkan perhitungan:

$$\text{Veror} = V_{SP} - V_{PV}$$

Error ini adalah input ke kontroler proporsional U2 yang sebenarnya merupakan penguat pembalik. Gainnya adalah konstanta proporsional K_p :

$$K_p = \frac{R_2}{R_1}$$

Input ke integrator U3 adalah keluaran kontroler proporsional, $-K_p \text{ Veror}$, sehingga

$$V = - \frac{1}{R_i C_i} \int V_{in} dt + V_o \quad ; \text{ atau}$$

$$V = - K_i \int V_{in} dt + V_o$$

Substitusi $V_{in} = -K_p \text{ Veror}$ ke dalam persamaan:

$$V = -K_i \int (-K_p \text{ Veror}) dt + V_o$$

$$= K_p K_i \int \text{Veror} dt + V_o$$

Op amp U4 adalah penguat selisih tegangan.

$$V_{out} = \frac{10k\Omega}{10k\Omega} [(K_p K_i \int \text{Veror} dt + V_o) - (-K_p \text{ Veror})]$$

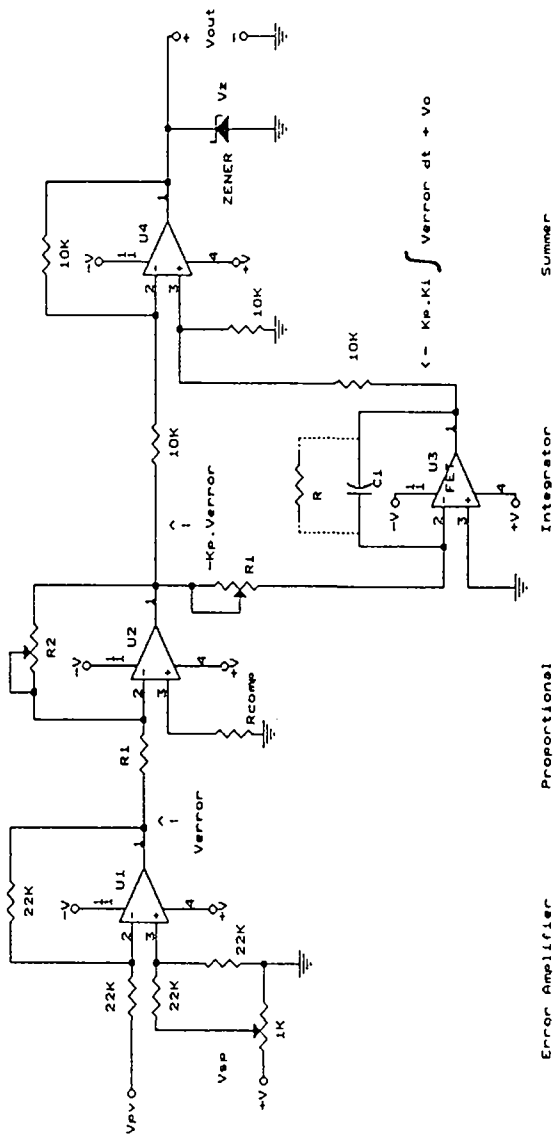
$$= K_p \text{ Veror} + K_p K_i \int \text{Veror} dt + V_o$$

Laplace transformnya menjadi:

$$V_{out} = K_p \text{ Veror} + \frac{K_p K_i}{s} \text{ Veror}$$

untuk fungsi transfer

$$\frac{V_{out}}{\text{Veror}} = K_p \frac{s + K_i}{s} = K_p \frac{T_i s + 1}{T_i s}$$



GAMBAR 2-23³¹

KONTROLER PROPORSIONAL INTEGRAL SECARA SERI

31. ibid, hal 298

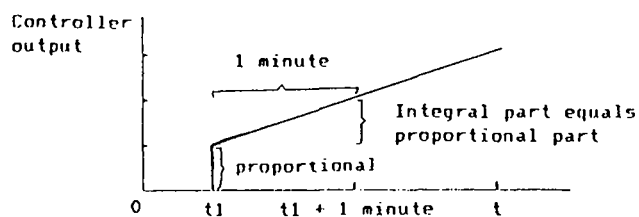
dimana

$$T_i = \frac{1}{K_i} = R_i C_i$$

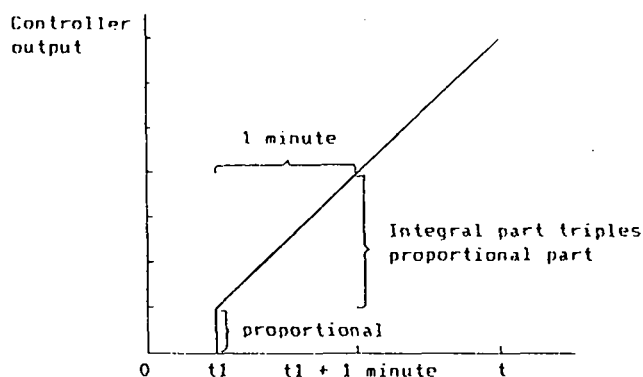
$$K_p = \frac{R_2}{R_1}$$

Penjelasan tentang K_i digambarkan pada gambar 2-24. Pada saat t_1 , ada eror yang menyebabkan bagian proporsional dari kontroler naik. Dengan menganggap eror konstan, bagian integral dari kontroler akan menyebabkan keluarannya akan naik berupa bentuk ramp. Kecepatan kenaikan ramp diset oleh K_i . Dengan konstanta integrasi 1 reset per menit, berarti selama 1 menit ramp akan memberikan keluaran yang sama besarnya dengan yang dikeluarkan oleh bagian proporsional. Hal ini ditunjukkan pada gambar 2-24a.

Dalam gambar 2-24b, bagian integral dari kontroler menyebabkan ramp yang besarnya tiga kali dari yang dihasilkan oleh kontroler proporsional. Ini disebabkan oleh konstanta integrasi 3 reset per menit. Pada gambar 2-23, bagian integral dari kontroler dapat dianggap sebagai offset adaptif untuk kontroler proporsional. Kontroler proporsional memberikan keluaran konstan untuk eror konstan. Bagian integrator menyesuaikan offsetnya untuk menghilangkan eror.



(a)



(b)

GAMBAR 2-24³²

KONSTANTA INTEGRAL: (a) 1 reset per menit

(b) 3 reset per menit

Jika digabungkan dengan integrator, kontroler proporsional cenderung untuk beresilasi naik. Untuk menstabilkan sistem harga K_p perlu lebih kecil. Namun demikian, hal itu dapat menyebabkan berkurangnya kemampuan kontroler untuk memberi respon secara cepat. Akhirnya, jika digunakan dalam suatu sistem dengan proses delay yang panjang, keadaan alami integrator dapat menyebabkan kontroler tidak tepat sebelum delay proses dapat memberikan respon.

Kontroler pada gambar 2-22 dan 2-23 beroperasi kebalikannya. Hal ini dapat dengan mudah dilihat dengan menghitung besar inversi V_{PV} yang diterima saat menuju ke output. Op amp U1, U2 dan U3 masing-masing menginversi sinyal, menyebabkan V_{out} tidak sefasa dengan V_{PV} . Untuk menghasilkan kontroler proporsional integral langsung, dapat ditambahkan atau menghilangkan pembalikannya. Tetapi U4 tidak dapat dihilangkan karena merupakan penggabungan dari bagian proporsional dan integral. Solusi paling baik adalah menambah penguat pembalik setelah U4. Gain diset sama dengan -1 dengan memberikan harga $R_f = R_i$. Diperlukan untuk memberi dioda zener pada keluaran penguat ini.

4.5 Penalaan Kontroler

Teknik penalaan yang dipakai adalah penalaan dengan loop tertutup. Teknik ini disebut *ultimate cycle tuning*. Teknik penalaan ini memungkinkan dilakukan untuk sistem kontrol dan proses integral yang tidak dapat ditala dengan loop terbuka dan memberikan hasil yang lebih baik dalam loop yang didominasi oleh *dead time*.

Gain kontroler dalam loop yang akan ditala dinaikkan sampai variabel proses berosilasi dengan amplitudo yang tetap. Penyesuaian gain adalah proses *trial and error*. Karena kecepatan beberapa proses diukur dengan satuan jam, teknik penalaan

ini merupakan prosedur yang panjang.

Langkah-langkah yang harus dilakukan untuk penalaan dengan teknik ini adalah:

1. Pastikan bahwa proses variabel ditampilkan dalam % skala penuh.
2. Monitor proses variabel dengan peralatan yang dapat dengan cukup cepat mencatat pengukuran sehingga dapat mengikuti osilasi sistem, tetapi dengan kapasitas penyimpanan yang cukup besar sehingga dapat menyimpan beberapa penalaan.
3. Dapatkan kontrol stabil dengan menala proses variabel dan keluaran kontroler di sekitar pertengahan range-nya.
4. Turunkan gain proporsional dan ubah konstanta integral untuk menghilangkan kerugiannya. Jika kontroler mempunyai konstanta proporsional sebagai band proporsional, atur konstanta pada % band proporsional terlebar yang mungkin. Konstanta integral dalam reset per menit harus diset ke nol. Jika digunakan waktu integral dalam kontroler yang ditala, atur harganya pada nilai terbesar yang mungkin.
5. Naikkan gain proporsional (lebih kecil dari % band proporsional) sampai variabel proses mulai berosilasi. Pelan-pelan perbesar gain untuk memastikan kalau amplitudo osilasinya relatif konstan. Jika variabel proses tidak memberikan

osilasi spontan, set point dapat diubah sedikit sehingga menyebabkan gangguan kecil dalam sistem.

6. Gain akhir (ultimate gain), K_p-u adalah gain proporsional yang perlu untuk menimbulkan osilasi steady state dalam variabel proses. Periode akhir (ultimate period), T_u adalah periode osilasi tersebut.

7. Hitung konstanta kontroler dengan persamaan berikut:

a. Kontroler proporsional:

$$K_p = 0,5 K_p-u$$

b. Kontroler proporsional integral :

$$K_p = 0,45 K_p-u$$

$$T_i = 0,83 T_u$$

Jika kontroler memerlukan % band proporsional dan bukan gain proporsional, maka variabel proses, set point, dan keluaran kontroler ditampilkan dalam %.

$$\% \text{ band proporsional} = \frac{100\%}{K_p}$$

Jika kontroler memerlukan konstanta integral (reset per detik) dan bukan waktu integral (detik atau menit), maka

$$K_i = \frac{1}{T_i}$$

Walaupun teknik penalaan kontroler PID (proporsional integral derivatif) dapat juga menggunakan teknik ini, namun pembahasannya tidak dituliskan di sini.