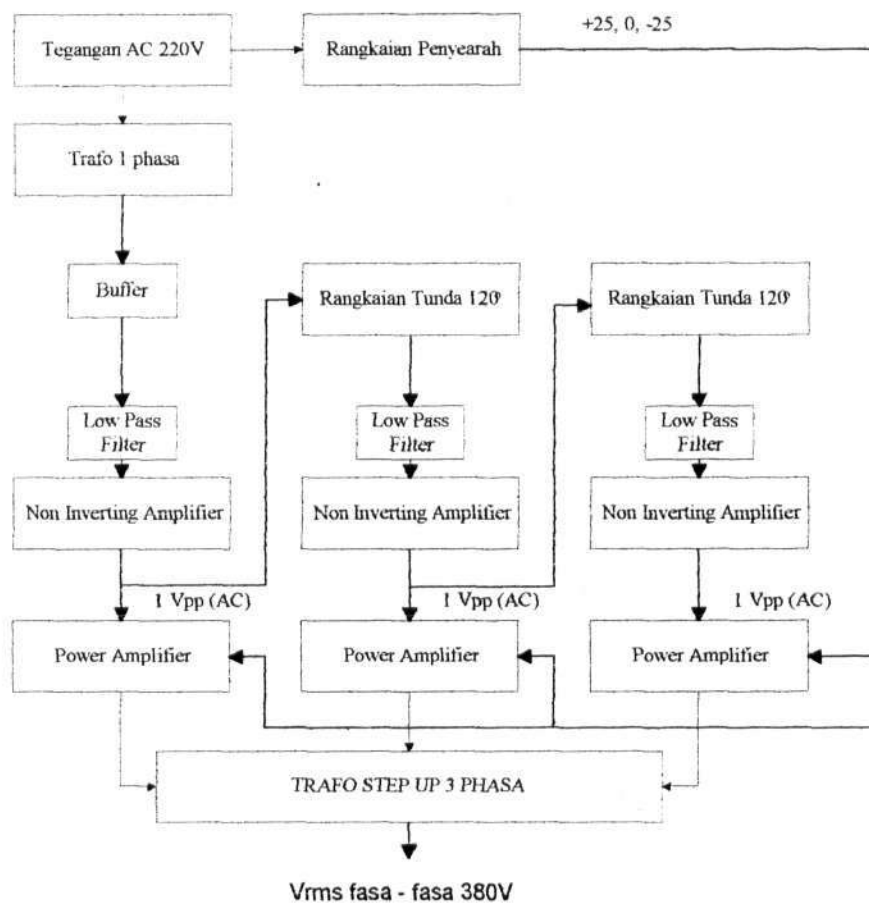


III. PERENCANAAN

1. PROSES PERANCANGAN

Listrik 1 ϕ akan diubah menjadi listrik DC dengan tegangan kerja +35V, 0, -35V, tegangan ini berguna untuk memberikan *supply* tegangan pada rangkaian penguat tegangan akhir. Selain itu listrik 1 ϕ tersebut juga diubah menjadi tegangan DC dengan tegangan kerja +12V, 0, -12V, untuk memberikan *supply* tegangan pada rangkaian penggeser fasa. Tegangan 1 ϕ juga diturunkan tegangannya menjadi sekitar 1V p – p (*peak to peak*), masih berupa tegangan AC. Tegangan ini berguna untuk menjadi bentuk tegangan referensi untuk bentuk sinus keluaran.

Proses pergeseran fasa dilakukan dengan menggunakan IC tunda sinyal. IC ini akan melakukan proses cuplik dan sampling terhadap tegangan AC 1V p – p (*peak to peak*). Kemudian hasil sampling tersebut akan mengalami pergeseran sesuai dengan kecepatan *input clock* yang dimasukkan ke IC tunda sinyal. Untuk satu IC tunda, akan melakukan tundaan sebesar 120° dan untuk fasa selanjutnya disediakan satu lagi IC tunda sinyal. Sehingga tegangan AC yang didapat ada tiga dan mereka saling berbeda fasa 120°. Untuk menguatkan tegangan 1V p – p (*peak to peak*) digunakan rangkaian penguat tegangan dan penguat arus. Dan keluarannya sekitar 20V p – p (*peak to peak*). Untuk menaikkan ke tegangan 380V, digunakan trafo penaik tegangan. Sehingga akhirnya didapatkan listrik 3 ϕ dengan tegangan 220 / 380V. Blok diagram rangkaian sebagai berikut:



Gambar 3.1

Block Diagram Rangkaian

2. PEMILIHAN TRANSFORMATOR 1 FASA

Transformator yang digunakan pada rangkaian penggeser fasa ini, dipilih yang mempunyai arus kecil dalam hal ini dipilih 1 A. Pemilihan arus yang kecil ini karena fungsi dari Transformator ini adalah untuk referensi tegangan, jadi tidak diperlukan arus yang besar. Referensi tegangan ini yang akan digunakan sebagai output pada fasa R, yang kemudian di *delay* untuk dijadikan fasa S dan di *delay* kembali untuk dijadikan fasa T.

3. PEMILIHAN TRANSFORMATOR 3 FASA

Pada tugas akhir ini motor induksi yang digunakan sebagai beban, maksimum 1/3 HP dengan tegangan 380 V.

Dengan data motor induksi seperti di atas, maka daya yang diperlukan oleh motor dapat dihitung dengan rumus :

$$1 \text{ HP} = 746 \text{ watt}$$

$$\text{Maka } 1/3 \text{ HP} = 1/3 \times 746 \text{ watt}$$

$$= 248.67 \text{ watt} \approx 250 \text{ watt}$$

$$\text{Besarnya arus (I)} = \frac{P}{\sqrt{3} \times V \times \cos \varphi} = \frac{250}{\sqrt{3} \times 380 \times 0,85} = 0,44 \text{ A}$$

Pemilihan daya transformator :

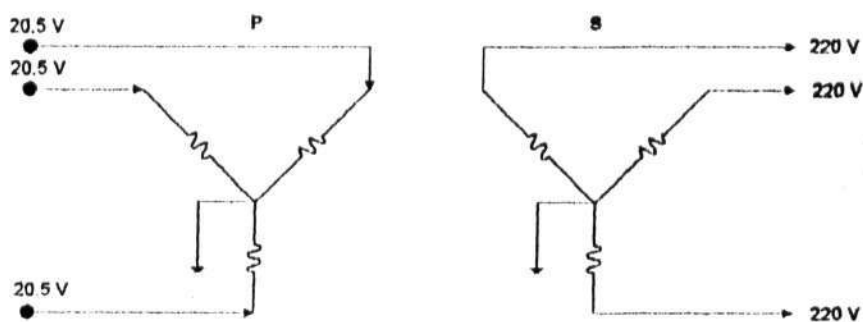
$$\frac{P_{\text{motor}}}{\cos \varphi} = \frac{250}{0,85} = 294.11 \text{ VA}$$

$$\approx 300 \text{ VA}$$

$$\text{Daya(P)/phasa} = \frac{300}{3}$$

$$= 100 \text{ VA}$$

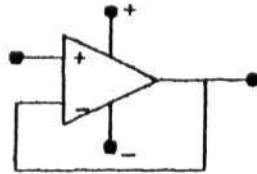
Hubungan rangkaian yang digunakan :



Gambar 3.2

Gambar Hubungan Trafo.

4. RANGKAIAN BUFFER



Gambar 3.3¹

Rangkaian Buffer

Penggunaan *buffer amplifier* ini dimaksudkan agar sinyal sinus referensi yang dibutuhkan untuk keluaran line R sudah terkondisi impedansinya. Karena tegangan yang keluar dari trafo tidak dapat ditentukan nilai impedansinya, maka dengan pemakaian buffer amplifier ini sinyal sinus yang akan diumpankan pada rangkaian selanjutnya sudah memiliki impedansi yang rendah.

Beda tegangan antara pin input positif dan pin input negatif adalah nol pada sebuah *op-amp*. Pada rangkaian *buffer*, *output* dihubungkan langsung dengan *input* masukan negatif. Maka sebuah *level* tegangan diberikan pada *input* masukan positif, akan mengakibatkan tegangan *output* (V_{out}) adalah sama dengan tegangan *input* positif (V_{in}).

Penguatannya dapat dihitung dengan cara²:

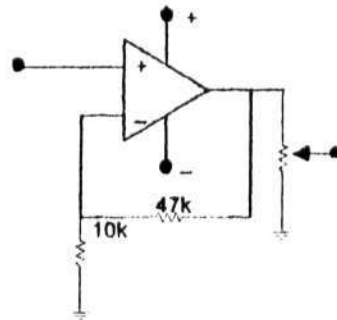
$$A_{cl} = \frac{V_{out}}{V_{in}} \quad (3-1)$$

¹ Coughlin, Robert F. and Driscoll, Frederick F. *Operational Amplifiers and Linear Integrated Circuits*. (Prentice Hall, Inc, 1982) p.40.

² Ibid, p.41

Karena nilai V_{in} selalu sama dengan V_{out} maka penguatannya adalah satu.

5. PENGUATAN NON-INVERTING



Gambar 3.4

Rangkaian Penguatan Non Inverting³

Untuk menjaga agar tidak terjadi perubahan fasa pada sinyal, digunakan *non-inverting amplifier*. Penguatannya⁴:

$$A_{cl} = \left(\frac{R_6}{R_5} + 1 \right)$$

(3-2)

$R_6 : 47k\Omega$

$R_5 : 10k\Omega$

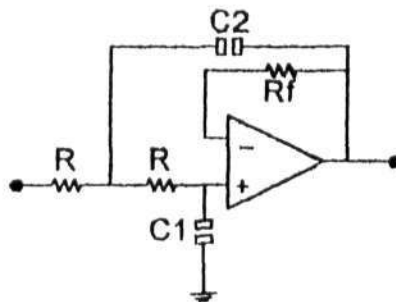
Jadi A_{cl} adalah 5,7 kali. Dalam hal ini digunakan penguatan sekitar 6 kali.

³ ibid, p 44

⁴ ibid, p.45

6. RANGKAIAN LOW-PASS FILTER

Rangkaian *Low Pass Filter* 40dB/Oct, 50Hz. Jenis *filter* yang dipakai adalah *Butterworth*.



Gambar 3.5⁵

Rangkaian Low Pass Filter

Harga-harga dari komponen yang dipakai didapat dengan cara⁶:

1. Harga resistor R dan R harus ditentukan terlebih dahulu. Resistansinya harus berharga antara 10 K Ω - 100 K Ω . Ditentukan harganya adalah 10 K Ω . Dan frekwensi potongnya (f_c) adalah 50 Hz.
2. Setelah itu mencari harga kapasitor yang dibutuhkan;

$$C = \frac{0,707}{2\pi \times f_c \times R} \quad (3-3)$$

Jadi didapat harga C1 adalah 225nF. Untuk pendekatannya kita ambil 220nF. Sedangkan $C_2 = 2 \times C_1$. Maka harga dari C2 adalah 450nF. Untuk pendekatannya, diambil 440nF.

⁵ Ibid, p 254.

⁶ Ibid, p 253.

3. $R_f = 2 \times R_i$. Maka harga R_f adalah $20K\Omega$.

7. RANGKAIAN TUNDAAN SINYAL

Sinyal setelah melewati *filter* 50Hz. Akan diumpankan ke rangkaian tundaan sinyal yang intinya memakai IC BBD (*Bucket Brigade Delay*).

Seperti telah dijelaskan diatas, IC ini membutuhkan masukan *clock* untuk acuan waktu pergeseran tegangan cuplik dari sel yang satu ke sel selanjutnya. Didalam MN3004 terdapat 512 sel memori, dan jumlah itu dibagi dua, dan setiap bagiannya menggunakan *clock* yang berlainan. Perhitungan nilai *clock* yang harus diberikan : 1 det = 1000ms. Frek = 50 Hz (50 getaran per detik).

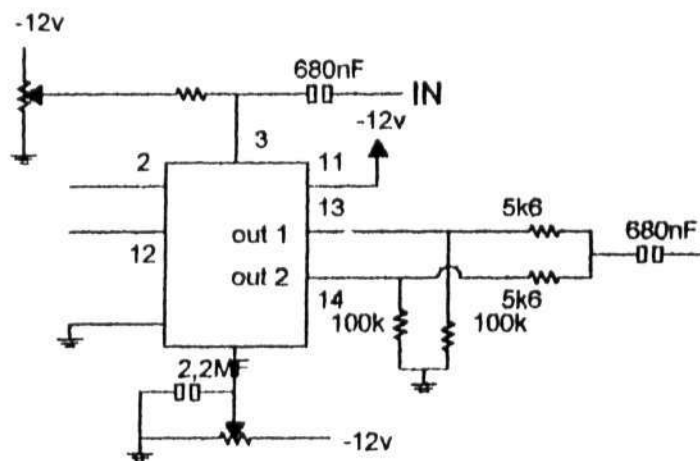
Waktu yang dibutuhkan untuk mencapai 1 gelombang : $1000/50 = 20$ ms. Waktu yang dibutuhkan agar terjadi pergeseran fasa 120° : $20 \times (120^\circ/360^\circ) = 6.67$ ms. Karena IC MN3004 memerlukan 2 *input clock* maka:

$$\text{Clock 1 : } 6.67/256 = 0.026\text{ms}$$

$$\text{Clock 2 : } 6.67/256 = 0.026\text{ms}$$

$$\text{Frek(LM 555) : } 2 \times (1/0.026) = 76.93 \text{ kHz.}$$

Pemakaian kapasitor C dimaksudkan untuk menjaga agar antara rangkaian *low pass filter* dengan rangkaian tundaan sinyal saling terisolasi terhadap *level* tegangan DC. Karena *output low pass filter* pasti mengandung tegangan *offset* DC. Dan dilain pihak, pada rangkaian tundaan sinyal mengharuskan adanya tegangan bias pada gerbang masukannya. Tegangan ini diset pada sekitar setengah dari perbedaan tegangan V_{dd} dan Gnd.

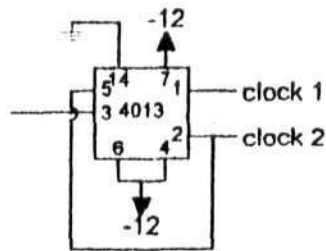


Gambar 3.6

Rangkaian Tundaan Sinyal Dengan IC BBD

Rangkaian tunda ini membutuhkan tegangan Vdd maksimal -18 volt terhadap tegangan gnd. Pada penerapan kali ini MN3004 diberi tegangan Vdd -12 volt dan pin gnd dihubungkan langsung ke *ground*. Untuk masukan *clock* dibutuhkan sinyal persegi dengan tegangan puncak ke puncak, sama dengan beda tegangan Gnd dan Vdd. Kecepatan *clock* minimum yang harus diberikan adalah 10 kHz dan harga maksimumnya adalah 100 kHz. *Clock* masukan harus 50% *duty cycle*, dan kedua *clock* membutuhkan masukan yang saling komplemen untuk mencapai hasil kerja tundaan yang terbaik.

8. CLOCK GENERATOR DAN D FLIP-FLOP



Gambar 3.7

Gambar Rangkaian D Flip-flop

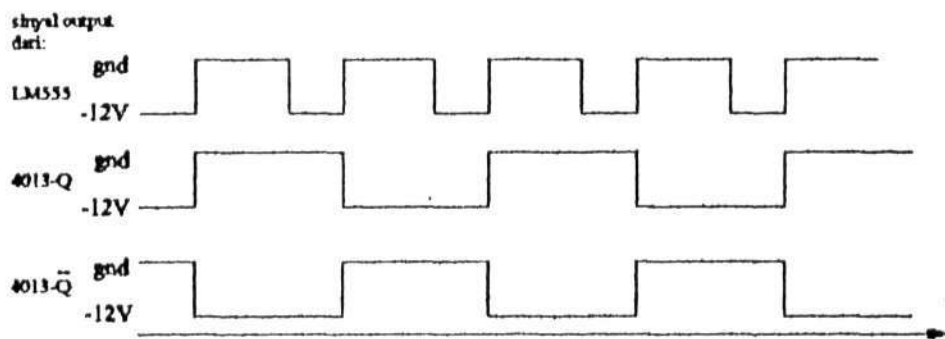
Untuk memenuhi *duty cycle* 50%, LM 555 dengan rumus dasar periode keluarannya⁷:

$$T_h = 0,695 \times (R_a + R_b) \times C$$

$$T_l = 0,695 \times R_b \times C$$

Terlihat bahwa T_h tidak akan mungkin sama dengan T_l . Untuk itu diberikan sebuah D *flip-flop* untuk membagi dua frekwensi sinyal yang dikeluarkan LM555. Dan hasil dari pembagian tersebut akan didapatkan sinyal dengan *duty cycle* 50%.

⁷ Ibid, p.281.

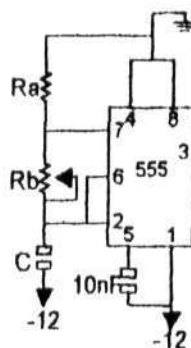


Gambar 3.8

Pembagian Frekwensi Oleh D Flip-Flop

Sinyal teratas adalah sinyal yang dihasilkan oleh LM555 sedangkan dua buah sinyal yang lain adalah sinyal hasil keluaran dari 4013 (*D flip-flop*). Sinyal tengah adalah *output Q* sedangkan yang terbawah adalah sinyal not *Q*.

Karena frekwensi dibagi dua oleh *D flip-flop* maka LM555 harus menghasilkan frekwensi dua kali lipat dari yang dibutuhkan MN3004. Jadi untuk 0.026mS LM555 harus menghasilkan 7693Hz.



Gambar 3.9

Rangkaian Clock Generator LM555

Dalam rangkaian ini Ra diwakili $4k7 \Omega$, sedangkan Rb oleh *variable resistor*. Penggunaan *variable resistor* dimaksudkan untuk mendapat harga resistansi yang tepat untuk menghasilkan frekwensi yang diinginkan.

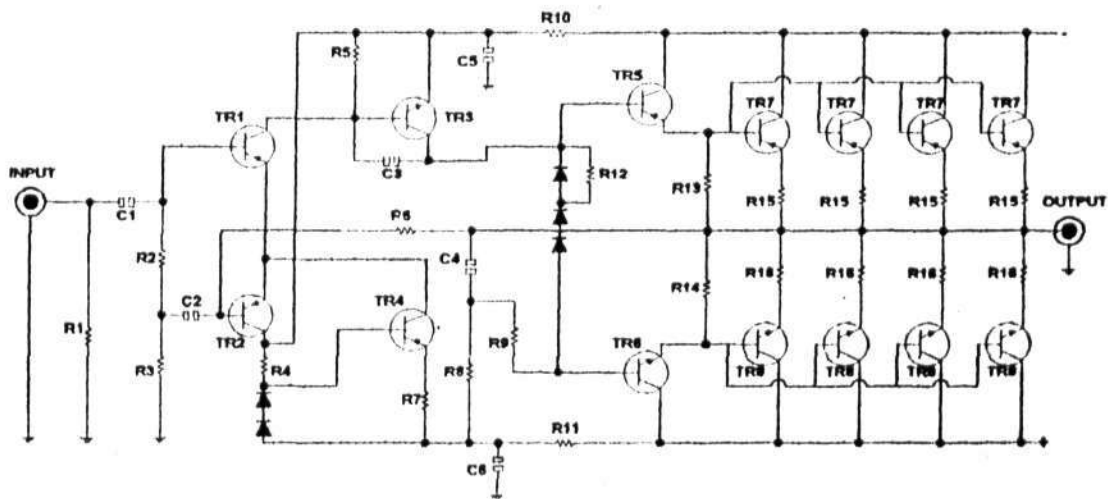
Karena Ra dan C memiliki harga tetap, maka dengan rumus:

$$R_b = \frac{1}{1,4 \times C \times f} - (0,5R_a) \quad (3-4)$$

Bila f diketahui maka Rb akan didapat.

Seperti sudah diketahui diatas, untuk $0.026mS$ LM555 harus menghasilkan 7693Hz. Maka dengan menggunakan rumus di atas, Rb didapat 7009Ω .

9. RANGKAIAN POWER AMPLIFIER



Gambar 3.10⁸

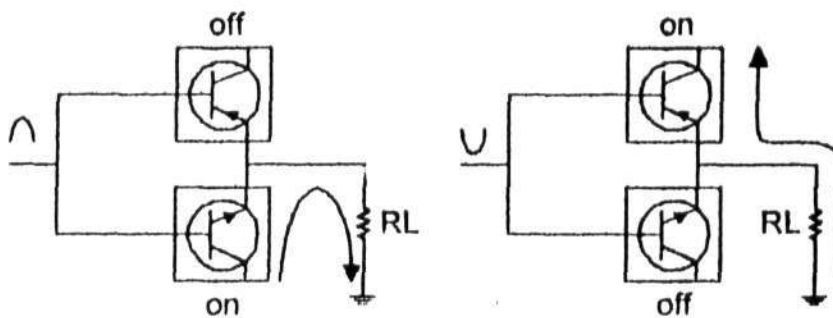
Rangkaian Power Amplifier

Rangkaian *Power Amplifier* diatas menggunakan penggabungan antara kelasA, kelasB, dan kelas AB. Kemampuan daya maksimum dari rangkaian diatas adalah 150W. Kemampuan arus maksimum dari penguat akhir yaitu Tr7 dan Tr8, masing-masing adalah 30 A. Penggunaan Tr7 dan Tr8 yang diparalel 4 kali dimaksudkan untuk membagi kerja dari Transistor supaya kenaikan panas dari Transistor dapat dikurangi. Pemilihan jumlah Transistor yang diparalel dilakukan melalui proses percobaan satu persatu sampai dicapai kenaikan panas yang wajar (hangat).Proses kerja dari rangkaian secara keseluruhan dapat dijelaskan sebagai berikut:

Sinyal *input* tegangan berupa tegangan sinus akan dilewatkan C yang berfungsi sebagai *blocking* DC, setelah itu akan ditinjau satu persatu antara sinyal sinus bagian atas (+) dan sinyal sinus bagian bawah (-).Untuk sinyal sinus (+), Keluaran dari Tr1 (kaki *Colektor*) berupa tegangan sinus (-) yang telah dikuatkan masuk ke Tr3 (kaki *Basis*),keluaran dari Tr3 (kaki *Colektor*) berupa tegangan sinus (+) sehingga mengakibatkan kaki *basis* dari Tr5 mendapat tegangan (+).Karena tegangan kaki *Colektor* lebih negatif maka arus tidak dapat mengalir dari kaki *Colektor* sehingga kondisi Tr5 mati.Karena kondisi Tr5 mati, maka Tr7 juga mati. Selanjutnya akan ditinjau masukan dari Tr2, masukan dari Tr2 ini diumpankan ke kaki *Basis* Tr6, karena tegangan kaki *emitor* lebih negatif maka Tr6 aktif. Karena Tr6 aktif mengakibatkanTr8 aktif yang mengakibatkan terjadinya penguatan pada keluaran bagian bawah (arus mengalir dari *supply* (+)).Untuk bagian berikutnya akan ditinjau bagian sinus (-).Pada Tr1 keluaran kaki *Colektor* berupa tegangan sinus (+) yang telah dikuatkan.Tegangan sinus (+)ini masuk ke kaki basis Tr3, karena kaki *Emitor* lebih negatif dari *Basis*

menyebabkan transistor bekerja sehingga keluaran kaki *Colektor* berupa tegangan sinus (-) yang telah dikuatkan. Selanjutnya tegangan sinus (-) masuk ke kaki *Basis* Tr5, karena *Emitor* lebih positif mengakibatkan Tr5 bekerja dan Tr7 ikut bekerja sehingga arus ditarik dari beban. Selanjutnya akan ditinjau masukan Tr2. Masukan Tr2 diumpungkan ke Tr6, karena kaki *emitor* Tr6 lebih positif maka arus dari *Basis* tidak bisa mengalir sehingga Tr6 mati demikian juga Tr8.

Nilai-nilai dari masing-masing komponen dapat dilihat pada lampiran. Block diagramnya dapat digambarkan sebagai berikut :



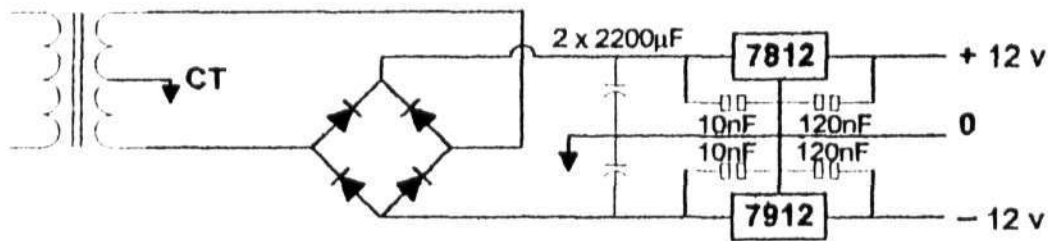
Gambar 3.11

Block Diagram Kerja Power Amplifier

10. CATU DAYA

10.1 Catu Daya untuk Rangkaian Penggeser Fasa

Rangkaian catu daya ini bertugas mengubah tegangan jala-jala menjadi tegangan +12volt, -12volt dan ground. Dengan keadaan teregulasi dengan baik.



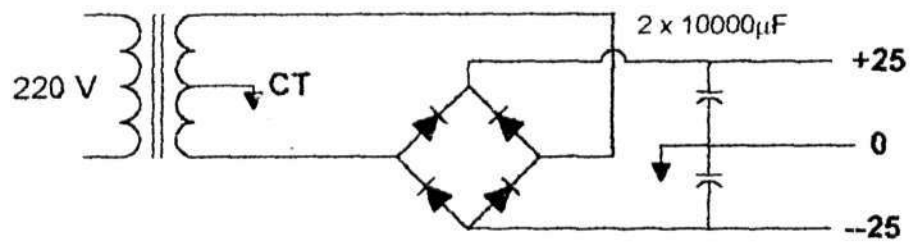
Gambar 3.12

Rangkaian Catu Daya Rangkaian Penggeser Fasa

Tegangan jala-jala diturunkan dengan sebuah transformator menjadi tegangan $15\text{v}-0-15\text{v}$, Nol akan menjadi tegangan acuan *ground*. Tegangan AC akan disearahkan oleh D1 sampai D4 yang dirangkai model penyearah gelombang penuh. Tegangan yang diperoleh pada saat tanpa beban adalah sekitar $15\sqrt{2}$, dan $15\sqrt{2}$. Penggunaan dua buah kapasitor $2200\mu\text{F}/25\text{V}$ adalah untuk mengurangi tegangan *ripple*.

Karena dalam rangkaian penggeser fasa diperlukan catu daya dengan regulasi yang tinggi, ini dimaksudkan agar *noise* jala-jala tidak masuk ke rangkaian dan menambah *noise* pada jalur sinyal. Regulator tegangan yang dipakai adalah 7812 untuk jalur tegangan positif dan 7912 untuk jalur tegangan negatif. IC regulator 7812 mensyaratkan input tegangan minimal 14,8volt dan maksimal 27volt. Sedangkan 7912 mensyaratkan input tegangan minimal $-14,8\text{volt}$ dan maksimal 27volt. Dalam rangkaian semua hal ini terpenuhi. Maka *output* yang dihasilkan adalah 7812 adalah +12volt terhadap *ground* dan, *output* 7912 adalah -12volt terhadap *ground*. Dengan keadaan tegangan teregulasi dengan baik.

10.2 Catu Daya untuk Power Amplifier



Gambar 3.13

Gambar Rangkaian Catu Daya Power Amplifier

Catu daya yang dipakai diatas adalah jenis penyearah jembatan dan keluarannya dipasang C sebesar 10000 μF yang dipakai sebagai *filter*.